THÈSE DE DOCTORAT
DE L'UNIVERSITÉ PARIS 6

Spécialité :

Informatique

Présentée par

Bruno ROBISSON

Pour obtenir le grade de

DOCTEUR en SCIENCES
DE L'UNIVERSITÉ PARIS 6

Sujet de la thèse :

Découverte automatique de circuits en électronique de puissance

Soutenue le 21 septembre 2001 devant le jury composé de :

Mme.	DAUPHIN-TANGUY	Geneviève	Rapporteur
Mme.	SEBAG	Michèle	Rapporteur
M.	CORRUBLE	Vincent	Examinateur
M.	DAGUE	Philippe	Examinateur
M.	GANASCIA	Jean-Gabriel	Directeur
M.	GERBAUD	Laurent	Examinateur

A mes parents…

REMERCIEMENTS

En premier lieu, je tiens à exprimer ma profonde reconnaissance envers Monsieur le Professeur Jean-Gabriel Ganascia, responsable de la formation doctorale Intelligence Artificielle, Reconnaissance des Formes et Applications et directeur de ce travail de recherche. Je lui sais gré de m'avoir permis d'effectuer cette thèse de troisième cycle et le remercie de m'avoir prodigué de très pertinents conseils et de m'avoir encouragé tout au long de mon travail. Je le remercie également pour sa disponibilité et pour son aide lors de la rédaction des articles et de ce manuscrit.

J'adresse mes sincères remerciements à Mesdames Geneviève Dauphin-Tanguy et Michèle Sebag de m'avoir fait l'honneur de juger ce travail en tant que rapporteurs. Je remercie également Messieurs Vincent Corruble, Philippe Dague et Laurent Gerbaud pour leur participation à ce jury de thèse.

Je tiens également à remercier les membres de l'équipe ACASA pour les remarques constructives dont ils m'ont fait part lors des réunions d'équipe et pour leur patience lors de mes présentations. Merci à Stéphane Gourichon de m'avoir «vendu» Linux et, surtout, d'avoir assuré avec brio le service après-vente. Je tiens également à remercier Stéphane Doncieux, David Filliat, Laurent Breton, Yann Chevaleyre et Fabrice Kocik pour le temps qu'ils m'ont amicalement consacré lors de nombreuses séances de dépannage et de débuggage. Merci également à Nicolas Tondre de m'avoir fait l'amitié de corriger plusieurs de mes articles écrits dans la langue de Shakespeare. Merci à Mélanie Courtine pour les nombreux petits services qu'elle m'a gentiment rendus. Merci aussi à Serge d'avoir formulé des critiques constructives sur le premier chapitre.

Je voudrais également exprimer ma profonde gratitude envers ma famille qui m'a soutenu tout au long de cette thèse. Je remercie chaleureusement les experts en orthographe qui ont corrigé mon manuscrit avec entrain et bonne humeur. Une attention toute particulière à Francine qui a réalisé l'exploit de lire mon manuscrit dans son intégralité (et ceci à plusieurs reprises !). Comment ne pas avoir une pensée affectueuse envers les personnes qui m'ont accueilli chaleureusement lors de mes nombreux séjours à Paris, en particulier à Juliette et Nicolas dont la bonne humeur et la disponibilité m'ont, à maintes reprises, redonné du cœur à l'ouvrage.

Je remercie enfin sincèrement ma femme Anne-Charlotte de m'avoir soutenu, conseillé et supporté durant ces trois années de thèse.

Introduction

Le domaine de cette thèse

Un des objectifs des chercheurs en intelligence artificielle est de concevoir des systèmes informatiques simulant l'esprit humain lors d'activités intellectuelles non triviales [Turing, 1950]. Celles qui ont lieu au cours du processus de découverte scientifique sont complexes. Sous l'impulsion d'Herbert Simon, les scientifiques ont cherché à automatiser certaines étapes de ce processus. Ces travaux ont donné lieu à un domaine de l'intelligence artificielle appelé *découverte scientifique*. Les objectifs des systèmes qui ont été proposés sont aussi nombreux que les activités scientifiques à simuler sont variées. Il peut s'agir d'enrichir le champ des expériences pour évaluer les prédictions de la théorie. Un autre objectif peut être de créer des outils aidant le scientifique à interpréter les données expérimentales pour inventer une taxonomie, des lois et une théorie.

Actuellement, des programmes simulent des activités de découverte scientifique dans des domaines variés. Par exemple, Fajtlowicz a développé un système, appelé GRAFFITI [Fajtlowicz, 1988] qui détermine des conjectures en théorie des graphes. Certaines d'entre elles ont été étudiées par des mathématiciens [Chung, 1988]. Le système MECHEM, développé par Valdés-Pérez, détermine, quant à lui, les étapes élémentaires d'une réaction chimique à partir de données expérimentales [Valdés-Pérez, 1994]. Certains chemins de réaction, déterminés par le système, ont été publiés dans la littérature. Plus récemment, Corruble et Ganascia ont reconstruit le processus intellectuel qui a conduit à la découverte des causes du scorbut [Corruble and Ganascia, 1997].

Ces travaux, qui ont fourni des résultats très probants, ont été menés dans des domaines scientifiques. On peut alors légitimement se demander si les concepts et les algorithmes qui ont été introduits sont applicables à des domaines techniques. En effet, même si notre but n'est pas d'ouvrir ici un débat philosophique sur les distinctions qui existent entre les sciences et les techniques, nous ne pouvons pas ignorer qu'il est communément admis que Newton *découvre* la théorie de la gravitation alors que Papin *invente* la machine à vapeur. Les inventions sont, en effet, souvent considérées comme des combinaisons d'objets existants à l'aide de «recettes de cuisine». Au contraire, la découverte d'une nouvelle loi, d'une nouvelle théorie n'a lieu qu'au cours d'un raisonnement sur un formalisme donné ou, plus noblement encore, à l'image du fameux «eurêka» d'Archimède, elle est offerte au scientifique par la grâce divine.

Au cours de cette thèse, nous allons tenter d'appliquer des algorithmes de découverte à un domaine technique particulier : l'électronique de puissance.

Le sujet

L'électronique de puissance est le champ de l'électrotechnique qui traite de la conversion statique de l'énergie électrique. Plus précisément, les circuits de ce domaine sont utilisés pour interconnecter deux dispositifs électriques qui ne fonctionneraient pas s'ils étaient directement connectés. L'un des dispositifs est généralement une source d'énergie et l'autre une charge. Pour diminuer les pertes susceptibles d'avoir lieu lors du transfert d'énergie entre cette source et cette charge, le circuit est constitué exclusivement d'interrupteurs, d'inductances et de condensateurs. Les ingénieurs ont inventé de nombreux circuits de ce type au cours des quarante dernières années. Schématiquement, la création d'un nouveau circuit a lieu en deux phases. Dans un premier temps, le circuit naît hypothèse. Celle-ci peut être obtenue grâce à une modification judicieuse d'un circuit déjà existant. Elle peut également être le fruit d'une combinaison ou d'une fusion appropriée de circuits connus. Dans un second temps, l'ingénieur évalue l'intérêt de cette hypothèse. Si celle-ci répond aux critères qu'il s'est préalablement fixé, il peut alors procéder au dimensionnement de ses composants ; sinon, il doit chercher une autre hypothèse.

L'objectif de cette thèse est de simuler les deux phases de ce processus. Elles nécessitent beaucoup de savoir faire, d'expérience, d'intuition et de créativité. Cet aspect place très clairement nos travaux dans le champ de l'intelligence artificielle. Pour simuler chacune de ces étapes, plusieurs difficultés doivent être surmontées :

1. **Génération des hypothèses :** Les experts ne proposent dans la première étape que des solutions a priori intéressantes. En effet, les circuits envisagés sont viables physiquement, ils ne possèdent pas des composants inutiles et permettent un fonctionnement périodique durant lequel la source et la charge échangent de l'énergie. Pour tenter de simuler cette première étape, il sera donc nécessaire de déterminer les critères qu'appliquent, consciemment ou non, les experts pour distinguer un circuit de l'électronique de puissance d'un circuit quelconque.

2. **Évaluation des hypothèses :** Pour évaluer l'intérêt des hypothèses, les experts mettent en œuvre des raisonnements qualitatifs. Le système devra également décrire le fonctionnement des circuits engendrés dans des termes identiques à ceux utilisés par les ingénieurs. A cet effet, il sera nécessaire de répertorier ces termes, de formaliser les concepts sous-jacents et d'inventer des algorithmes qui décrivent le fonctionnement des circuits d'une façon aussi intuitive que possible.

Outre l'enjeu que représente ce travail pour l'intelligence artificielle, nous désirons que le système réalisé puisse être utilisé comme aide à la conception de circuits. Nous désirons également qu'il permette de savoir si les solutions qui ont été proposées par les ingénieurs sont ou non les plus performantes.

Notre approche

A l'image de la problématique présentée dans le paragraphe précédent, le système est constitué d'un générateur de circuits, et d'un module qui évalue leur intérêt. Le générateur recherche dans un ensemble défini en intension par l'utilisateur, les circuits qui vérifient certaines contraintes. Celles-ci sont testées au cours de la génération par le module d'évaluation. Celui-ci peut également décrire le fonctionnement des circuits dans les mêmes termes que les experts. Deux types d'interactions sont alors possibles avec le système. La première consiste à spécifier, en fonction des circuits que l'on désire obtenir, l'espace dans lequel le générateur doit chercher les solutions et les contraintes qu'il doit appliquer pour restreindre leur nombre. La seconde consiste à analyser les caractéristiques des circuits engendrés, à proposer des outils qui détectent certaines d'entre elles et à inclure ces outils dans le module d'analyse. Ces outils peuvent éventuellement permettre d'appliquer de nouvelles contraintes au cours de la génération ou permettre de décrire plus précisément le fonctionnement des circuits.

La méthodologie pour atteindre les objectifs qui ont été décrits dans le paragraphe précédent, est simple. Initialement, le module d'évaluation ne contient pas d'outil. Aucune contrainte n'est donc appliquée lors de la première génération. Les circuits engendrés sont ensuite analysés par l'utilisateur qui détecte ceux qui ne sont pas des circuits de l'électronique de puissance. Il invente alors des outils qui permettent de les supprimer et inclut ces outils dans le module d'évaluation. Une seconde phase de génération peut alors débuter. Si l'utilisateur a pris soin de rajouter les contraintes associées aux outils qu'il a inventés précédemment, les circuits qui ne lui semblaient pas être des circuits de l'électronique de puissance ne sont plus proposés par le générateur. Cependant, s'il détecte à nouveaux des circuits qui ne sont pas intéressants, il doit proposer de nouveaux outils d'analyse et des contraintes associées. Ces phases de génération et d'analyse se succèdent jusqu'à ce que le générateur ne propose que des circuits qui sont, pour l'utilisateur, des circuits de l'électronique de puissance. Les contraintes qui ont été déterminées lors de cette phase d'initialisation, définissent alors les propriétés intrinsèques aux circuits de l'électronique de puissance. En outre, les outils d'analyse sont précis car l'utilisateur ne peut plus en imaginer d'autres qui détecteraient des circuits sans intérêt.

Puis, pour concevoir des circuits, l'ingénieur ajoute éventuellement au module d'évaluation les outils qui permettent d'appliquer les contraintes qu'il a déduites de son cahier des charges. Il analyse ensuite les solutions engendrées par le système pour raffiner, si nécessaire, ces contraintes. Comme lors de la phase d'initialisation, ce processus perdure jusqu'à ce que les solutions obtenues lui paraissent satisfaisantes. Enfin, pour savoir si les solutions optimales ont été proposées par les ingénieurs, le système recherche les circuits qui sont utilisés en pratique, et les solutions obtenues sont comparées à celles qui ont été fournies par les ingénieurs.

Plan

Dans le chapitre 1 de cette thèse, les connaissances en électronique de puissance nécessaires à la compréhension du reste du manuscrit sont exposées. Nous y présentons les circuits, appelés alimentations à découpage, qui sont étudiés dans cette thèse. A cet effet, les modèles utilisés pour analyser leur fonctionnement sont précisés et une définition de ce type de circuits est proposée. Enfin, le processus de conception est décrit. Ces rappels nous permettent de préciser exactement quelles sont les hypothèses qui devront être engendrées et donc sur quels objets les outils d'analyse qualitative seront appliqués.

Dans le chapitre 2, la méthode qui a été brièvement décrite ci-dessus est détaillée. Cette étude permet de spécifier les propriétés du générateur. Nous y expliquons notamment pourquoi il est primordial que le générateur d'hypothèses propose toutes les solutions à un problème donné, mais avec aussi peu de doublons que possible. Nous y montrerons également que les contraintes à appliquer lors de la génération des circuits sont de nature très variée.

Les spécificités de ces contraintes imposent l'architecture du système, qui sera décrite dans le chapitre 3. En effet, nous y expliquons que l'espace de recherche permettant, par exemple, de retrouver les circuits utilisés en pratique, ne peut pas être exploré à l'aide d'algorithmes classiques de recherche. Pour lever cette difficulté, il est nécessaire de tenir compte du fait que certaines contraintes, dites souples, peuvent s'appliquer sur des objets plus simples que ceux que l'on désire engendrer. Ces objets particuliers sont appelés *abstractions*. Ainsi, la génération des circuits consiste à engendrer d'abord ces abstractions, supprimer celles qui ne vérifient pas les contraintes souples puis à utiliser celles restantes pour engendrer les circuits. La généralisation de cette idée simple conduit à organiser les connaissances en hiérarchie d'abstractions. Une méthode est alors proposée pour obtenir une telle hiérarchie dans le cas particulier des circuits de l'électronique de puissance. La mise en œuvre de l'algorithme de recherche est enfin détaillée.

Cependant, nous montrons dans le chapitre 4 que l'algorithme proposé ne répond pas aux spécifications détaillées dans le chapitre 2 car des doublons sont engendrés. En effet, celui-ci utilise la représentation par composants-connexions, qui distingue des circuits ayant des fonctionnements identiques. Nous expliquons ensuite qu'en utilisant une représentation qui ne contient pas cette donnée distinctive, les doublons sont éliminés. Nous montrons alors que la représentation par graphes de liens est adaptée au problème car son formalisme supprime cette information inutile, qui n'est autre que l'ordre des éléments en série. Cependant, nous expliquons que les algorithmes proposés dans la littérature, qui transforment un circuit en un graphe de liens, ne suppriment pas systématiquement toute cette information. C'est pourquoi, nous proposons, dans un dernier temps, un algorithme original de transformation qui la supprime totalement.

Dans les deux chapitres d'après, les outils d'analyse qualitative qui ont été déterminés au cours des phases d'expérimentation, sont présentés. A cet effet, le chapitre 5 aborde les concepts et résultats de théorie des circuits électriques qui sont utilisés par ces outils. Nous y détaillons également une méthode permettant de calculer le système hybride associé à un circuit de l'électronique de puissance. Ce travail vise à utiliser les outils développés dans ce domaine depuis une dizaine d'années. En effet, nous montrons sur un exemple, qu'un d'entre eux peut être très utile pour l'analyse des circuits de l'électronique de puissance car il détermine l'ensemble des fonctionnements d'un circuit. Nous expliquons ensuite pourquoi cet outil, appelé bisimulation, ne fournit malheureusement pas des résultats aussi probants dans le cas général. Ce chapitre conclut alors sur l'impossibilité d'une étude systématique et exacte de l'ensemble des fonctionnements des circuits de l'électronique de puissance. Ce résultat justifie la mise en œuvre d'outils d'analyse approchée.

Le chapitre 6 décrit plus précisément les algorithmes d'analyse qualitative ainsi que les contraintes associées. Nous y proposons tout d'abord une méthode qui détecte les composants inutiles d'un circuit. La contrainte associée supprime de l'ensemble des solutions les circuits qui possèdent de tels composants. Nous décrivons également un algorithme permettant d'analyser les transferts d'énergie qui ont lieu entre les différents composants d'un circuit. Cet outil a été conçu pour éliminer les circuits qui n'autorisent pas le transfert d'énergie entre la source et la charge. Puis, les termes qu'utilisent les ingénieurs pour décrire le fonctionnement des circuits sont présentés et les concepts associés sont formalisés. Les algorithmes qui décrivent le fonctionnement des circuits en ces termes sont ensuite détaillés. Ils permettent de spécifier facilement un cahier des charges. Enfin, une méthode qui synthétise une commande des interrupteurs est proposée. Elle permet, par exemple, de rechercher tous les circuits qui possèdent une commande où toutes les transitions ont lieu avec un minimum de pertes.

Dans le dernier chapitre, les performances globales du système sont présentées. Nous y quantifions, tout d'abord, l'apport de la représentation par graphes de liens en terme de diminution du nombre de circuits à envisager. Puis, nous montrons que l'organisation des connaissances et les contraintes qui ont été proposées rendent l'approche viable. En étudiant deux grandes classes de circuits, nous montrons que le système peut être utilisé pour la conception des circuits électriques En effet, les circuits de ces deux classes ont des spécifications variées qui peuvent être exprimées à l'aide des outils d'analyse qualitative. Nous montrons que, non seulement tous les circuits classiques sont retrouvés, mais qu'ils le sont dans un ensemble extrêmement restreint de solutions. Dans cet ensemble, des circuits nouveaux sont susceptibles d'avoir des performances identiques et peut être meilleures que ceux qui sont déjà connus.

Enfin, nous présentons les contributions de cette thèse, les limitations du système et les travaux qui restent à réaliser.

Guide de lecture

Il est préférable de lire ce manuscrit dans sa totalité. Cependant, les travaux qui y sont décrits sont susceptibles d'intéresser des lecteurs ayant des centres d'intérêt variés. Ainsi, le lecteur qui s'intéresse surtout aux aspects *intelligence artificielle* peut commencer par parcourir le chapitre 1 pour avoir une idée de la difficulté du problème abordé mais surtout pour comprendre ses spécificités. Il peut ensuite se cantonner aux chapitres 2, 3 et 7.

Le lecteur essentiellement intéressé par les aspects *électronique de puissance*, peut survoler le chapitre 1 pour prendre connaissance des modèles qui ont été choisis pour étudier le fonctionnement les composants de l'électronique de puissance. Il peut ensuite se contenter de lire les chapitres 6 et 7. S'il est très attiré par les considérations théoriques, il peut s'attaquer au chapitre 5.

Enfin, le chapitre 4 constitue une brève introduction à la représentation par graphe de liens. En ce sens, il peut intéresser tout lecteur curieux de connaître une représentation très élégante des systèmes physiques. Il intéressera également le lecteur attaché par les aspects précis du formalisme utilisé par cette représentation.

Chapitre 1

Rappels et problématique

Introduction

Dans ce chapitre, nous présentons les notions fondamentales de théorie des graphes et d'électronique de puissance nécessaires à la compréhension de ce manuscrit.

Depuis les travaux de Kirchhoff, les circuits électriques sont modélisés par des graphes. De nombreux concepts de théorie des graphes ont alors été utilisés pour étudier les circuits. Ceux qui seront cités par la suite sont préalablement rappelés. Dans un second temps, les domaines d'application et les fonctions des dispositifs de l'électronique de puissance sont brièvement décrits. Nous centrons ensuite notre présentation sur des dispositifs particuliers appelés alimentations à découpage. Les difficultés rencontrées par les ingénieurs lors de leur conception sont notamment détaillées. Ces difficultés sont au coeur de la problématique qui est présentée, quant à elle, en dernier lieu.

1.1 Théorie des graphes

Les trois paragraphes suivants présentent des définitions de théorie des graphes. Leur rappel est nécessaire car la terminologie dans ce domaine n'est pas encore totalement unifiée et toute ambiguïté pourrait engendrer des incompréhensions. Les deux premiers paragraphes décrivent les notions de base et le suivant, les termes et concepts plus spécifiques à la théorie des circuits électriques.

1.1.1 Graphes, sous-graphes

Définitions de base

Un graphe $G(V, E)$ (ou plus simplement G) est composé de deux ensembles V et E. L'ensemble V est constitué de *sommets*, également appelés *noeuds* et l'ensemble E d'arêtes, qui sont des couples de sommets. Si le couple de sommets (i, j) est une arête e, i et j en sont les *extrémités* et sont dits connectés par e. Certains sommets d'un graphe ne sont les extrémités d'aucune arête et, dans ce cas, sont appelés *sommets isolés*. Une arête ayant pour extrémité un même sommet est appelée *boucle*. Les arêtes qui ont les mêmes extrémités sont, quant à elles, dites *parallèles*.

Un graphe est *multiple* s'il possède au moins deux arêtes parallèles, et *simple* s'il n'a ni arête parallèle ni boucle. Ces différentes définitions sont illustrées par les deux graphes G_1 et G_2 de la Figure 1.1. Le graphe multiple G_1 possède 8 arêtes et 6 sommets. Ses arêtes e_2 et e_3 sont parallèles. Le graphe simple G_2 est, quant à lui, constitué de 4 arêtes et 6 sommets dont un sommet isolé, v_5.

FIG. 1.1 – Exemples de graphes.

Il est possible d'associer un entier ou un objet mathématique quelconque à chaque arête ou à chaque sommet d'un graphe. On parle alors respectivement de graphe à arêtes ou à sommets étiquetés.

Sous-graphes

Un sous-graphe de $G(V, E)$ est un graphe $G_s(V_s, E_s)$ avec V_s et E_s des sous-ensembles respectivement de V et de E. Dans le cas particulier où $V_s = V$, G_s est appelé sous-graphe *couvrant*. Parmi les sous-graphes classiques, une *chaîne* de longueur $k-1$ est une séquence finie d'arêtes de la forme $(i_1, i_2), (i_2, i_3), \ldots, (i_{k-1}, i_k)$ avec $k \geq 2$. Elle est *fermée* si $i_1 = i_k$ et *ouverte* dans les autres cas. Une chaîne constituée d'arêtes distinctes est un *train d'arêtes*. Tout train d'arêtes ouvert est appelé *chemin* si les sommets $i_1, i_2, \ldots, i_k$ sont distincts. Les sommets i_1 et i_k sont alors dit connectés par ce chemin. Ainsi, les arêtes e_1, e_4, e_6 et e_8 du graphe G_1 de la Figure 1.1 forment un chemin reliant les sommets v_1 et v_5. Les chemins permettent d'introduire la notion de connexité.

1.1.2 Connexité

Un graphe est dit *k-connecté* si toute paire (v_1, v_2) de ses sommets est connectée par k chemins n'ayant en commun que les sommets v_1 et v_2. Tout sous-graphe k-connecté constitué d'un nombre maximum d'arêtes est alors appelé *composant k-connecté*. Cependant, un graphe 1-connecté est simplement dit *connecté* et ses composants 1-connectés sont appelés *composantes connexes*. Tarjan a proposé un algorithme qui décompose un graphe en ses composantes connexes et 2-connectées [Tarjan, 1972].

Par exemple, le graphe G_1 de la Figure 1.1 est connecté. Il ne possède donc qu'une composante connexe. Il n'est cependant pas 2-connecté car il n'existe aucune paire de chemins reliant les sommets v_2 et v_6 qui n'ont pas le sommet v_4 en commun. G_1 possède deux composants 2-connectés constitués des ensembles d'arêtes $\{e_1, e_2, e_3, e_4, e_5\}$ et $\{e_6, e_7, e_8\}$. Le sommet v_4 est particulier car sa suppression augmente le nombre de composantes connexes de G_1. Un tel sommet est appelé *point d'articulation*. Le graphe G_2, quant à lui, n'est pas connecté car aucun chemin ne relie par exemple les sommets v_2 et v_4. Il possède trois composantes connexes dont une est réduite à un sommet isolé.

Deux nombres utilisés par la suite caractérisent un graphe G à n sommets, b arêtes et c composantes connexes. Il s'agit de son *rang* r qui est le nombre $r = n - c$ et de sa *nullité* m qui est $m = b - n + c = b - r$.

1.1.3 Mailles, coupures et arbres

Mailles et coupures

Deux sous-graphes particuliers, appelés mailles et coupures, jouent un rôle fondamental dans l'écriture des lois de Kirchhoff. Une *maille* est un train d'arêtes fermé, dont tous les sommets $i_1, i_2, \ldots, i_k$ sont distincts sauf i_1 et i_k. De même, une *coupure* d'un graphe G est un sous-graphe constitué d'un ensemble minimal d'arêtes dont la suppression réduit le rang de G de un. Plus généralement, une coupure ou un ensemble de coupures n'ayant aucune arête en commun, est appelé *coupe*. Par exemple, les arêtes e_1, e_2, e_5 et e_4 du graphe G_1 de la Figure 1.1 forment une maille, e_1 et e_5 une coupure et e_4, e_5, e_6 et e_7 une coupe. Les mailles et les coupures d'un graphe peuvent être émunérées grâce respectivement aux algorithmes de Tarjan [Tarjan, 1973] et de Tsukiyama et ses collègues [Tsukiyama *et al.*, 1980]. Il est important de noter qu'une coupure sépare les sommets d'un graphe en deux ensembles disjoints. La coupure constituée des arêtes e_1 et e_5 partitionne, par exemple, les sommets en deux ensembles $V_1 = \{v_1, v_3\}$ et $V_2 = \{v_2, v_4, v_5, v_6\}$.

Dans la terminologie des circuits électriques, deux arêtes qui forment une coupure ou une maille de cardinal égal à deux, sont respectivement dites *en série* ou *en parallèle*. Par exemple, les arêtes e_1 et e_4 du graphe de G_1 sont en série car elles forment une coupure de cardinal égal à deux. Il en est de même des arêtes e_1 et e_5.

Arbres et co-arbres

Les arbres sont également couramment utilisés pour étudier les circuits électriques. Un *arbre* est un graphe connecté ne possédant aucune maille. Si un sommet v d'un arbre n'est l'extrémité que d'une seule arête, alors v est une de *feuille* de cet arbre. Sinon, v est appelé *sommet interne*. Un *arbre couvrant* t d'un graphe G est un sous-graphe couvrant de G, connecté et ne contenant aucune maille. Les arêtes qui le constituent sont ses *branches* et le complément de t dans G est son *co-arbre*. Les arêtes de ce dernier sont, quant à elles, appelées les *cordes* de t. Chen a proposé une méthode d'énumération des arbres d'un circuit [Chen, 1971]. Un des arbres couvrant du graphe de la Figure 1.1 est, par exemple, représenté en gras. Il est constitué des arêtes e_1, e_4, e_5, e_6 et e_7.

1.2 Électronique de puissance

1.2.1 Généralités

Présentation

Les sources d'énergie électrique sont nombreuses et variées. Parmi les plus connues peuvent être cités les réseaux électriques, les batteries d'accumulateurs ou encore les cellules solaires. Ces sources fournissent de l'énergie à des éléments qui en absorbent, appelés charges. Celles-ci désignent, par exemple, un moteur, un radiateur, une ampoule ou un lecteur de CD portable. Toute charge ne peut pas être connectée directement à n'importe quelle source. En effet, si l'on branche sur le secteur un lecteur de CD portable (qui ne fonctionne que lorsqu'il est alimenté par une tension continue de 3V), ce dernier est détruit. Pour pouvoir le faire fonctionner en utilisant le secteur comme source d'énergie, il est nécessaire d'intercaler entre ces deux éléments un dispositif qui transforme la tension alternative de 220V en tension continue de 3V.

De tels composants, qui permettent plus généralement l'échange d'énergie entre deux systèmes électriques incompatibles, sont des dispositifs de l'électronique de puissance. Ils sont utilisés, entre autres, pour la traction ferroviaire [Leclerc, 1992], l'électroménager et l'électronique grand public, pour la motorisation des véhicules électriques [Kant, 1993], l'industrie de l'aéronautique et de transformation, la robotique [Raucent *et al.*, 1990] et le transport d'énergie [Asplund and Zhang, 1995]. Les puissances transmises vont de quelques watts pour les dispositifs de faible puissance à plusieurs méga-watts pour les dispositifs de très forte puissance.

Fonctions

Malgré la diversité de leurs applications, il est possible de classer ces dispositifs par la fonction qu'ils réalisent. Ainsi, quand un dispositif relie une source alternative et une source continue, il est appelé *redresseur*. Lorsqu'il relie une source continue et une source alternative, il est nommé *onduleur*. Quand il permet la connexion entre deux éléments continus, c'est un *hacheur* et enfin, dans le cas où la source et la charge sont alternatives, il est appelé *cycloconvertisseur*.

Cette classification est simple. Elle sera utilisée par la suite pour cette raison. Pourtant, elle présente deux inconvénients majeurs. Tout d'abord, elle distingue la source de la charge, alors que les caractéristiques de ces éléments ne sont pas liées à leur position ou leur fonction dans un système. De plus, comme elle est basée uniquement sur la nature des sources et des charges, elle ne met en évidence que la fonction de conversion de fréquence (de l'alternatif vers le continu ou réciproquement) du convertisseur alors que ces circuits réalisent d'autres fonctions importantes. Une classification ne présentant pas ces deux inconvénients est proposée en annexe A.

Familles

Il existe plusieurs méthodes pour réaliser les fonctions décrites ci-dessus. Les premiers dispositifs utilisaient des machines tournantes (moteurs synchrones, asynchrones et machines à courant continu) pour réaliser les fonctions de conversion. Leur prix et la complexité de leur maintenance ont poussé les ingénieurs à les remplacer par des circuits mettant en œuvre des composants à semi-conducteur. Les principaux représentants de cette classe de composants sont les diodes, les thyristors ou SCR (Semi-Controled Rectifier) et les transistors. Les dispositifs ainsi créés, ne comportant plus d'éléments mobiles, ont été appelés *convertisseurs statiques*. Deux types de convertisseurs peuvent être distingués. La première famille regroupe les circuits où les composants à semi-conducteurs fonctionnent dans leur zone linéaire. Ces circuits, appelés *alimentations linéaires*, sont utilisés en faible puissance et quand la qualité des signaux d'entrée et de sortie prime sur le rendement. La seconde famille regroupe les circuits où les composants à semi-conducteurs fonctionnent en commutation, c'est-à-dire en tant qu'interrupteur : ils sont soit ouverts soit fermés. Dans la première situation, ils peuvent être considérés comme des circuits ouverts, c'est-à-dire que la valeur du courant qui les traverse est nulle, alors que dans la seconde situation, ils peuvent être considérés comme des courts-circuits, c'est-à-dire que la tension à leurs bornes est nulle. Dans les deux cas, ils ne dissipent pas d'énergie. Les circuits utilisant les composants à semi-conducteur dans ces conditions sont appelées *alimentations à découpage* et constituent l'immense majorité des circuits utilisés. Des éléments non dissipatifs, comme des inductances ou des condensateurs, sont également employés pour permettre la connexion entre une source et une charge de même type, ou pour créer les conditions de transition d'un état à un autre des interrupteurs. Ces conditions ainsi qu'une description plus précise des éléments qui composent les alimentations à découpage sont proposées dans le paragraphe suivant.

1.2.2 Alimentations à découpage

Modélisation

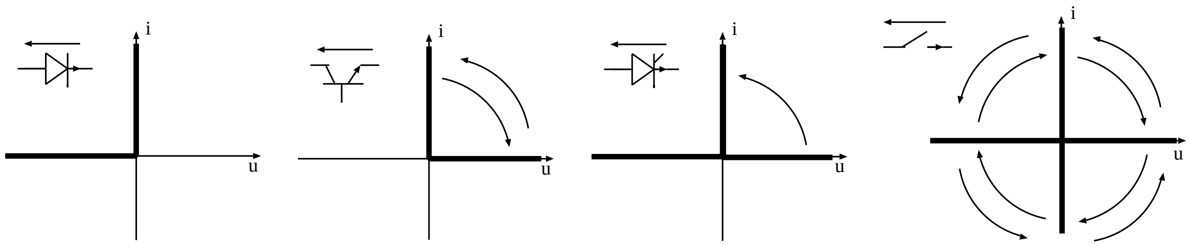
Dans ce manuscrit, un circuit est considéré comme une interconnexion parfaite de composants discrets, appelés composants élémentaires. Un circuit peut alors être représenté par un graphe à arêtes étiquetées, chaque élément du circuit étant associé à une arête et chaque connexion à un sommet. Étant donné la correspondance bijective entre les circuits et leur représentation par composants-connexions, aucune distinction ne sera faite par la suite entre un circuit et sa représentation.

Les circuits considérés par la suite sont constitués uniquement de sources de courant (notées I), de sources de tension (E), d'interrupteurs, de condensateurs (C), d'inductances (L). Les circuits à isolation galvanique, c'est-à-dire ceux comportant des transformateurs ou des inductances couplées, ne sont pas pris en compte car ils ne sont que les variantes «isolées» de circuits composés uniquement de dipôles. Chacun de ces éléments constitutifs possède également son propre modèle. Les sources de tension sont parfaites c'est-à-dire qu'elles imposent à leurs bornes une tension indépendante du courant qui les traverse. De même, les sources de courant imposent le courant qui les traverse indépendamment de la tension à leurs bornes. Les inductances sont, quant à elles, linéaires c'est-à-dire que la relation qui lie le courant qui les traverse et le flux électromagnétique qui apparaît entre leurs spires, est affine. De même, les condensateurs sont linéaires car la relation qui lie la tension à leurs bornes et la charge électrique qui apparaît entre leurs armatures, est supposée affine. Les inductances et les condensateurs sont des dipôles réactifs car ils peuvent restituer l'énergie qu'ils ont préalablement stockée.

Les interrupteurs considérés sont les diodes (notées D), les thyristors (Th) et les transistors (T). Il existe d'autres interrupteurs qui ne sont pas pris en compte dans cette étude car, soit ils ne sont pas encore utilisés fréquemment en électronique de puissance (c'est le cas des transistors à effet de champs), soit ils peuvent être synthétisés à partir des trois interrupteurs de base (cas des thyristors duaux). Un quatrième interrupteur n'existant malheureusement pas encore en forte puissance sera pris en compte. Il s'agit de l'interrupteur parfait, noté S.

Les interrupteurs sont décrits par leurs caractéristiques statique et dynamique. La première est constituée de l'ensemble des points de fonctionnement de l'interrupteur. Chaque point de cet ensemble est classiquement représenté dans le plan où la tension est portée en abscisse et le courant en ordonné. Ce plan est appelé plan (u,i). Les interrupteurs pris en considération sont supposés idéaux, c'est-à-dire que tous les points de leur caractéristique statique sont sur les axes de ce plan. Ces axes peuvent être décomposés en quatre demi-droites notées $D_{u\geq 0}$, $D_{u\leq 0}$, $D_{i\geq 0}$ et $D_{i\leq 0}$. La caractéristique statique d'une diode est, par exemple, constituée des demi-droites $D_{u\leq 0}$ et $D_{i\geq 0}$. Celle d'un thyristor est composé de $D_{u\leq 0}$, $D_{u\leq 0}$ et de $D_{i\geq 0}$. La caractéristique dynamique correspond, quant à elle, à l'ensemble des transitions possibles d'une demi-droite de la caractéristique statique à une autre. Tout changement d'état à l'origine du plan (u,i) est implicite et donc n'est pas pris en considération. Par exemple, la caractéristique dynamique d'une diode est vide car ses changements d'états n'ont lieu qu'à l'origine. Celle d'un thyristor est composée de l'unique transition $(D_{u\geq 0}, D_{i\geq 0})$. En d'autres termes, le passage d'un thyristor de l'état bloqué à l'état passant n'est possible que si la tension à ses bornes est positive. Par contre, il ne s'éteint que si le courant qui le traverse s'annule.

Les caractéristiques statiques et dynamiques des quatre interrupteurs de base sont reportées sur la Figure 1.2. Les transitions possibles d'une partie de la caractéristique statique à une autre sont symbolisées sur le schéma par des flèches. Lorsqu'un interrupteur parfait est ouvert, son point de fonctionnement est sur l'une des deux demi-droites $D_{u\geq 0}$ et $D_{u\leq 0}$. Lorsqu'il se ferme, ce point de fonctionnement peut se déplacer sur l'une des deux autres demi-droites $D_{i\geq 0}$ et $D_{i\leq 0}$. Par conséquent, quatre flèches symbolisent les quatre transitions possibles de l'état ouvert à l'état fermé. Il en est de même pour la transition de l'état fermé à l'état ouvert. C'est pourquoi, huit transitions sont représentées pour cet interrupteur. Il est également important de remarquer que l'interrupteur parfait n'est pas orienté c'est-à-dire que ses caractéristiques statiques et dynamiques sont indépendantes de son orientation dans le circuit.



Diode Transistor Thyristor Interrupteur parfait

FIG. 1.2 – Caractéristiques statiques et dynamiques des quatre interrupteurs principalement utilisés.

Les interrupteurs possèdent deux états et modifient l'interconnexion des éléments du circuit. Un *mode* d'un circuit possédant des interrupteurs est un circuit où l'état de tous ses interrupteurs est instancié. Ainsi, un convertisseur contenant n interrupteurs possède 2^n modes distincts.

Un exemple de fonctionnement

Le circuit présenté sur la Figure 1.3 est constitué de deux interrupteurs parfaits S_1 et S_2, d'une source de tension constante E de valeur e et d'une source de courant constante I de valeur i. E est la source et I est la charge. Le principe de fonctionnement d'un tel circuit est le suivant : lorsque l'interrupteur S_1 est fermé et S_2 est ouvert, la source et la charge sont directement connectées, c'est-à-dire que la tension aux bornes de I est alors égal à e et le courant dans E est égal à $-i$. Par contre, lorsque l'interrupteur S_1 est ouvert et S_2 fermé, comme la tension aux bornes de la charge et le courant dans la source sont nuls, les éléments E et I n'échangent pas d'énergie. Ce mode est appelé phase de roue libre. Si ces deux modes se succèdent périodiquement avec une période T et si le premier mode dure $a * T$, le second dure alors $(1 - a) * T$. Dans ces conditions, les formes d'ondes de la Figure 1.3 sont obtenues. La valeur moyenne $< u_I >$ de la tension aux bornes de la charge sur une période T est $a * e$ et la valeur moyenne du courant dans E est $-a * i$. En faisant varier le paramètre a, appelé rapport cyclique, de 0 à 1, la valeur moyenne sur la période T de la tension aux bornes de la charge varie de 0 à e et la valeur moyenne du courant dans la source varie de 0 à $-i$. Ce circuit permet donc d'adapter la tension aux bornes d'une source de courant et le courant dans une source de tension. D'après la terminologie adoptée en 1.2, ce circuit est un hacheur. Il est aussi communément appelé hacheur direct ou simple.

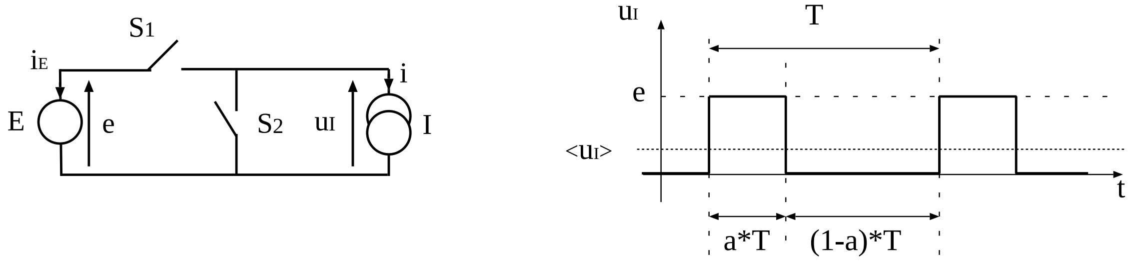


FIG. 1.3 – Schéma de principe du hacheur direct et formes d'onde associées.

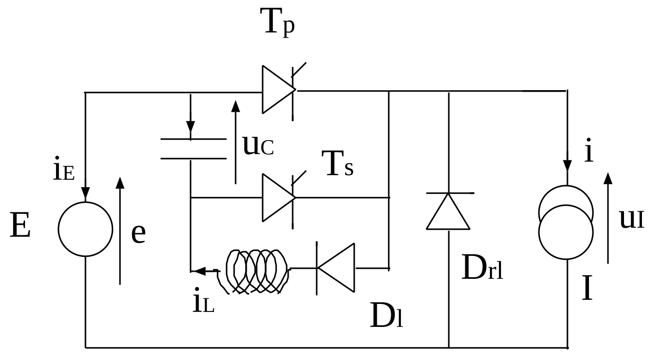


FIG. 1.4 – Une réalisation pratique d'un hacheur direct : le hacheur à deux thyristors.

En pratique, l'interrupteur S_2 est une diode et S_1 est un transistor. Cependant, ce dernier ne peut pas être mis en œuvre pour une tension e et un courant i trop élevés. Il est alors remplacé par un thyristor. Pour l'éteindre lorsqu'il passe le courant i, les ingénieurs ont ajouté un circuit mettant en œuvre des interrupteurs supplémentaires et des composants réactifs. La fonction du hacheur direct dont le principe est décrit ci-dessus, peut ainsi être réalisée à l'aide du circuit de la Figure 1.4. L'interrupteur en parallèle avec la source de courant est toujours une diode, mais l'interrupteur en série avec la source de tension est remplacé par un thyristor et son circuit dit d'extinction forcée (ou soufflage), composé d'une inductance et d'un condensateur, d'un thyristor secondaire et d'une diode.

L'étude du fonctionnement classique de ce circuit a été décrite dans la littérature [Cocquerelle, 1993]. Le condensateur C est supposé initialement chargé, la tension à ses bornes étant égale à e. Dans la première phase de fonctionnement, tous les interrupteurs sont ouverts sauf la diode D_{rl} qui laisse passer le courant de charge. La source de tension est en circuit ouvert et la source de courant est court-circuitée. Ce mode est la phase de roue libre. A l'instant t_0 qui est le début de la seconde phase, le thyristor T_p est mis en conduction par une commande externe. Cette fermeture permet d'appliquer une tension positive aux bornes de D_{rl} et de la bloquer. Le courant qui la parcourait traverse maintenant la source E et la tension aux bornes de la charge est égale à e. La fermeture de T_p à l'instant t_0 autorise aussi la circulation d'un courant dans la maille constituée du condensateur, de l'inductance, de la diode D_l et de T_p. Les composants réactifs L et C entrent alors en résonance. Lorsque le courant dans cette maille s'annule, la diode D_l se bloque et la phase de résonance est stoppée. A cet instant t_1, qui est la fin de la phase 2, la tension aux bornes du condensateur est égale à $-e$. Lors de la phase 3, la source et la charge sont connectées directement. Cette phase dure jusqu'à l'instant t_2 où l'interrupteur T_s est mis en conduction par une commande externe. Cette fermeture applique une tension négative sur le thyristor principal et force son extinction. Le courant de la charge est transféré dans la maille constituée de la source, de la charge, du condensateur et de T_s : le condensateur se charge. Lorsque la tension à ses bornes atteint la valeur e, la diode D_{rl} devient passante. Comme les conditions initiales et l'état des interrupteurs sont identiques à ceux de la première phase, un fonctionnement périodique est possible. Les relations entrées-sorties sont, à quelques coefficients correctifs près, les mêmes que pour le schéma de principe.

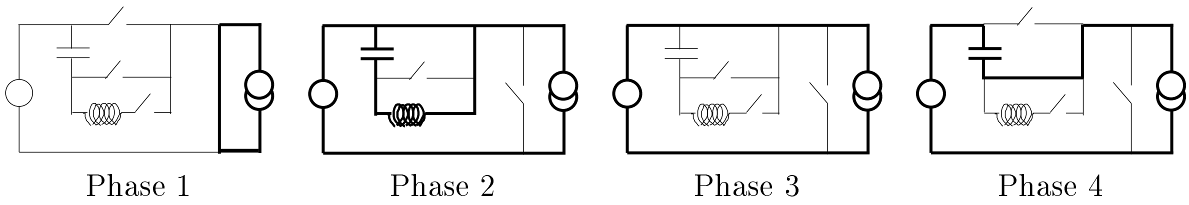


FIG. 1.5 – Les quatre phases de fonctionnement du hacheur à deux thyristors.

Alimentations à découpage : définition

Un circuit de l'électronique de puissance possède généralement plusieurs fonctionnements ; ceux-ci dépendent de la commande choisie et de conditions initiales telles que la tension aux bornes des condensateurs. Cependant, ils sont très largement indépendants de la valeur précise des différents composants. L'existence de fonctionnements particuliers permet de distinguer une alimentation à découpage d'un circuit quelconque et de proposer la définition suivante :

Définition 1 *Un circuit, reliant une source et une charge et composé d'inductances, de condensateurs et d'interrupteurs, est une alimentation à découpage s'il existe au moins une commande et un ensemble de conditions initiales qui permettent un fonctionnement périodique de celui-ci, et si la source et la charge échangent de l'énergie lors de ce fonctionnement périodique.*

Les systèmes dynamiques hybrides sont des systèmes dont le comportement peut être décrit comme une succession d'évolutions continues et de sauts discrets. D'après l'étude du fonctionnement du hacheur à deux thyristors présenté ci-dessus, les alimentations à découpage sont des systèmes dynamiques hybrides dont les transitions sont engendrées par la commutation des interrupteurs. Une définition précise de tels systèmes et le calcul du système hybride associé à un convertisseur statique sont proposés dans la partie 5.3.

1.2.3 Conception

Critères d'évaluation

Les circuits qui vérifient la définition 1 ne sont cependant pas tous intéressants pour les concepteurs d'alimentations à découpage. Il faut, en effet, également prendre en compte les critères d'ordre technologique. Le premier d'entre eux concerne le rendement du circuit, qui est le rapport de la puissance disponible aux bornes de la charge sur la puissance fournie par la source. Il doit être aussi proche de l'unité que possible. Ce rendement est d'autant plus élevé que les interrupteurs commutent des courants et des tensions faibles et que les composants réactifs dissipent peu d'énergie par effet Joule. L'encombrement et le poids interviennent également de façon prépondérante dans le choix d'une alimentation à découpage. Ces paramètres dépendent du nombre d'interrupteurs et de composants réactifs utilisés ainsi que de la valeur des tensions et des courants qu'ils supportent. Il est également nécessaire de prendre en considération les perturbations électromagnétiques engendrées par le convertisseur. Dans l'exemple du paragraphe 1.2.2, le courant absorbé par le hacheur est approximativement en forme de créneaux. Ce courant contient des harmoniques hautes fréquences qui se propagent dans tous les éléments qui sont connectés à la source. De même, si la transition d'un interrupteur provoque une discontinuité de courant dans une inductance ou une discontinuité de tension aux bornes d'un condensateur, un pic de tension apparaît aux bornes de la première et un pic de courant traverse le second. Ces pics perturbent fortement l'environnement du convertisseur et peuvent même le détruire. Enfin, le coût est primordial dans le choix d'une alimentation à découpage.

Processus de conception

Le cahier des charges d'un dispositif de l'électronique de puissance est une combinaison des critères présentés dans le paragraphe 1.2.3. Certains des critères sont qualitatifs. En effet, il est possible de spécifier dans un cahier des charges que les commutations des interrupteurs s'effectuent sur les axes du plan (u,i). Cette spécification est rencontrée notamment lorsque l'on désire concevoir des alimentations à découpage ayant un encombrement minimal. Si, au contraire, ce sont les pertes par effet Joule que l'on désire minimiser, on peut être amené à chercher une alimentation qui présente un mode de fonctionnement où la source et la charge sont directement connectées, et un mode où ces deux éléments ne sont connectés à aucun composant réactif. D'autres critères sont, par contre, de nature numérique. Il peut être nécessaire, par exemple, de spécifier les tensions admissibles aux bornes des condensateurs ou l'ondulation maximale de tension aux bornes de la charge (si celle-ci est une source de courant). Pour concevoir un circuit vérifiant un tel cahier des charges, deux étapes distinctes doivent être franchies.

La première étape consiste à interconnecter les interrupteurs, les composants réactifs, la source et la charge de telle sorte que le circuit obtenu réponde à la définition 1 et qu'il réponde également aux spécifications «qualitatives» du cahier des charges. Cette étape initiale peut elle-même être décomposée en deux sous-étapes. La première consiste à trouver un circuit *a priori* intéressant. Généralement, les concepteurs combinent habilement des structures existantes et des sous-circuits appropriés. Cette méthode a été particulièrement féconde pour la mise au point de circuits fonctionnant à fréquence élevée [Ferrieux and Forest, 1994]. Dans ce cas particulier, les circuits *a priori* intéressants ont été obtenus en remplaçant les interrupteurs des structures classiques par des interrupteurs dits résonnants. Une autre méthode également utilisée consiste à fusionner deux circuits. Cette approche a notamment permis d'imaginer les hacheurs entrelacés. Les circuits ainsi obtenus ne présentent pas de défauts majeurs de conception. Par contre, il est nécessaire de déterminer plus précisément leurs caractéristiques. Cette phase d'analyse constitue la seconde sous-étape et permet de savoir si les circuits répondent effectivement aux spécifications qualitatives. Si c'est le cas, le circuit est *plausible* et la phase de dimensionnement peut être abordée. Dans le cas contraire, le circuit n'est pas intéressant et il faut reprendre la recherche au début.

La seconde étape consiste à trouver un dimensionnement des composants tel que le circuit obtenu vérifie les spécifications numériques. Pour les circuits classiques, des formules et des abaques permettent de trouver un dimensionnement des composants relativement facilement. Sinon, les outils classiques de simulation numérique permettent de calculer la valeur des critères rentrant dans le cahier des charges. Si un dimensionnement vérifiant le cahier des charges existe, l'alimentation obtenue convient, sinon il faut rechercher un nouveau circuit. Les différentes étapes de la conception d'une alimentation à découpage sont résumées sur la Figure 1.6.

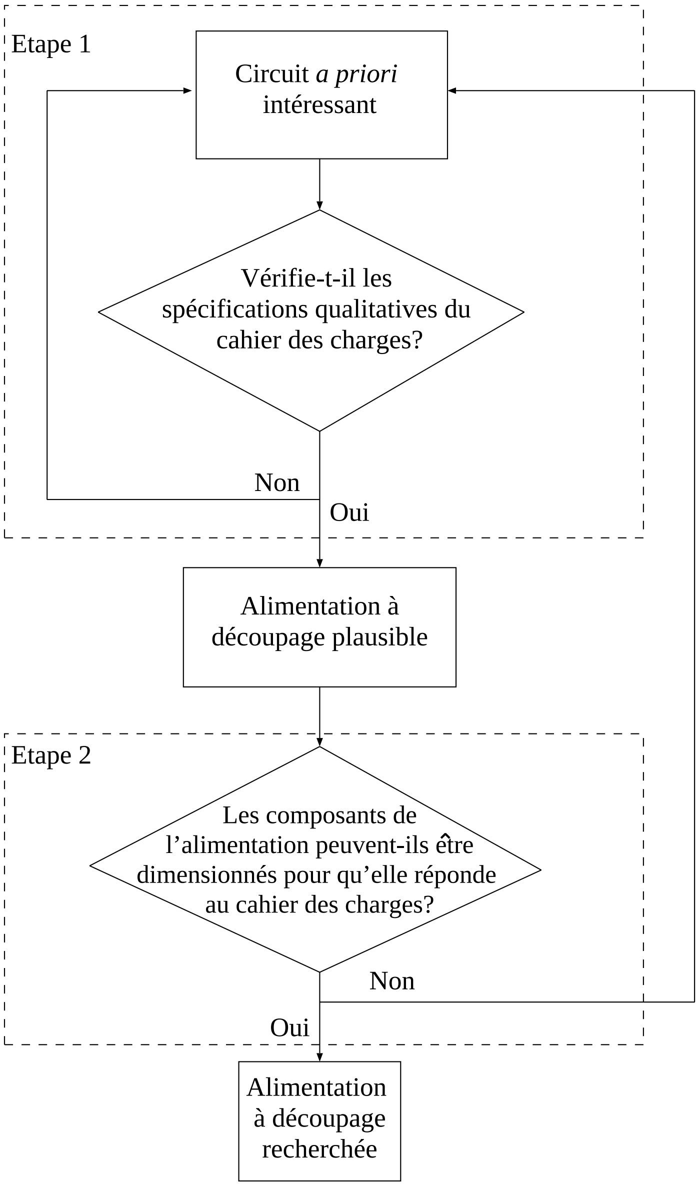


FIG. 1.6 – Les différentes étapes de la phase de conception.

1.3 Problématique

1.3.1 Objectif

L'objectif de cette thèse est de simuler la première étape du processus de conception tel qu'il a été décrit dans le paragraphe précédent. La tâche est ardue car les connaissances spécialisées mises en œuvre lors de la première étape sont nombreuses. En effet, pour concevoir une alimentation à découpage, l'ingénieur doit notamment :

– avoir des compétences en physique pour détecter les modes du circuit qui conduiraient à la destruction du dispositif et pour appréhender le comportement des interrupteurs durant leurs commutations.
– avoir des notions en mathématiques pour prédire l'évolution des différentes grandeurs.
– posséder des connaissances techniques approfondies pour connaître les difficultés de mise en œuvre des composants et pour avoir une idée de leur prix et de leur masse.
– maîtriser les techniques de l'automatique pour ne pas concevoir, par exemple, des alimentations qui ne pourraient pas être asservies.

Cependant, ces connaissance ne suffisent pas. Cette première étape du processus de conception nécessite également beaucoup de savoir-faire et d'expérience. En effet, l'ingénieur doit pouvoir exprimer certains critères qualitatifs en terme de contraintes topologiques. Par exemple, un ingénieur qui désire concevoir, à partir d'une structure donnée, une alimentation où les interrupteurs commutent un faible courant ou une faible tension, ajoutera à cette structure des circuits d'aide à la commutation appropriés. Enfin, cette première étape de conception est une activité où l'ingénieur doit faire preuve de créativité. En effet, même en connaissant précisément les caractéristiques des structures et sous-structures existantes, le concepteur doit faire preuve d'imagination pour proposer des combinaisons judicieuses de ces différentes structures.

Ces considérations expliquent pourquoi, à notre connaissance, aucun outil n'a été développé pour aider le concepteur lors de cette première étape et pourquoi la détermination d'une alimentation à découpage plausible se résume pour les ingénieurs à un choix dans un ensemble prédéfini de circuits. Les éventuelles modifications apportées sont généralement d'ordre purement technologique. Ces considérations placent également ce travail dans le domaine de l'intelligence artificielle. Il est important de noter que nous ne chercherons pas à capitaliser le savoir-faire et encore moins à modéliser d'un point de vue psychologique l'activité créatrice. Nous chercherons par contre, à capitaliser le savoir et à obtenir un résultat *comparable* à celui des experts. D'après le paragraphe 1.2.3, cette étape peut se décomposer en deux sous-étapes. Chacune d'entre elles sera, dans une certaine mesure, étudiée séparément.

Génération des hypothèses

Lors de la première sous-étape, le concepteur propose des circuits a priori intéressants c'est-à-dire qui ne présentent pas de défauts importants de conception. En particulier, les circuits proposés à l'issue de cette phase sont viables physiquement, ils ne possèdent pas de composants inutiles et vérifient la définition des alimentations à découpage. Comme ces propriétés sont vérifiées par toutes les alimentations à découpage, elles font partie de l'ensemble des propriétés intrinsèques à ces circuits. Le concepteur a également pris en compte, inconsciemment ou non, certains critères qualitatifs du cahier des charges pour proposer ces circuits a priori intéressants. La première sous-étape consiste donc à *trouver un algorithme qui interconnecte des interrupteurs, des composants réactifs, une source et une charge de telle sorte que le circuit obtenu possède les propriétés intrinsèques aux alimentations à découpage et réponde a priori aux critères qualitatifs du cahier des charges.*

La résolution de ce problème n'est possible que si les propriétés intrinsèques aux alimentations à découpage sont préalablement déterminées et que si des algorithmes détectant les circuits qui les vérifient, sont proposés. Or, ces propriétés découlent en partie de la définition 1. D'après celle-ci, pour tester si un circuit est une alimentation à découpage, il faut chercher à synthétiser une commande des interrupteurs qui donne lieu à un fonctionnement périodique du circuit et à un échange d'énergie entre la source et la charge. Cette synthèse se décompose en quatre étapes :

1. Modélisation appropriée du circuit.
2. Recherche d'outils mathématiques permettant de déterminer l'ensemble des fonctionnements du circuit.
3. Détection des fonctionnements périodiques.
4. Existence de transferts d'énergies entre la source et la charge lors des fonctionnements périodiques.

Or, nous montrerons dans le chapitre 5 qu'il n'existe pas d'algorithme pouvant réaliser une telle synthèse dans le cas général. Par conséquent, nous chercherons des méthodes approchées permettant de rejeter les circuits qui ne répondent pas à la définition des alimentations à découpage. D'autres propriétés intrinsèques découlent de règles de bon sens. Certaines d'entre elles ont été citées plus haut. Comme nous le verrons dans la partie 6.1, malgré leur caractère intuitif, ces règles sont difficiles à formaliser.

Au terme de cette première sous-étape, les circuits ne vérifient qu'a priori le cahier des charges qualitatif. Ils ne constituent donc que des hypothèses devant être vérifiées.

Évaluation des hypothèses

La seconde sous-étape consiste à valider les hypothèse émises lors de la phase précédente. Il s'agit donc de *trouver les algorithmes qui testent si un circuit vérifie le cahier des charges qualitatif.* Or, celui-ci est généralement exprimé dans des termes identiques à ceux utilisés par les experts pour décrire le fonctionnement d'un circuit. D'après le paragraphe 1.2.2, des termes techniques sont utilisés tels que : la source et la charge sont «connectées directement», le condensateur «se charge», les sources sont en «roue-libre» ou les composants réactifs entrent en «résonance». D'autres termes désignent certaines transitions particulières. Par exemple, le blocage d'un thyristor est «forcé» lorsqu'une tension négative lui est appliquée alors qu'il est passant. De même, une ouverture est dite «à zéro de courant» si le courant dans l'interrupteur s'annule spontanément. Une des difficultés de ce travail sera de répertorier ces termes, de formaliser les concepts sous-jacents et de proposer des algorithmes décrivant qualitativement le fonctionnement des circuits. Les hypothèses qui vérifient le cahier des charges qualitatif et les propriétés intrinsèques deviennent des circuits plausibles. La phase initiale du processus de conception est terminée et le problème du dimensionnement peut alors être abordé.

Il est important de noter que, pour la clarté de l'exposé, la génération et l'évaluation des hypothèses ont été présentées comme une succession d'activités. Cependant, pour tester si les circuits vérifient les propriétés intrinsèques aux alimentations à découpage, une analyse précise de leur fonctionnement doit être effectuée. Celle-ci peut avoir lieu **au cours** du processus de génération. De plus, les outils mis œuvre pour cette analyse peuvent également être utilisés pour l'évaluation des hypothèses.

1.3.2 Applications

Conception de circuit

Actuellement, les concepteurs d'alimentations à découpage font face à quatre problèmes industriels majeurs. Le premier est de concevoir des convertisseurs émettant aussi peu de perturbations électromagnétiques que possible. Le second est d'utiliser les imperfections des composants pour créer les conditions de commutation naturelle des interrupteurs. Le troisième est d'inventer des structures qui réduisent les contraintes sur les composants réactifs tout en respectant les composants à semi-conducteurs. Enfin, un autre problème, plus général, concerne la réactivité de l'industrie de l'électronique de puissance vis-à-vis de l'apparition de nouveaux composants. En effet, lorsqu'un interrupteur apparaît sur le marché, les ingénieurs tardent souvent à l'utiliser car son intégration dans les circuits est très longue et coûteuse. Ce retard est encore plus important quand le domaine d'application du composant est restreint. Par exemple, le thyristor GTO est apparu au milieu des années 70 mais n'a été employé que dix ans plus tard dans des engins de traction au Japon [Pascal and Coquery, 1992].

Nous souhaitons, à moyen terme, que le système puisse aider les concepteurs à résoudre les trois premiers problèmes industriels précédemment cités et à aider les ingénieurs à mettre en œuvre rapidement des nouveaux composants.

Recherche de solutions optimales

En comparaison avec le nombre de circuits qu'il est possible d'imaginer en associant des sources, des composants réactifs et des interrupteurs, les alimentations à découpage utilisées sont très peu nombreuses. Nous montrerons dans le paragraphe 7.1.1 que seuls trente circuits environ sont, par exemple, employés pour relier une source et une charge continues. On peut alors se demander si les ingénieurs ont déterminé les circuits les plus performants pour une fonction donnée. Nous souhaitons utiliser le système pour obtenir des éléments de réponse à cette question.

1.3.3 Hypothèses de travail

Pour tenter d'atteindre ces objectifs, il est nécessaire de formuler des hypothèses sur les composants utilisés. Ainsi, dans ce manuscrit et sauf indications contraires explicites, les interrupteurs considérés sont parfaits, c'est-à-dire qu'ils peuvent être ouverts ou fermés quelle que soit la valeur des courants qui les traverse ou des tensions à leurs bornes. Les sources de tension et de courant sont, quant à elles, considérées constantes et indépendantes. Enfin, les circuits considérés ne possèdent ni inductance couplée ni transformateur.

Par conséquent, l'étude s'est limitée aux hacheurs sans isolation galvanique et dont les interrupteurs sont parfaits. Cette hypothèse n'est pas restrictive car l'approche générale est identique pour les autres types de circuits. Seules certaines méthodes d'analyse seraient à modifier. Par abus de langage, les termes convertisseurs, circuits, alimentations à découpage désigneront ces hacheurs.

Enfin, une discontinuité de tension aux bornes d'un condensateur et de courant dans une inductance provoque respectivement un pic de courant ou de tension qui peut endommager le circuit. De telles discontinuités sont systématiquement évitées lors du fonctionnement classique d'une alimentation à découpage. Par conséquent, nous supposerons que les tensions aux bornes d'un condensateur et que les courants dans les inductances sont des grandeurs continues.

Conclusion

Dans ce chapitre, les principales notions de théorie des graphes et de l'électronique de puissance ont été présentées. Les alimentations à découpage ont été plus particulièrement décrites. La phase du processus de conception qui consiste à en imaginer de nouvelles n'est que très rarement abordée car elle nécessite beaucoup de savoir faire, d'expérience et de créativité. L'objectif de cette thèse est de simuler cette première phase. Il s'agira alors de trouver un algorithme qui interconnecte les sources, les composants réactifs et les interrupteurs de telle sorte que le circuit obtenu ne présente pas de défaut majeur de conception. Des algorithmes devront également être proposés pour choisir parmi ces circuits, ceux qui répondent à des critères qualitatifs.

Chapitre 2

Approche proposée

Introduction

Dans le chapitre précédent, nous avons expliqué que l'objectif de cette thèse est de concevoir un système simulant la première phase de conception des alimentations à découpage. Celle-ci consiste à interconnecter des composants électriques de telle sorte que le circuit obtenu vérifie les propriétés intrinsèques aux alimentations à découpage et un cahier des charges défini en termes qualitatifs. Dans la première partie de ce chapitre, des approches permettant a priori d'atteindre cet objectif sont présentées ainsi que leurs limites. La méthode adoptée, inspirée d'une de ces approches, est détaillée dans un second temps. Cette étude permet alors de dégager les spécificités d'un des deux modules du système que nous désirons développer.

2.1 Travaux antérieurs

2.1.1 Algorithmes génétiques

Koza et ses collègues ont proposé un système de conception automatique de circuits analogiques [Koza *et al.*, 1996]. Ils utilisent la programmation génétique, qui est une extension des algorithmes génétiques [Holland, 1975], pour trouver la topologie du circuit ainsi que la valeur des composants. La population, c'est-à-dire l'ensemble des individus évoluant et s'améliorant au cours des générations successives, est constituée de programmes. Chacun d'entre eux correspond à une suite de transformations topologiques permettant d'obtenir un circuit à partir d'un embryon. Pour trouver des circuits répondant à un cahier des charges donné, plusieurs paramètres doivent être préalablement fixés. Il s'agit du circuit embryon, des fonctions transformant la topologie du circuit et de la structure des programmes. La «fitness» qui est un nombre évaluant la qualité d'une solution doit aussi être fixée. Cette démarche donne de bons résultats sur les circuits analogiques car un filtre passe-bas, un amplificateur et un contrôleur de trajectoire d'un robot ont notamment été synthétisés avec succès. Ces résultats sont prometteurs mais les objectifs sont très différents de ceux qui ont été présentés dans le paragraphe 1.3.1.

Tout d'abord, la fitness des circuits que Koza propose de concevoir est parfaitement connue. Elle est obtenue, par exemple, pour un filtre en calculant la différence entre la fonction de transfert du filtre et le gabarit désiré. Dans notre cas, la mesure de qualité des solutions est très liée aux propriétés intrinsèques de circuits. Comme celles-ci sont inconnues, la fitness n'est pas disponible initialement. Or, il est très difficile de distinguer l'apport des connaissances introduites explicitement dans les systèmes utilisant des algorithmes génétiques et l'apport du choix des nombreux paramètres. Par conséquent, ces algorithmes ne semblent pas adaptés pour aider l'expert à déterminer les propriétés intrinsèques aux circuits de l'électronique de puissance.

De plus, les algorithmes génétiques ne sont pas adaptés pour spécifier par des contraintes les objets à rechercher. Cependant, des méthodes ont été proposées pour améliorer cette situation. La plus immédiate consiste à éliminer les objets non acceptables, c'est-à-dire ne vérifiant pas les contraintes, avant même de les évaluer. Cette approche n'est envisageable que lorsque la proportion des objets acceptables est non négligeable devant celle des objets à éliminer. Nous montrerons dans le paragraphe 7.2.3 que cette condition n'est pas vérifiée dans notre cas. D'autres auteurs proposent de «réparer» les objets non acceptables pour qu'ils le deviennent [Orvosh and Davis, 1993; Michalewicz, 1994]. Cette démarche n'est cependant envisageable que lorsqu'il existe une méthode simple pour les améliorer. Dans notre cas, il est très difficile d'imaginer des transformations topologiques qui rendent un circuit plus performant. Une autre méthode consiste à choisir les différents paramètres de l'algorithme de telle sorte que tous les individus de la population vérifient les contraintes. Ratle et Sebag ont, par exemple, imaginé un algorithme pour la recherche des lois de réponse de matériaux à des tests mécaniques [Ratle and Sebag, 2000]. Les individus considérés étaient des lois respectant des contraintes dimensionnelles. Koza a, quant à lui, implicitement utilisé une telle technique en choisissant des opérateurs et un embryon adapté à la redécouverte des filtres en échelle. Nous montrerons dans la partie 2.2 que les contraintes à appliquer dans notre cas sont très diverses et qu'elles doivent pouvoir être incorporées facilement dans le système. Par conséquent, les algorithmes génétiques ne semblent pas pouvoir être mis en œuvre facilement pour répondre au problème posé.

Enfin, pour savoir si les solutions optimales ont été proposées par les ingénieurs, toutes les solutions à un problème donné doivent être fournies par le système. Or, les algorithmes génétiques sont des algorithmes stochastiques ne proposant que certains représentants d'une population donnée. Ils ne permettent donc en aucun cas d'affirmer que toutes les solutions ont été proposées. Les algorithmes génétiques ne sont donc pas directement applicables au problème qui a été posé. Cependant, ils sont de très bons candidats pour le dimensionnement des composants qui a lieu lors de la seconde phase de conception.

2.1.2 Systèmes experts

Des systèmes experts ont été proposés pour la conception de circuits en électronique de puissance. Par exemple, des travaux ont été réalisés par Gerbaud et Bigeon pour aider les concepteurs dans le choix d'un système d'entraînement électrique [Gerbaud *et al.*, 1993]. Leur système choisit la structure de l'alimentation, le moteur, le principe de la loi de contrôle, les capteurs et les systèmes de protection en fonction d'un cahier des charges qui stipule, entre autres, les caractéristiques de la charge, la vitesse du moteur et décrit l'environnement de fonctionnement. Le système fournit également des informations qualitatives qui justifient la solution proposée. Chaque élément à concevoir est choisi dans un catalogue. Fezzani, Foch et Piquet ont, quant à eux, proposé un système expert qui dimensionne l'onduleur, le redresseur, les filtres et les circuits d'aide à la commutation d'une alimentation non interruptible, le cahier des charge spécifiant ses performances en entrée et en sortie [Fezzani *et al.*, 1997]. La structure complète du convertisseur est fixée initialement par le concepteur. Enfin, le système expert de Chhaya et Bose choisit les diodes, les filtres et les circuits d'aide à la commutation d'un onduleur PWM pour l'alimentation d'une machine synchrone [Chhaya and Bose, 1992]. La structure et la loi de commande de l'onduleur sont fixées a priori.

Ces différents systèmes sont une aide précieuse pour choisir une solution technologique plutôt qu'une autre ou pour dimensionner des composants. Ils ont donc pour rôle d'aider les concepteurs dans la seconde étape du processus de conception décrit dans le paragraphe 1.2.3. Plus généralement, les systèmes experts permettent d'ordonner et de capitaliser les connaissances des concepteurs sur les systèmes **connus**, pour mimer le raisonnement effectué par les experts sur ces systèmes. La problématique qui a été posée dans les paragraphes précédents est différente car les propriétés intrinsèques sont initialement inconnues et les circuits recherchés ne sont pas des adaptations de circuits existants.

2.1.3 Découverte scientifique

Les systèmes présentés précédemment ont été développés pour résoudre des problèmes spécifiques au génie électrique. Nous avons expliqué pourquoi les techniques mises en œuvre ne peuvent pas être appliquées. Nous présentons dans les deux paragraphes suivants des approches plus générales qui ont été proposées dans le domaine de l'intelligence artificielle appelé *découverte scientifique*. Traditionnellement, deux grandes approches sont distinguées. Celles qui construisent une théorie à partir de données de l'expérience sont dites *guidées par les données* alors que celles qui, au contraire, utilisent une théorie pour enrichir le champ des connaissances sont dites *guidées par la théorie*. Cette distinction est conservée dans notre présentation.

Systèmes apprenants

La recherche des propriétés intrinsèques peut s'apparenter à la recherche d'une théorie expliquant pourquoi certains circuits ont été utilisés plutôt que d'autres. Des systèmes qui réalisent cette tâche, c'est-à-dire qui induisent des règles générales à partir de données particulières, ont été proposés dans la littérature. Le premier système de ce type, appelé Meta-DENDRAL [Buchanan and Feigenbaum, 1978], a été développé dans le cadre du projet DENDRAL, initié en 1965 à l'université de Stanford. Les données fournies à ce système sont des couples constitués d'une molécule et de son spectre de masse. Les règles recherchées, dites de fragmentation, associent à la structure d'une molécule un spectre approximant son spectre réel. Certaines règles, découvertes par le système, ont été publiées dans la littérature [Buchanan *et al.*, 1976]. Langley, Simon, Zytkow et Bradshaw ont également créé plusieurs systèmes ayant un objectif similaire [Langley *et al.*, 1987]. L'un d'entre eux, nommé BACON détermine des lois quantitatives à partir de données numériques. Ce système a notamment redécouvert la troisième loi de Kepler. Leur second système, nommé GLAUBER, a redécouvert des lois qualitatives en chimie et a retrouvé les concepts d'acide et de base.

Les résultats obtenus par des systèmes mettant également en œuvre le principe d'induction, ont parfois été replacés dans leur contexte historique. Langley et ses collègues ont, par exemple, créé le système STAHL pour comprendre les étapes qui ont mené les scientifiques à adopter la théorie du phlogiston puis celle de l'oxydation. Corruble et Ganascia ont, quant à eux, étudié l'évolution des théories expliquant le scorbut en utilisant leur système PASTEUR [Corruble and Ganascia, 1997].

Pour qu'un système induise les propriétés intrinsèques à partir des alimentations à découpage utilisées, ces dernières doivent nécessairement être décrits par des attributs qui les discriminent des autres circuits. Or, la détermination de ces attributs est une tâche complexe qui nécessite une compréhension approfondie du fonctionnement de ces alimentations. Les systèmes présentés ci-dessus ont pour vocation de trouver une relation entre certains attributs mais pas d'aider à les trouver. Il paraît donc difficile d'utiliser les méthodes et algorithmes développés pour ces systèmes.

Assistants à la découverte

Des systèmes d'aide à la découverte ont été proposés dans des domaines scientifiques variés. Par exemple, ARROWSMITH [Swanson, 1997] aide les médecins à découvrir la cause de maladies en proposant des recoupements judicieux d'articles médicaux. Ce système a ainsi permis de mettre en évidence un lien entre le déficit de magnésium et les migraines [Swanson, 1988]. Les programmes SECS/LHASA [Corey and Wipke, 1969], SYNCHEM [Gelernter *et al.*, 1977] ont, quant à eux, été utilisés pour la synthèse en chimie organique. Plus récemment, le système MECHEM conçu par Valdés-Pérez, aide à la découverte des étapes élémentaires d'une réaction chimique [Valdés-Pérez, 1994]. La succession de ces étapes élémentaires est appelé *chemin* de la réaction. Par exemple, si le composé initial d'une réaction est l'éthane ($CH_3 - CH_3$) et que celle-ci produit du di-hydrogène (H_2), de l'éthylène ($CH_2 = CH_2$) et du méthane (CH_4), MECHEM propose des chemins comme celui présenté ci-dessous :

1. $CH_3 - CH_3 \rightarrow H_2 + CH_3 - CH$
2. $CH_3 - CH_3 \rightarrow CH_4 + CH_2$
3. $2(CH_2) \rightarrow CH_2 = CH_2$
4. $CH_3 - CH \rightarrow 2(CH_2)$

Le fonctionnement de MECHEM peut être décomposé en deux phases. La première consiste à trouver, à partir de données empiriques sur les composants initiaux et sur les produits observés, des chemins qui sont simples et plausibles, c'est-à-dire cohérents avec les données et consistants avec la théorie du domaine. A cet effet, MECHEM engendre des hypothèses, c'est-à-dire des chemins qui sont consistants avec la théorie. Les paramètres fixant la complexité des chemins engendrés (nombre de réactions élémentaires et de composants chimiques rencontrés) sont initialisés en fonction du problème posé. Si l'ensemble des hypothèses obtenu est vide, la génération recommence avec des paramètres de complexité plus élevée ; sinon, les hypothèses sont confrontées aux données empiriques. Si aucune hypothèse n'explique ces données, le générateur engendre des chemins plus complexes ; sinon, les chemins sont plausibles. La seconde phase, appelée phase d'expérimentations, commence lorsqu'un ensemble non vide de chemins plausibles a été déterminé. De nouveaux critères ou expériences doivent alors être proposés par l'utilisateur pour supprimer certains chemins plausibles. Si l'ensemble des chemins vérifiant ces nouveaux critères est vide, le cycle de génération recommence, après avoir préalablement augmenté les paramètres de complexité ; sinon, comme dans le cas où aucun nouveau critère n'a été avancé, les chemins obtenus peuvent constituer une contribution scientifique, c'est-à-dire qu'ils font partie d'un ensemble restreint de chemins hautement probables. La Figure 2.1, reprise de l'article de Valdés-Pérez, résume le principe de fonctionnement de MECHEM.

Le coeur de MECHEM est son générateur d'hypothèses, lequel effectue une recherche systématique, restreinte par des contraintes issues de la théorie du domaine et guidée par des heuristiques. Les contraintes expriment, par exemple, les lois de conservation. L'heuristique fondamentale est d'engendrer d'abord les chemins les plus simples. Une autre particularité de ce générateur est qu'il n'engendre pas d'hypothèses identiques. La formulation algébrique qui a été mise en œuvre a permis d'utiliser ce générateur dans le système PAULI [Valdés-Pérez, 1996]. Celui-ci a pour objectif d'aider à la découverte de théorèmes en physique des particules. Nous expliquons dans les paragraphes suivants pourquoi l'approche globale proposée par Valdés-Pérez peut permettre d'atteindre les objectifs qui ont été fixés.

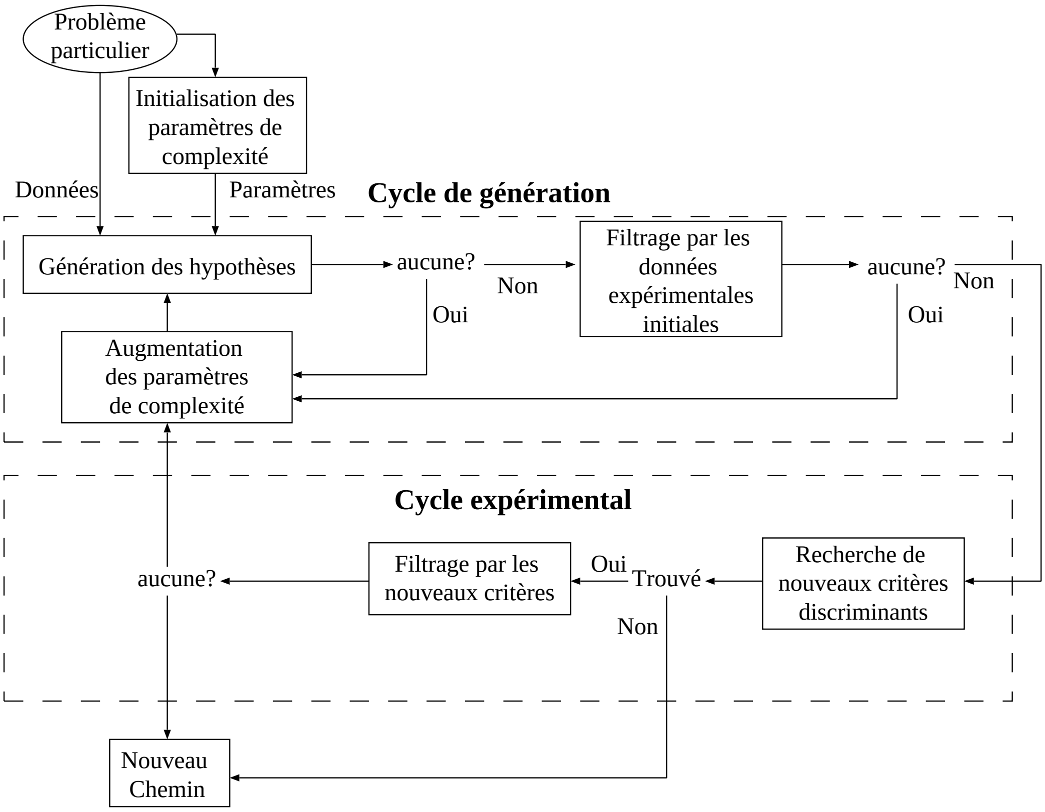


FIG. 2.1 – Fonctionnement de MECHEM.

2.2 Méthode

Nous souhaitons créer un système (H, A) composé de deux modules H et A. Le premier aura pour tâche de proposer les circuits d'un ensemble E défini en intension, qui vérifient les contraintes C. Les circuits de l'ensemble E étant des solutions potentielles, E sera appelé *ensemble des possibles*. Le module A sera chargé, quant à lui, d'analyser les hypothèses engendrées par H. Il testera si un circuit vérifie les contraintes C mais décrira également le fonctionnement des solutions proposées par H à l'aide de termes utilisés par les experts.

La démarche générale, identique à celle proposée par Valdés-Pérez, se décompose donc en une phase de génération et une phase d'expérimentations. Elle est schématisée par la

Figure 2.2. Au cours de la première phase, l'utilisateur spécifie l'ensemble des possibles. Il spécifie également les contraintes qui sont appliquées au cours de cette recherche. Le système (H, A) propose alors des solutions. La phase d'expérimentations consiste alors à analyser «à la main» les propriétés des circuits obtenus. L'utilisateur propose éventuellement des algorithmes détectant les circuits qui possèdent certaines propriétés intéressantes à ses yeux. Ces algorithmes sont alors ajoutés au module A et peuvent permettre d'appliquer de nouvelles contraintes.

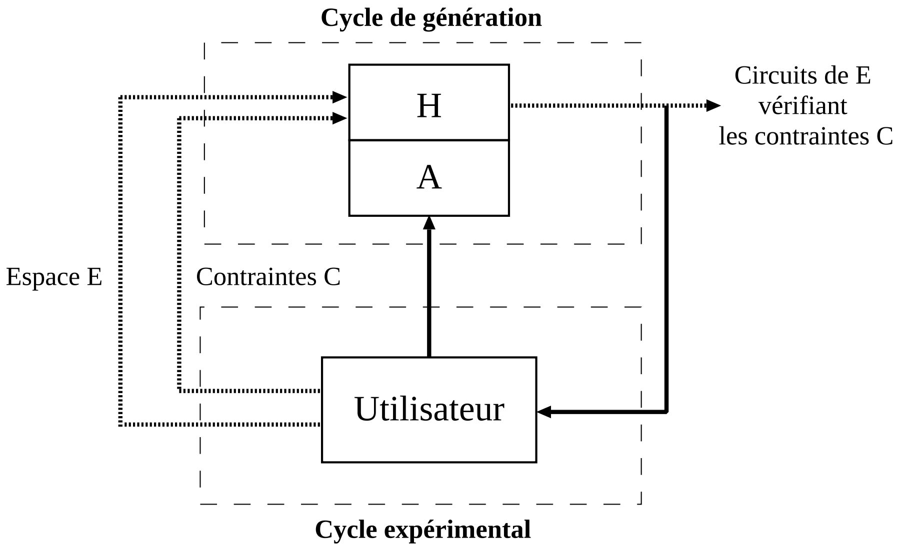


FIG. 2.2 – Approche globale.

Dans les paragraphes suivants, nous expliquons en quoi le système (H, A) permettrait d'atteindre l'objectif décrit dans le paragraphe 1.3.1. Pour la clarté de l'exposé, nous supposons que l'ensemble des possibles E est fixé.

2.2.1 Propriétés intrinsèques et outils d'analyse

Initialement, l'ensemble I_0 des contraintes qui correspondent aux propriétés intrinsèques aux alimentations à découpage, ne spécifierait que la taille maximale de ces circuits. A_0, qui est le module initial d'analyse, ne contiendrait a priori aucun outil. Le système (H, A_0), prenant en entrée les contraintes I_0, proposerait alors tous les circuits de taille inférieure à la taille maximale, spécifiée par I_0. Parmi eux, se trouverait le circuit de la Figure 2.3. Il ne présente manifestement aucun intérêt car il n'est pas viable physiquement. En effet, il possède deux sources de courant connectées en série. Comme celles-ci sont indépendantes, elles ne peuvent pas avoir strictement la même valeur. Une tension infinie tend alors à s'établir entre les bornes des deux sources et détruit le dispositif. L'utilisateur implanterait alors un algorithme détectant de tels circuits et insérerait cet algorithme dans le module A_0, qui deviendrait alors A_1.

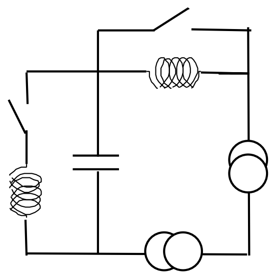


FIG. 2.3 – Un circuit non viable.

Dans un second temps, l'utilisateur ajouterait la contrainte issue de cet algorithme à l'ensemble I_0 qui deviendrait I_1. Le système (H, A_1), prenant en entrée I_1, proposerait alors un nouvel ensemble de circuits. Parmi eux, se trouveraient les circuits a et b, représentés sur la Figure 2.4. La tension aux bornes de l'inductance L_1 du circuit a est nulle car L_1 est en série avec la source de courant constant I_1. L'énergie dans cette inductance ne varie donc pas, et ceci quelle que soit la commande des interrupteurs. Par conséquent, ce composant n'a aucune fonction particulière dans le circuit. Ce dernier est donc également sans intérêt pour un concepteur. Les interrupteurs du circuit b permettent, quant à eux, de connecter de quatre façons distinctes le dipôle d_2 constitué de la source de courant et du condensateur à celui composé de la source de tension et de l'inductance, noté d_1. Or, ces quatre interconnexions peuvent être obtenues à l'aide des seuls interrupteurs s_1, s_2 et s_3. Par conséquent, s_4 et s_5 n'ont aucune utilité et le circuit b est sans intérêt. L'utilisateur chercherait alors un algorithme détectant les circuits qui possèdent des éléments inutiles. L'utilisateur insérerait également cet algorithme au module A_1, qui deviendrait A_2.

La contrainte associée à cet algorithme serait ajoutée à l'ensemble I_1 qui deviendrait I_2. En analysant les circuits engendrés par (H, A_2) avec les contraintes I_2, l'utilisateur trouverait le circuit représenté sur la Figure 2.5. Comme le condensateur C ne peut être chargé que par la source de courant, la tension aux bornes de ce composant diverge et ceci, quel que soit l'ordre de commande des interrupteurs. Il est donc impossible de synthétiser une commande qui conduit à un fonctionnement périodique du dispositif. Ce circuit n'est donc pas une alimentation à découpage. L'utilisateur déterminerait un algorithme détectant de tels circuits et l'insérerait dans le module A_2. Le critère associé serait également ajouté à l'ensemble des contraintes.

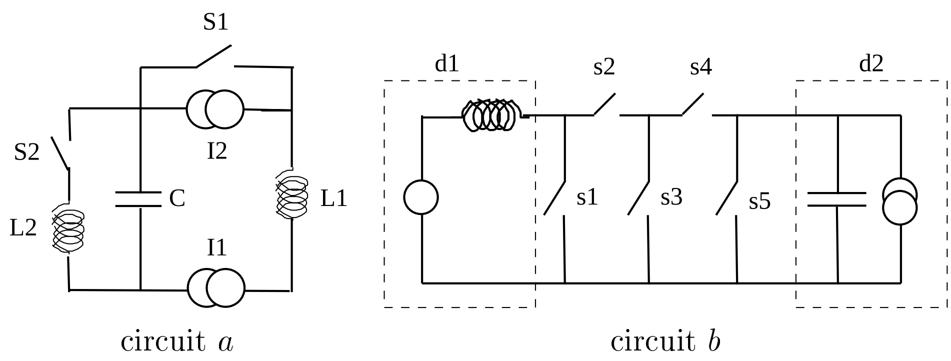


FIG. 2.4 – Deux circuits possédant des composants inutiles.

Ce processus itératif (et interactif) s'arrêterait jusqu'à ce que l'ensemble des contraintes I_n permettent au système (H, A_n) de n'engendrer que les alimentations à découpage. Ces contraintes définiraient alors les propriétés intrinsèques et les outils de A_n permettraient d'appliquer ces contraintes.

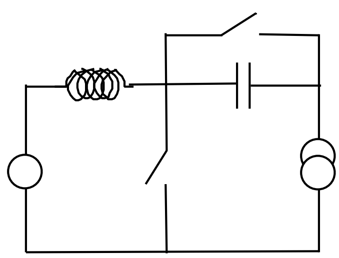


FIG. 2.5 – Un circuit ne possédant pas de fonctionnement périodique.

2.2.2 Conception

Une fois les propriétés intrinsèques déterminées au cours du processus interactif décrit précédemment, le système (H, A_n) pourrait être utilisé pour la conception d'alimentations à découpage. A cet effet, le concepteur transformerait préalablement son cahier des charges en un ensemble de contraintes C_0. Si les outils de A_n ne permettent pas d'appliquer ces contraintes, il proposerait des algorithmes adaptés et les insérerait dans A_n, qui deviendrait A_{n+1}. S'il souhaite, par exemple, étudier les alimentations qui possèdent une phase de connexion directe entre les sources, une phase de roue libre et une phase de résonance, il devra inventer les outils qui détectent ces phases. Puis, le système (H, A_{n+1}) proposerait les circuits vérifiant C_0 et I_n. Si les solutions ne lui paraissent pas satisfaisantes, il affinerait, au cours d'une succession de phases de génération et d'expérimentations, les contraintes issues de son cahier des charges.

Ainsi, au cours de multiples utilisations en conception, le système se doterait d'outils permettant d'analyser les circuits dans des termes identiques à ceux utilisés par les ingénieurs pour étudier leur fonctionnement.

2.2.3 Recherche des circuits optimaux

Un tel système permettrait également de savoir si les solutions qui ont été proposées par les ingénieurs sont optimales. A cet effet, une classe S très étudiée d'alimentations à découpage serait, tout d'abord, choisie. Puis, l'utilisateur répertorierait toutes les solutions qui ont été proposées par les ingénieurs pour ce problème précis. Dans un troisième temps, les contraintes délimitant la classe S seraient déterminées interactivement, comme pour les deux problèmes précédents. Enfin, les solutions fournies par le système (H, A_n) et celles proposées par les ingénieurs seraient comparées.

2.3 Spécificités du générateur d'hypothèses

Dans cette partie, les spécificités du module H sont présentées. Nous préciserons, dans les trois premiers paragraphes, quels sont les types de contraintes que le système doit pouvoir prendre en considération puis, dans les deux derniers, quelles sont les caractéristiques de l'ensemble des solutions qu'il doit proposer. Il est important de remarquer que les objets engendrés par le générateur de MECHEM sont structurellement distincts des circuits électriques. Par conséquent, il ne peut pas être utilisé pour rechercher les circuits.

2.3.1 Des contraintes globales...

La contrainte qui a permis d'éliminer le circuit de la Figure 2.5, ne peut être appliquée que si les caractéristiques de tous les dipôles du circuit sont connues. En effet, si un seul élément de ce circuit est modifié, la tension aux bornes du condensateur ne diverge plus obligatoirement quelle que soit la commande des interrupteurs. Il suffit, par exemple, de remplacer l'interrupteur en parallèle avec le condensateur par une inductance. Une telle contrainte est dite *globale*. Parmi les contraintes de ce type, il est possible de citer celle qui a permis de supprimer le circuit b) de la Figure 2.4. En effet, si l'on remplace l'interrupteur s_2 par un condensateur, les interrupteurs s_4 et s_5 ne peuvent plus être simplifiés.

2.3.2 Locales...

Contrairement aux contraintes globales, certaines ne nécessitent que la donnée d'une partie des composants du circuit pour pouvoir être appliquées. Elles sont, dans ce cas, dites *locales*. Celle qui a permis d'éliminer le circuit a) de la Figure 2.4 est, par exemple, une contrainte de ce type. En effet, il est possible de remplacer plusieurs dipôles du circuit, autres que la source de courant I_1 et l'inductance L_1, sans que cette modification ne fasse varier l'énergie qui est emmagasinée dans cette dernière.

2.3.3 Et souples !

Quelle que soit la nature des dipôles d_1 et d_2 connectés par les cinq interrupteurs du circuit b) de la Figure 2.4, s_4 et s_5 peuvent toujours être simplifiés. Par conséquent, la contrainte associée peut être exprimée indépendamment de la nature précise des dipôles d_1 et d_2. Plus généralement, les contraintes qui peuvent être appliquées sur des modèles de circuit qui sont plus simples, c'est-à-dire qui contiennent moins d'information que les modèles proposés par le système H, sont dites *souples*.

D'autres contraintes de ce type sont définies assez naturellement. Si l'on considère, par exemple, le circuit de la Figure 2.6, il apparaît que les dipôles E, I, L_2 et C_2 n'échangent pas d'énergie avec les composants réactifs L_1 et C_1. Un tel circuit, constitué de plusieurs sous-circuits aux fonctionnements indépendants, ne présente pas d'intérêt car chacun de ces sous-circuits est proposé individuellement par le système. Pour appliquer la contrainte qui sera décrite dans la paragraphe 5.1.2, permettant d'éliminer ces circuits, il suffit de savoir que les éléments qui les composent ne sont ni des inductances couplées, ni des sources commandées.

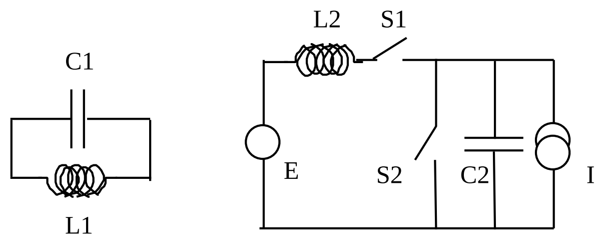


FIG. 2.6 – Exemple de circuit possédant deux sous-circuits aux fonctionnements indépendants.

Enfin, il est important de noter que la distinction entre les contraintes locales et globales est également applicable aux contraintes souples. Dans les deux paragraphes suivants, les propriétés des ensembles de solutions proposées par le système sont décrites.

2.3.4 Toutes les solutions...

Pour savoir si les concepteurs d'alimentations à découpage ont trouvé les solutions les plus performantes, il est nécessaire que le système les détermine toutes. Dans ces conditions, il est également possible d'évaluer la proportion des solutions proposées par les ingénieurs par rapport à celles calculées par le système.

2.3.5 Mais uniques !

Le processus de recherche des propriétés intrinsèques, tel qu'il a brièvement été présenté dans le paragraphe 2.2.1, est long car il nécessite une analyse manuelle d'un grand nombre de circuits. Il en est de même pour la détermination précise des contraintes issues du cahier des charges lors du processus de conception. Par conséquent, pour que l'ingénieur ne soit pas amené à analyser deux fois le même circuit, il est nécessaire que le système ne propose pas plusieurs fois la même solution. En outre, l'apparition de doublons conduirait inévitablement à une augmentation des temps de calcul. Ceux-ci pourraient alors devenir prohibitifs.

Conclusion

Dans cette partie, nous avons présenté les approches susceptibles de répondre au problème posé dans le chapitre précédent. La méthode générale qui a été choisie s'inspire de celle proposée par Valdés-Pérez dans son système MECHEM. Il s'agit de développer un système constitué d'un générateur H qui recherche dans un ensemble de circuits, ceux qui vérifient un ensemble donné de contraintes. Le second module A du système est celui qui analyse les circuits, et qui applique notamment les contraintes. Celles-ci doivent pouvoir être prises en considération malgré la diversité de leur expression et de leur nature. Le générateur doit également fournir toutes les solutions à un problème donné et sans engendrer de doublon. Nous montrons dans le chapitre suivant que ces spécificités fixent l'architecture du module de génération des circuits.

Chapitre 3

Architecture du module de génération

Introduction

Dans ce chapitre, l'architecture du module de génération est précisée. Ce module doit sélectionner dans un ensemble de circuits défini en intension, ceux qui vérifient des contraintes fournies par l'utilisateur. En premier lieu, nous définissons mathématiquement cet ensemble de circuits, nommé ensemble des possibles dans le chapitre précédent. Nous montrons ensuite que tout circuit qui le compose est la feuille d'un arbre particulier, appelé arbre de recherche. Deux algorithmes de recherche dans cet arbre sont ensuite proposés et brièvement comparés. Il s'avère alors que l'ensemble des possibles est trop vaste pour pouvoir être engendré à l'aide d'un de ces deux algorithmes. L'idée mise en œuvre pour résoudre ce problème est d'adapter l'arbre de recherche aux contraintes à appliquer. A cet effet, dans la seconde partie de ce chapitre, nous allons utiliser le fait que certaines des contraintes sont souples c'est-à-dire qu'elles peuvent s'appliquer sur des modèles de circuits plus simples que ceux à engendrer. Ces modèles, plus simples, sont appelés abstractions. La méthode consiste à engendrer ces abstractions, éliminer celles qui ne vérifient pas les contraintes souples puis à engendrer les modèles plus complexes à partir des abstractions retenues. L'algorithme, mettant en œuvre cette méthode est également présenté. Nous montrons ensuite qu'il est préférable d'utiliser non pas un niveau d'abstraction mais plusieurs. Les modèles de circuit à engendrer sont alors organisés en hiérarchie. Une méthode pour construire une telle hiérarchie dans le cas particulier des circuits de l'électronique de puissance est décrite dans un troisième temps. Enfin, la mise en œuvre de l'algorithme de génération basé sur cette organisation des connaissances est présentée.

3.1 Étude préliminaire

Macmahon a été le premier à proposer une énumération de circuits électriques [Macmahon, 1892]. Il a cherché à répertorier les combinaisons séries-parallèles de résistances. Ce type de circuits est trop restrictif car nous souhaitons engendrer des circuits plus complexes comme les ponts de Wheatstone. Foster a énuméré de tels circuits mais n'a pas proposé de méthode systématique pour les engendrer [Foster, 1932]. Nous proposons dans ce chapitre une telle méthode.

3.1.1 Ensemble des possibles

D'après le paragraphe 1.2.2, tout circuit est représenté par un graphe à arêtes étiquetées. Par conséquent, tout couple constitué d'un graphe simple (cf. définition §1.1.1) et d'une application qui assigne un dipôle à chaque arête de ce graphe, peut être associé à un circuit. Si l'on considère, par exemple, le graphe simple représenté sur la Figure 3.1 et l'application $\gamma : \left(\begin{smallmatrix} e_1 & e_2 & e_3 & e_4 & e_5 & e_6 & e_7 \\ E_1 & L_1 & S_1 & C & S_2 & L_2 & E_2 \end{smallmatrix} \right)$, alors le circuit associé à ce couple est celui représenté sur la même figure.

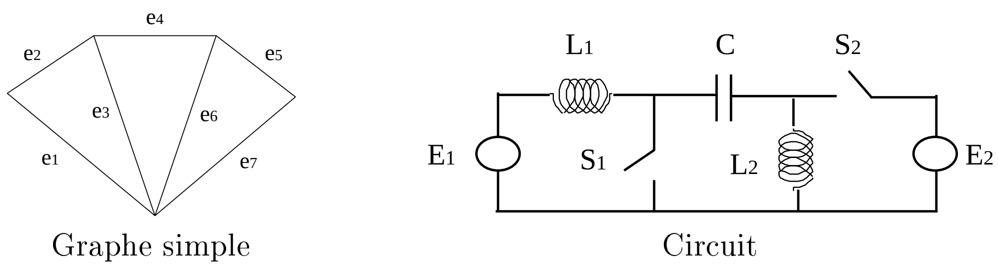


FIG. 3.1 – Un circuit et son graphe simple associé.

Par conséquent, si g est un graphe simple ayant pour arêtes $E(g)$ et si T est un ensemble de dipôles alors l'ensemble des applications de $E(g)$ vers T désigne un ensemble des circuits, appelé *ensemble des possibles du couple* (T, g). Plus généralement, si G désigne un ensemble de graphes simples, l'union des éléments de $C(T, g)$ avec $g \in G$ est notée (par abus d'écriture) $C(T, G)$ et appelée *ensemble des possibles du couple* (T, G). Si on note $|B|$ le cardinal de l'ensemble B, l'ensemble des possibles de (T, g) possède $|T|^{|E(g)|}$ éléments et celui de (T, G) est constitué de $\sum_{g \in G} |T|^{|E(g)|}$ circuits.

3.1.2 Espace de recherche

Dans ce paragraphe, nous décrivons une méthode simple pour déterminer l'ensemble des possibles d'un couple (T, g). Elle consiste à construire un arbre, appelé par la suite $A(T, g)$. Le graphe g est tout d'abord associé à la racine de cet arbre. Comme tout élément de T peut être affecté à la première arête de g, de cette racine partent autant de branches qu'il y a de dipôles dans T. On fait alors correspondre à chaque extrémité de ces branches, un circuit partiellement formé obtenu à partir de g en remplaçant la première arête par le dipôle qui lui est assigné. Comme tout dipôle de T peut également être associé à la seconde arête de g, de tous ces circuits partiellement formés partent autant de branches qu'il existe de dipôles dans T. De nouveaux circuits partiellement formés sont obtenus à partir des circuits dont ils sont issus en remplaçant la seconde arête par le dipôle qui lui est associé. L'arbre est construit jusqu'à ce que toutes les arêtes de g correspondent à un dipôle. Les feuilles de l'arbre $A(T, g)$ constituent l'ensemble des possibles de (T, g). C'est pourquoi $A(T, g)$ est appelé *arbre de recherche* associé au graphe g et à l'ensemble de dipôles T. Pour déterminer l'ensemble des possibles d'un couple (T, G), il suffit de construire autant d'arbres de recherche que G possède de graphes. L'espace de recherche $F(T, G)$ est alors une forêt, c'est-à-dire un ensemble d'arbres.

Parmi les circuits associés aux feuilles de la forêt, certains ne vérifient pas les contraintes qui sont fournies par l'utilisateur. D'après le paragraphe 2.3, ces contraintes sont soit globales soit locales. Les premières ne peuvent être appliquées que si les caractéristiques de tous les dipôles du circuit sont connues. En d'autres termes, elles ne s'appliquent que sur les feuilles des arbres de $F(T, g)$. Les secondes ne nécessitent que la donnée d'une partie des composants du circuit. Elles peuvent donc être appliquées sur les circuits partiellement ou totalement formés c'est-à-dire en tout nœud de $F(T, g)$.

Exemple Si le graphe simple g est un triangle et si $T = \{I||S, C\}$ avec $I||S$ désignant l'association parallèle d'une source de courant et d'un interrupteur parfait, l'arbre de recherche $A(T, g)$ est représenté sur la Figure 3.2. Cet arbre possède 7 nœuds internes et $2^3 = 8$ feuilles. Les arêtes des circuits partiellement formés, qui ne sont pas associées à un dipôle de T sont étiquetées par un « ? ». Supposons que les circuits recherchés sont ceux qui ne possèdent pas deux condensateurs en série et qui autorisent le transfert d'énergie entre les sources qui le composent. La première exigence est une contrainte locale, alors que la seconde est globale. Seuls les circuits qui ne sont pas en pointillé vérifient ces deux types de contraintes : ce sont des hacheurs à accumulation capacitive.

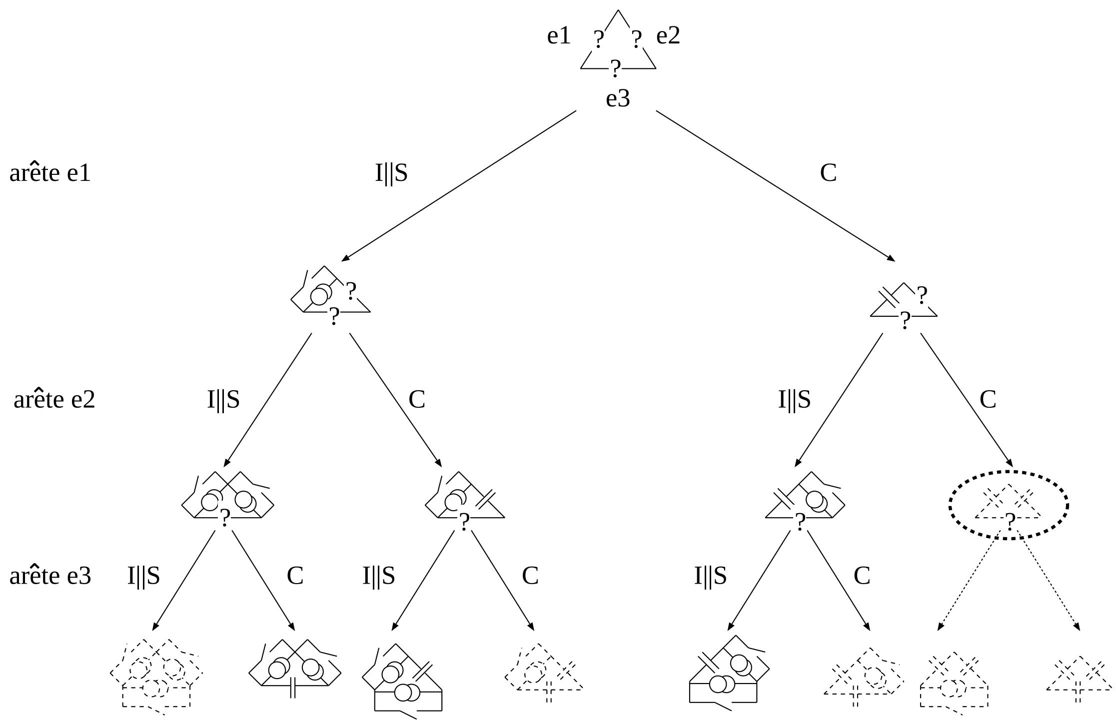


FIG. 3.2 – Un exemple d'arbre de recherche.

3.1.3 Algorithmes d'exploration

Recherche aveugle

L'arbre de recherche $A(T, g)$ peut être construit grâce à la procédure récursive nommée *RechercheAveugle* et reportée, en pseudo-code, sur la Figure 3.3. Celle-ci parcourt l'arbre en profondeur d'abord et n'applique les contraintes locales et globales que sur les feuilles de $A(T, g)$. L'algorithme fonctionne donc en «générer-tester». On parle également de *recherche aveugle*. A chaque fois qu'une contrainte est appliquée, la valeur de la variable *aveugle* est incrémentée. Celle-ci vaut $|T|^{|E(g)|}$ à la fin de l'exécution.

```
graphe g ;
ensemble_de_dipoles T ;
ensemble_de_circuits resultats ;
application Γ ;
int aveugle=0,heuristique=0 ;
circuit un_circuit ;
circuit_partiellement_instancie un_circuit_partiel ;
dipole un_dipole ;

RechercheAveugle(int profondeur_courante)
  Si( profondeur_courante est égale au nombre d'arêtes de g )
    FAIRE
    Initialiser le circuit un_circuit à partir du graphe g et de Γ ;
    Incrémenter la variable aveugle ;
    Si( un_circuit vérifie les contraintes globales et locales )
      Ajouter le circuit un_circuit  à l'ensemble des solutions resultats ;
    FINFAIRE
  Sinon
    Pour tout dipôle un_dipole de l'ensemble T
      FAIRE
      Γ(profondeur_courante)=un_dipole ;
      RechercheAveugle(profondeur_courante+1) ;
      FINFAIRE

RechercheHeuristique(int profondeur_courante)
  Si( profondeur_courante est égale au nombre d'arêtes de g )
    FAIRE
    Initialiser le circuit un_circuit à partir du graphe g et de Γ ;
    Incrémenter la variable heuristique ;
    Si( un_circuit  vérifie les contraintes globales )
      Ajouter le circuit un_circuit à l'ensemble des solutions resultats ;
    FINFAIRE
  Sinon
    FAIRE
    Initialiser le circuit un_circuit_partiel à partir du graphe g et de Γ ;
    Incrémenter la variable heuristique ;
    Si( un_circuit_partiel vérifie les contraintes locales )
      Pour tout dipole un_dipole de l'ensemble T
        FAIRE
        Γ(profondeur_courante)=un_dipole ;
        RechercheHeuristique(profondeur_courante+1) ;
        FINFAIRE
    FINFAIRE
```

FIG. 3.3 – Algorithmes d'exploration de l'espace de recherche.

Recherche heuristique

Lors de la recherche aveugle, les contraintes locales ne sont appliquées que sur des circuits entièrement formés. En utilisant la procédure, nommée *RechercheHeuristique* et reportée sur la Figure 3.3, les contraintes locales sont appliquées, au contraire, en chaque nœud de l'arbre. Il est ainsi possible d'élaguer des sous-arbres entiers lors de construction de l'arbre de recherche. Cette recherche est dite *heuristique* car des connaissances sont utilisées au cours de la recherche afin de ne pas explorer des sous-espaces inutilement. On parle également de *génération contrainte*. A chaque fois qu'une contrainte est appliquée lors de l'exécution de cet algorithme, la valeur de la variable *heuristique* est incrémentée. Cette valeur est maximale lorsque les contraintes locales ne permettent pas de supprimer des solutions. Elle est égale, à la fin de l'exécution et dans le pire des cas, au nombre de nœuds de l'arbre c'est-à-dire $(1 + |T|^{|E(g)|+1})/(1 - |T|)$.

Le circuit partiellement formé encerclé sur l'arbre de la Figure 3.2 ne remplit pas les contraintes car il possède deux condensateurs en série. Comme ses descendants ne vérifient pas non plus cette contrainte, le sous-arbre issu de ce nœud n'a pas à être exploré. Par contre, la contrainte qui permet de supprimer les circuits qui n'autorisent pas le transfert d'énergie entre les sources qui les composent, n'est appliquée que sur les feuilles de l'arbre. Cette contrainte élimine le circuit constitué de trois associations $I||S$ en série.

En première approximation, l'efficacité de ces deux méthodes est inversement proportionnelle au nombre de nœuds sur lesquels les contraintes sont appliquées. En effet, les algorithmes associés à ces dernières sont généralement beaucoup plus coûteux en temps de calcul que la construction de l'arbre. Sur l'exemple précédent, la génération contrainte donne lieu à 13 tests au total. Avec la méthode de type générer-tester, le nombre de tests à effectuer est égal à 8. Le gain de la première méthode sur la seconde est alors défini comme le rapport du nombre de feuilles de l'arbre sur nombre de nœuds atteints lors de la génération contrainte. Ce gain est égal à 8/13 pour l'exemple précédent. La recherche heuristique n'est préférable que lorsque ce gain est supérieur à l'unité, c'est-à-dire lorsque les contraintes s'appliquent tôt dans le processus de recherche.

3.1.4 Limitations

Le premier problème qui se pose avec les méthodes de recherche présentées précédemment, est que certains circuits engendrés ne diffèrent que d'une rotation ou d'un retournement. Ces doublons sont supprimés à l'aide d'outils classiques de combinatoire, présentés en annexe B. Sur l'exemple du paragraphe précédent, une seule solution est ainsi retenue. Cependant, cette précaution ne suffit pas. En effet, certaines solutions ne diffèrent que par l'ordre de leurs éléments en série. C'est le cas, par exemple, des deux circuits représentés sur la Figure 3.4. Un seul de ces circuits ne doit appartenir à l'ensemble des solutions car ils ont les mêmes propriétés électriques. Nous montrons, dans le chapitre 4, que la représentation par graphes de liens est parfaitement adaptée pour supprimer ces doublons de l'espace de recherche.

FIG. 3.4 – Deux circuits électriquement équivalents.

La seconde difficulté est que l'algorithme de recherche heuristique, appliqué à la génération des circuits de l'électronique de puissance, fonctionne quasiment en générer-tester. En effet, la plupart des contraintes à appliquer découlent de l'analyse du fonctionnement des circuits. Or, celui-ci ne peut être étudié que lorsque le circuit est totalement formé, ce qui n'est pas le cas des circuits rencontrés au cours de la recherche heuristique. Par conséquent, les contraintes ne permettent d'élaguer que très peu de sous-arbres.

Il est donc préférable, a priori, de mettre en œuvre une recherche aveugle. La dernière difficulté vient alors de la taille de l'ensemble des possibles. En effet, nous montrerons dans le paragraphe 7.1 que, pour engendrer la plupart des circuits utilisés en pratique, T doit être constitué de vingt dipôles et G de quinze graphes simples. La forêt $F(T, G)$ explorée regroupe alors environ 9 milliards de feuilles. En supprimant les doublons, cette taille sera réduite à environ 484 millions d'éléments. Comme les contraintes permettant d'éliminer des solutions demandent des calculs relativement longs, c'est-à-dire de l'ordre de 3ms par circuit sur un PC de bureau, la génération des circuits demanderait plus de quatre années de calculs. Cette expérience est impossible à réaliser en pratique. Ces considérations montrent qu'aucun des deux algorithmes de recherche présentés au paragraphe précédent n'est applicable en l'état. Le problème va être résolu en utilisant les contraintes souples, qui n'ont pas été encore prises en considération.

3.2 Abstraction

3.2.1 Principe

Le second problème présenté dans le paragraphe précédent est général et se pose pour tous les problèmes de satisfaction de contraintes lorsque celles-ci sont globales, c'est-à-dire seulement applicables sur des objets complètement formés. Une technique peut permettre de résoudre ce problème lorsqu'il existe des contraintes souples globales, c'est-à-dire applicables sur des objets plus simples que ceux que l'on désire engendrer : il s'agit d'**adapter** l'espace de recherche à ces contraintes de telle sorte qu'elles élaguent, malgré le caractère global, des sous-arbres entiers lors du processus d'exploration. Pour cela, les objets qui contiennent moins d'information que les objets recherchés sont tout d'abord engendrés. Ces objets, plus «simples», sont appelés objets abstraits ou *abstractions*. Les contraintes souples sont appliquées lors de cette première phase pour éliminer certaines de ces abstractions. Puis, celles qui n'ont pas été supprimées permettent d'engendrer les objets recherchés, également appelés objets *concrets*.

Cette démarche en deux étapes est illustrée par la Figure 3.5. Sur l'exemple proposé, l'ensemble des abstractions est constitué de quatre éléments dont deux, en blanc, vérifient les contraintes souples. A partir de ces deux abstractions sont engendrés cinq objets concrets. Trois d'entre eux, en grisé, ne vérifient pas les contraintes. On peut remarquer que les contraintes souples, qu'elles soient globales ou locales, suppriment deux sous-arbres.

Plus généralement, utiliser un niveau d'abstraction permet de transformer les contraintes globales souples en contraintes locales vis-à-vis du processus global de génération. L'efficacité de cette technique a été démontrée dans le domaine de la résolution de problème et en planification [Sacerdoti, 1974; Knoblock, 1994; Giunchiglia *et al.*, 1993; Bundy *et al.*, 1996] et en satisfaction de contraintes [Ellman, 1993]. Mais l'utilisation d'abstractions a également donné des résultats probants en reformulation [Choueiry *et al.*, 1998] et en apprentissage [Saitta and Zucker, 1998; Mustière *et al.*, 2000]. Une comparaison des différentes théories utilisées a été proposée par Giunchiglia et ses collègues [Giunchiglia and Walsh, 1992].

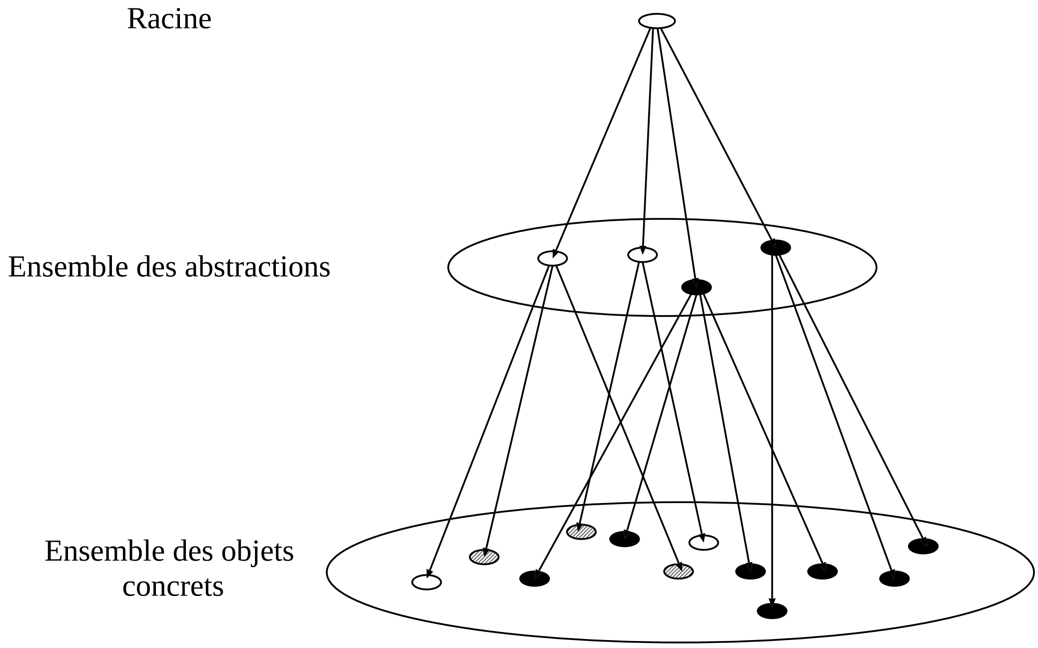


FIG. 3.5 – Utilisation des abstractions pour élaguer l'espace de recherche.

3.2.2 Algorithme de recherche utilisant un niveau d'abstraction

Les objets concrets que l'on souhaite engendrer sont des modèles de circuits qui contiennent l'information sur la nature des différents dipôles et sur leur interconnexion. Par conséquent, tout objet abstrait peut être défini à partir du modèle initial en supprimant une partie de l'information qu'il contient. Nous présentons dans les paragraphes suivants un algorithme qui engendre les circuits à partir d'un graphe simple en utilisant un niveau d'abstraction. Il met en œuvre des modèles de dipôles qui contiennent moins d'information sur leur nature que leur modèle initial. Ces modèles sont appelés *abstractions de dipôles.*

Pour engendrer les circuits abstraits, des abstractions de dipôles sont associées aux arêtes du graphe simple initial. Cette étape est réalisée à l'aide de l'algorithme reporté sur la Figure 3.6. Par une recherche aveugle, celui-ci associe à chaque arête i de g, une abstraction $\Gamma_{abs}(i)$ de dipôle. Celle-ci est choisie dans l'ensemble $T\_0 = \{abs_1, abs_2, \ldots, abs_n\}$ des n dipôles abstraits possibles. Dès qu'un circuit abstrait vérifiant les contraintes souples (locales ou globales) est déterminé, il est utilisé pour engendrer des circuits concrets.

Pour engendrer les circuits à partir des circuits abstraits, les abstractions de dipôles sont substituées par des dipôles. Cette étape est réalisée par l'algorithme également reporté sur la Figure 3.6. Il associe un dipôle $\Gamma(i)$ à chaque arête i du graphe simple g par une recherche aveugle. Ce dipôle est choisi dans un ensemble qui dépend du dipôle abstrait $\Gamma_{abs}(i)$ qui a été associé à l'arête i lors de l'étape précédente. Ceci explique les n cas qui sont envisagés.

Remarques

Tout d'abord, il est important de remarquer que les deux étapes de l'algorithme présenté dans le paragraphe précédent mettent en œuvre une recherche aveugle. Comme au cours de la première étape des circuits abstraits sont éliminés, l'algorithme effectue globalement une recherche heuristique.

En utilisant un niveau d'abstraction, l'espace de recherche est spécifié par un ensemble de graphes simples G, un ensemble T_0 de dipôles abstraits et un ensemble R de règles de réécriture qui précisent par quels dipôles sont remplacés les dipôles abstraits lors de la génération des circuits concrets à partir des circuits abstraits. Chaque règle de R est de la forme $abs_m \rightarrow T_{abs_m} = \{dm_1, dm_2, \ldots, dm_n\}$ quand abs_m est un dipôle abstrait de T_0 et que celui-ci est remplacé par les éléments de la liste T_{abs_m} constituée des dipôles concrets dm_j. Ainsi, la forêt qui est explorée en utilisant un niveau d'abstraction est notée $F(T_0, G, R)$.

Si l'ensemble des dipôles concrets cités dans l'ensemble R est noté T', les forêts $F(T', G)$ et $F(T_0, G, R)$ ont les mêmes feuilles. En d'autres termes, utiliser un niveau d'abstraction ne modifie pas l'ensemble des possibles. La seule distinction entre les deux forêts est qu'elles n'ont pas les mêmes nœuds internes.

Au cours de l'algorithme de recherche utilisant un niveau d'abstraction, les contraintes sont appliquées autant de fois que la variable est *aveugle_abstraction*, c'est-à-dire autant que d'objets abstraits et d'objets concrets sont engendrés. Le gain apporté par l'utilisation d'un niveau d'abstraction est alors égal au rapport du nombre de feuilles sur le nombre de circuits concrets et abstraits rencontrés lors de la recherche. Ce gain sera d'autant plus grand que les objets abstraits intermédiaires seront adaptés aux contraintes appliquées sur les objets à engendrer.

```
abstraction une_abstraction ;
dipole_abstrait un_dipole_abstrait ;
application Γ_abs ;
int aveugle_abstraction=0 ;
ensemble_de_dipoles_abstraits T_0 ;
ensemble_de_dipoles T_abs1 ,T_abs2 , . . .  ,T_absn ,T_interm ;

RechercheAveugleCircuitsAbstraits(int profondeur_courante)
  Si( profondeur_courante est égale au nombre d'arêtes de g )
    FAIRE
    Initialiser l'abstraction une_abstraction à partir du graphe g et de Γ_abs ;
    Incrémenter la variable aveugle_abstraction ;
    Si( une_abstraction vérifie les contraintes souples globales et locales )
      RechercheAveugleCircuitsConcrets(1) ;
    FINFAIRE
  Sinon
    Pour tout dipôle abstrait un_dipole_abstrait de l'ensemble T_0
      FAIRE
      Γ_abs(profondeur_courante)=un_dipole_abstrait ;
      RechercheAveugleCircuitsAbstraits(profondeur_courante+1) ;
      FINFAIRE

RechercheAveugleCircuitsConcrets(int profondeur_courante)
  Si( profondeur_courante est égale au nombre d'arêtes de g )
    FAIRE
    Initialiser le circuit un_circuit à partir du graphe g et de l'application Γ ;
    Incrémenter la variable aveugle_abstraction ;
    Si( un_circuit vérifie les contraintes globales et locales )
      Ajouter le circuit un_circuit à l'ensemble des solutions resultats ;
    FINFAIRE
  Sinon
    Si(Γ(profondeur_courante) est le dipôle abstrait abs_1 )
      T_interm=T_abs1 ;
    Si(Γ(profondeur_courante) est le dipôle abstrait abs_2 )
      T_interm=T_abs2 ;
    // . . .
    Si(Γ(profondeur_courante) est le dipôle abstrait abs_n )
      T_interm=T_absn ;
    Pour tout dipôle un_dipole de l'ensemble T_interm
      FAIRE
      Γ(profondeur_courante)=un_dipole ;
      RechercheAveugleCircuitsConcrets(profondeur_courante+1) ;
      FINFAIRE
```

FIG. 3.6 – Algorithme d'exploration utilisant un niveau d'abstraction.

3.2.3 Hiérarchie d'abstractions

D'après le paragraphe 3.2.2, tout modèle de circuit qui contient moins d'information que le modèle à engendrer peut être choisi comme objet abstrait. Cependant, d'après la remarque faite ci-dessus, des contraintes doivent pouvoir être appliquées sur ces circuits abstraits. Ces derniers doivent, en particulier, permettre d'appréhender le fonctionnement des circuits concrets auxquels ils sont associés. Les trois modèles suivants ont ces deux propriétés, les deux derniers ayant implicitement été utilisés dans la partie 2.2.

Piquet et ses collègues ont proposé un modèle intéressant [Piquet *et al.*, 2000]. Tout dipôle constitué exclusivement de sources et de composants réactifs est remplacé dans leur modèle par un «bloc» possédant une interface. Deux types d'interfaces sont définis. La première indique que le dipôle associé au bloc impose de préférence la tension au reste du circuit et la seconde qu'il impose de préférence le courant. Les associations d'interrupteurs, les connexions séries et parallèles du circuit sont, quant à elles, remplacées par des blocs possédant quatre interfaces. Le circuit est, dans ces conditions, une juxtaposition de blocs. Ce modèle est plus simple que celui que l'on désire engendrer car une partie de l'information sur la nature des composants et sur leur interconnexion est supprimée. Il permet également d'appréhender le fonctionnement du circuit. En effet, s'il y a incompatibilité entre les interfaces de deux blocs adjacents, le circuit n'est pas viable.

Un autre modèle consiste à remplacer tout dipôle constitué exclusivement de sources et de composants réactifs par un dipôle linéaire générique. Les dipôles constitués uniquement d'interrupteurs sont, quant à eux, remplacés par des interrupteurs également génériques. Ce modèle permet d'étudier les connexions qui peuvent être réalisées entre les éléments linéaires par le circuit, pour les différents états des interrupteurs. Il est alors possible de détecter les interrupteurs inutiles, c'est-à-dire dont la suppression ne modifie pas le fonctionnement du circuit. Par exemple, le circuit b) de la Figure 2.4 possède de tels interrupteurs.

Enfin, un modèle plus simple encore peut être proposé. En effet, un circuit peut être considéré uniquement comme une interconnexion de dipôles de nature indéterminée. Malgré sa simplicité, ce modèle permet de savoir si le circuit peut être décomposé en sous-circuits aux fonctionnements indépendants. C'est le cas, par exemple, du circuit de la Figure 2.6.

Les modèles proposés précédemment correspondent à une finesse de description du circuit et sont associés à des outils d'analyse appropriés. Chacun d'entre eux possède ses avantages. Il est possible d'en profiter, en considérant, non pas un niveau d'abstraction comme proposé dans le paragraphe 3.2.1, mais plusieurs. Pour cela, chaque modèle utilisé doit être obtenu à partir d'un autre modèle en lui supprimant de l'information. Dans ces conditions, les différents modèles forment une hiérarchie. Au sommet de celle-ci est placé le modèle qui contient le moins d'information et à sa base le modèle que l'on désire engendrer. Si la hiérarchie possède n niveaux, la génération des objets concrets a lieu en $n+1$ étapes identiques à celles présentées dans le paragraphe précédent. Dans la partie suivante, nous proposons une méthodologie pour construire une hiérarchie d'abstractions.

3.3 Construction de la hiérarchie

La méthode proposée consiste à classer les dipôles. Cette classification permet de définir une hiérarchie d'abstractions pour ces derniers. Celle-ci permet ensuite de définir la hiérarchie d'abstractions pour les circuits en appliquant successivement des opérateurs qui remplacent chaque dipôle par une abstraction de celui-ci.

3.3.1 Classification des dipôles et hiérarchie

Classification

Les dipôles que l'on souhaite classer sont supposés être, soit composés uniquement d'interrupteurs, soit constitués exclusivement de sources de tension, de sources de courant, d'inductances et de condensateurs. Dans le premier cas, les dipôles sont éléments de l'unique classe, notée SP, des composants coupant ou réalisant une connexion. Dans le second cas, les dipôles sont partitionnés en quatre classes. La première classe, notée E_{cc}, regroupe les dipôles qui imposent de préférence une tension de façon continue. Une source de tension et un dipôle constitué d'un condensateur connecté en parallèle avec une source de tension, elle-même connectée en série avec une inductance sont des représentants de cette classe. La seconde, notée I_o, réunit les dipôles qui imposent de préférence un courant de façon continue. Par exemple, une source de courant et une source de tension en série avec une inductance sont des éléments I_o. La troisième classe, notée Z_c contient les dipôles qui imposent de préférence une tension mais cette fois-ci de façon transitoire. Un condensateur en parallèle avec une inductance possède cette propriété. Enfin, la quatrième classe, notée Z_i est constituée des éléments qui imposent de préférence un courant de façon transitoire. Une inductance en série avec un condensateur est de ce type.

Hiérarchie d'abstraction des dipôles

En ne gardant pour un composant que l'information sur son appartenance à l'une de ces cinq classes, l'information sur certaines de ses caractéristiques physiques est perdue. Cette opération consiste donc à l'abstraire. Chaque classe correspond alors à une abstraction des dipôles. Aux classes E_{cc} et I_o sont associées des abstractions appelées respectivement *sources de tension (éventuellement) court-circuitables* et *sources de courant (éventuellement) ouvrables*. De même, aux classes Z_c et Z_i correspondent des abstractions nommées *dipôles réactifs capacitifs* et *dipôles réactifs inductifs*. Enfin, à la classe SP est associée une abstraction appelée *interrupteur générique*. Par exemple, abstraire un dipôle constitué d'une source de tension en série avec une inductance consiste à le remplacer dans le modèle par une source de courant court-circuitable. De même, abstraire deux interrupteurs parfaits en série consiste à les remplacer par un unique interrupteur générique. Pour simplifier la nomenclature, les classes et les abstractions de dipôles associées seront notées de la même façon.

Il est également possible de supprimer de l'information contenue dans les abstractions définies précédemment. Les sources de tension court-circuitables, les sources de courant ouvrables, les dipôles réactifs inductifs et capacitifs sont des composants tels qu'il existe une relation affine entre la transformée de Fourier de la tension à leurs bornes et celle du courant qui les traverse. Si on ne retient que cette information, une nouvelle abstraction est définie. Celle-ci est appelée *dipôle linéaire* et est notée DL. De même, les dipôles linéaires et les interrupteurs génériques ne sont connectés au circuit qu'en deux points particuliers. Si l'on ne retient que cette information une abstraction supplémentaire, appelée *dipôle générique* et notée D, est définie. Pour distinguer ce processus de celui qui consiste à abstraire les dipôles, on parlera de *généralisation* des abstractions. Ainsi, généraliser une source de tension court-circuitable consiste à la remplacer dans le modèle par un dipôle linéaire et généraliser celui-ci consiste à le remplacer par un dipôle générique.

La hiérarchie d'abstractions des dipôles ainsi construite est représentée en Figure 3.7.

Tout nœud de cet arbre correspond à une abstraction des dipôles. La racine correspond à l'abstraction qui contient le moins d'information. Sous chaque feuille figurent les représentants les plus courants de la classe associée. Abstraire un dipôle consiste donc à lui associer une feuille de cet arbre et généraliser une abstraction consiste à la remplacer par son père.

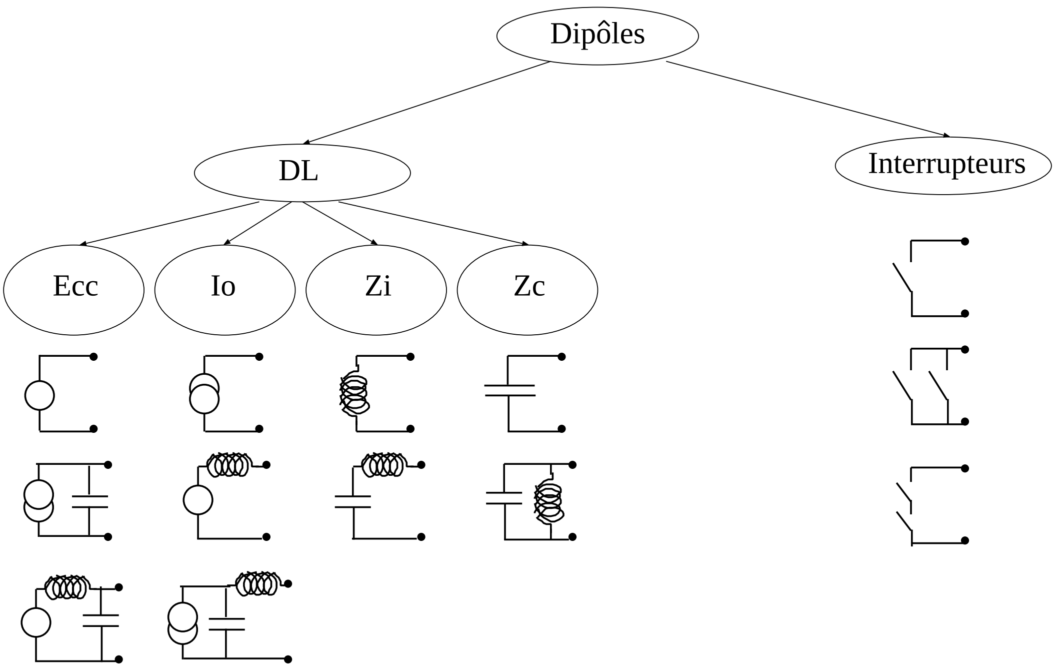


FIG. 3.7 – Hiérarchie d'abstractions des dipôles.

3.3.2 Hiérarchie d'abstractions des circuits

Les opérations d'abstraction et de généralisation décrites dans le paragraphe précédent éliminent une partie de l'information concernant le composant sur lequel elles sont appliquées. Nous proposons de les appliquer une à une sur les dipôles du modèle concret, ou modèle de référence. Ainsi, l'information qu'il contient est incrémentalement éliminée et la hiérarchie d'abstractions des circuits est construite. Cependant, comme les deux opérations ne peuvent être appliquées que sur des dipôles constitués soit exclusivement d'interrupteurs, soit exclusivement des sources et des composants réactifs, il faut préalablement détecter ces composants particuliers. Un algorithme réalisant ce traitement découle de la décomposition des circuits proposé par Tutte et présentée dans le paragraphe 4.2.3. Les cinq types d'abstractions sont ensuite obtenus comme suit :

- La première abstraction est obtenue à partir du modèle de référence par abstraction des dipôles constitués exclusivement d'interrupteurs. Ainsi, chacun d'entre eux est remplacé par un interrupteur générique. Ce type d'abstraction est appelé *schéma de principe*. Le graphe qui représente une telle abstraction est un graphe multiple dont les arêtes sont étiquetées par un élément de l'ensemble $\{E, I, L, C, SP\}$.
- La seconde est obtenue par abstraction des dipôles constitués uniquement de sources de tension et de courant, d'inductances et de condensateurs. Ainsi, chacun d'entre eux est remplacé soit par une source de tension court-circuitable, soit par une source de courant ouvrable, soit par un dipôle réactif capacitif et soit par un dipôle réactif inductif. Ce type d'abstraction est appelé *schéma fonctionnel*. Le graphe associé est multiple et ses arêtes sont étiquetées dans l'ensemble $\{E_{cc}, I_o, Z_i, Z_c, SP\}$.
- La troisième est obtenue en généralisant les sources et les dipôles réactifs. Ainsi, chacun d'entre eux est remplacé par un dipôle linéaire. Ces abstractions sont appelées *structures*. Les arêtes du graphe multiple correspondant sont étiquetées par $\{DL, SP\}$.
- La quatrième abstraction est obtenue en généralisant les dipôles linéaires et les interrupteurs génériques. Ainsi, chaque dipôle est remplacé par un dipôle générique. Ce type d'abstraction sera appelé *topologie*. Il s'agit d'un graphe multiple dont les arêtes sont toutes étiquetées par D.
- La cinquième et dernière abstraction est obtenue en fusionnant les arêtes multiples de la topologie. Ainsi, chaque arête multiple est remplacée par une arête unique. Le graphe associé est un graphe simple.

La hiérarchie proposée et un exemple d'abstraction d'un circuit sont présentés en Figure 3.8. Cette hiérarchie peut être modulée ou totalement remaniée en fonction des préférences du concepteur. Cependant les précautions qui doivent être prises pour la construire sont présentées brièvement dans le paragraphe suivant.

3.3.3 Précautions

Le choix d'une hiérarchie d'abstractions pour les circuits est une étape délicate. Le résultat dépend de la classification des dipôles, de la hiérarchie d'abstractions des dipôles obtenue à partir de cette dernière et de l'ordre d'application des opérateurs d'abstraction et de généralisation. Il faut, au final, que l'information contenue dans chaque modèle soit utile pour appréhender le fonctionnement du circuit concret associé. Il est également nécessaire que les différentes contraintes que le concepteur souhaite appliquer puissent l'être sur les modèles ainsi définis. Il est important de noter qu'une même contrainte peut s'appliquer sur plusieurs modèles. Le choix d'une hiérarchie ne peut être validé que si elle permet de résoudre le problème, c'est-à-dire que les contraintes appliquées sur les diverses abstractions élaguent efficacement l'arbre de recherche. Dans la section suivante, nous décrivons comment utiliser une telle hiérarchie d'abstractions.

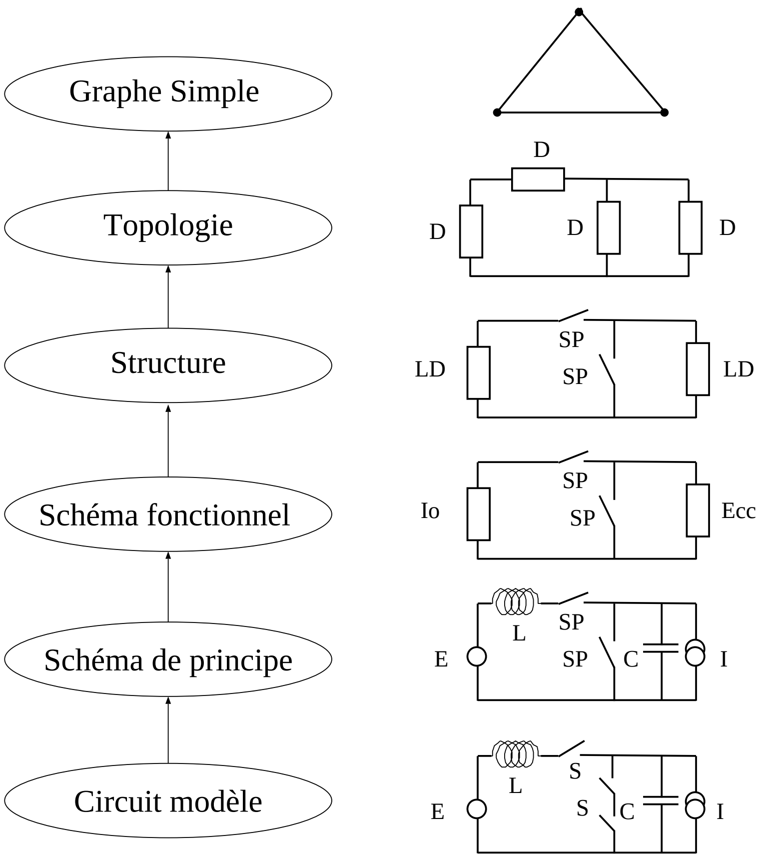


FIG. 3.8 – La hiérarchie des abstractions.

3.4 Algorithme de génération

3.4.1 Description générale

D'après le paragraphe 3.2.3, la génération des circuits consiste à engendrer d'abord les modèles de rang élevé dans la hiérarchie décrite précédemment, puis à ajouter de l'information jusqu'à obtenir le modèle de référence. A chaque niveau, les abstractions associées aux circuits qui ne vérifient pas les propriétés intrinsèques ou qui ne vérifient pas les spécifications d'un cahier des charges, sont supprimées.

Au niveau le plus élevé de la hiérarchie, les circuits sont considérés comme de simples interconnexions de dipôles génériques. Dès ce degré d'abstraction, il est cependant possible de savoir si le fonctionnement du circuit correspondant peut être décomposé en sous-circuits aux fonctionnements indépendants. Les détails du test associé sont présentés au paragraphe 6.2.4. Au niveau inférieur, l'arité des arêtes est spécifiée et les *topologies* sont obtenues. Puis l'appartenance des dipôles génériques à la classe des dipôles linéaires ou des interrupteurs est précisée. Les *structures* sont ainsi engendrées. Il est dès lors possible de savoir par exemple si un interrupteur du circuit modèle peut être supprimé sans modifier le fonctionnement du circuit. L'algorithme associé à ce test est présenté dans le paragraphe 6.1.3. A l'étape suivante, la nature des dipôles linéaires est précisée et les schémas fonctionnels sont obtenus. Les abstractions sont à ce niveau composées de sources de courant ouvrables, de sources de tension court-circuitables, de dipôles réactifs inductifs ou capacitifs et d'interrupteurs génériques. L'étude de ces abstractions permet notamment de tester si tous les dipôles réactifs peuvent être chargés et déchargés lors d'un fonctionnement du circuit. La procédure associée est décrite au paragraphe 6.2.4. Pour obtenir le niveau d'abstraction inférieur, l'information sur la réalisation physique des dipôles linéaires est ajoutée et les schémas de principe obtenus. A ce degré, les abstractions sont composées des sources de tension et de courant, d'inductances, de condensateurs et d'interrupteurs. Par exemple, il est possible de savoir à ce niveau s'il n'existe pas de commande des interrupteurs qui autorise le transfert d'énergie de la source à la charge. Les détails de l'implémentation sont décrits dans le paragraphe 6.4.4. Enfin, la réalisation physique des interrupteurs est précisée pour obtenir les circuits modèles qui constituent la référence des abstractions. La Figure 3.9 illustre le processus de recherche tel qu'il vient d'être décrit. Chaque étape du processus est détaillée dans les sections suivantes.

Remarque La méthode de conception proposée par Piquet et ses collègues consiste à interconnecter des blocs associés à des fonctions génériques puis à les préciser lors d'un processus appelé «zoom» par les auteurs. Cette technique est très proche du processus de génération proposé. Cependant, leur démarche ne met en jeu qu'un niveau d'abstraction et nécessite surtout une connaissance préalable de la fonction réalisée par les associations d'interrupteurs. Comme cette fonction est très difficile à mettre en évidence dans le cas général, les abstractions des interrupteurs que nous présentons sont indépendantes de leur utilisation dans le circuit.

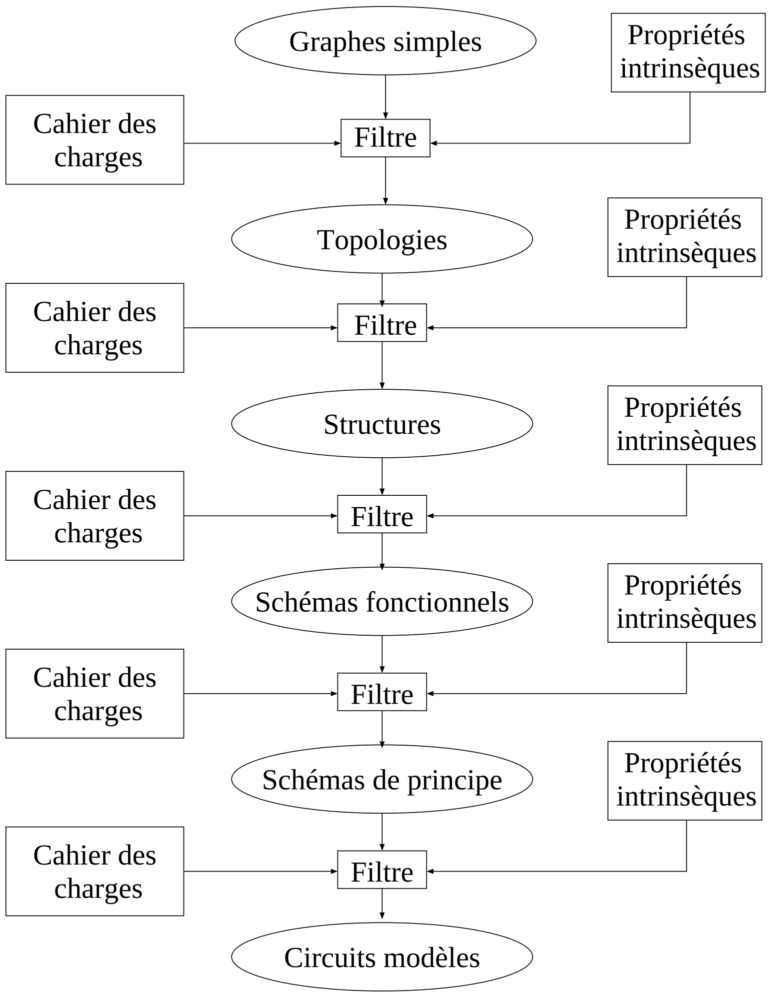


FIG. 3.9 – Processus global de recherche.

3.4.2 Génération des abstractions au sommet de la hiérarchie

Pour amorcer le processus de génération décrit dans le paragraphe précédent, l'ensemble des graphes simples doit être calculé. Pour cela, le programme Geng écrit par McKay est utilisé [McKay, 1990]. En effet, il détermine l'ensemble des graphes simples non isomorphes ayant un nombre fixé de sommets. Ce programme permet également de spécifier certaines propriétés des graphes recherchés comme leur connexité ou leur nombre d'arêtes minimum et maximum. Les graphes engendrés peuvent ensuite être stockés sous différents formats dont certains sont lisibles pour l'utilisateur et d'autres très compacts.

Dans le paragraphe 6.2.4, nous montrons qu'une propriété intrinsèque aux alimentations à découpage est que leurs graphes simples sont 2-connectés. Par conséquent, seuls les graphes de ce type ne sont retenus pour amorcer le processus de génération. Dans le Tableau 3.1, leur nombre, en fonction du nombre d'arêtes qu'ils contiennent, est reporté.

TAB. 3.1 – Nombre de graphes simples 2-connectés non isomorphes en fonction du nombre d'arêtes.

Nombre d'arêtes	3	4	5	6	7	8	9	10	11
Nombre de graphes simples 2-connectés	1	1	2	4	7	16	42	111	331

3.4.3 Génération des niveaux inférieurs

A chaque étape de l'algorithme de génération, il convient de remplacer une abstraction de dipôle par une abstraction précisant la nature de ce dernier. Par conséquent, des règles de réécriture doivent être associées à chaque étape de la génération. Ces règles sont reportées dans le Tableau 3.2, les expressions $d_1||d_2$ et $d_1 \star d_2$ désignant respectivement l'association parallèle et série des dipôles d_1 et d_2. Elles sont également décrites ci-dessous.

Pour obtenir les topologies à partir d'un graphe simple, il est nécessaire de spécifier l'arité de ses arêtes. Ce choix dépend des substitutions qui auront lieu à l'étape suivante : il s'agira de remplacer chaque dipôle générique par un interrupteur ou par un dipôle linéaire. Comme une association parallèle de deux dipôles linéaires est elle-même un dipôle linéaire et comme toute association parallèle de deux interrupteurs est un interrupteur, les abstractions possédant plusieurs interrupteurs en parallèle ou plusieurs dipôles linéaires en parallèle ne devront pas être engendrées. Par conséquent, l'arité ne peut valoir que la valeur 1 ou la valeur 2. En d'autres termes, toute arête d'un graphe simple est associée soit à un dipôle générique soit à deux dipôles de ce type connectés en parallèle. Cette règle est reportée en première ligne du tableau précédemment cité. A l'étape suivante, qui permet d'obtenir les structures à partir des topologies, les arêtes d'arité 1 sont remplacées soit par un dipôle linéaire soit par un interrupteur générique. Les arêtes d'arité 2 sont, quant à elles, remplacées par un interrupteur générique en parallèle avec un dipôle linéaire. Les deux règles correspondantes sont reportées en deuxième ligne du tableau. Dans un troisième temps, les dipôles linéaires, qu'ils soient en parallèle ou non avec un interrupteur, sont remplacés par des sources de courant ouvrables, des sources de tension court-circuitables, des dipôles réactifs inductifs ou capacitifs. Ces règles, qui permettent d'obtenir les schémas fonctionnels à partir des structures, sont reportées en troisième ligne du tableau. Lors de la génération des schémas de principe à partir des schémas fonctionnels, tout dipôle de type source de tension court-circuitable, source de courant ouvrable, dipôle réactif inductif ou dipôle réactif capacitif est remplacé par une association de dipôles élémentaires. Dans ce cas, le concepteur doit choisir, parmi l'infinité des associations possibles, celles qui vont composer les circuits finaux. Ce choix s'effectue en pratique entre les dix combinaisons de dipôles linéaires représentées en Figure 3.7. Celles-ci couvrent, en effet, l'ensemble des combinaisons classiquement utilisées. Les règles correspondantes sont présentées en quatrième ligne du tableau. Il est important de remarquer qu'une source de tension court-circuitable connectée en parallèle avec un interrupteur n'est pas remplacée par une source de tension en parallèle avec un interrupteur. Nous montrerons en 6.1.3 que cette association ne présente en effet aucun intérêt. Enfin, les interrupteurs génériques sont remplacés par des interrupteurs parfaits pour obtenir les modèles de référence à partir des schémas de principe.

3.4.4 Intérêts

Simplicité

La mise en œuvre de l'algorithme de génération des circuits, décrit dans les paragraphes précédents, peut se résumer en trois phases principales. Il convient dans un premier temps de définir la hiérarchie d'abstractions des circuits. Celle-ci est choisie de telle sorte que chacun des modèles de circuits contienne suffisamment d'information sur le modèle de référence pour appréhender son fonctionnement. Dans un second temps, il est nécessaire de modifier les contraintes obtenues à partir des propriétés intrinsèques ou du cahier des charges, qui sont généralement définies pour les modèles de référence, aux autres modèles de la hiérarchie. Dans un troisième temps, il est nécessaire de spécifier l'espace de recherche. Il s'agit ici de choisir l'ensemble de graphes simples à partir desquels sont engendrés les circuits et de choisir les règles de réécriture.

TAB. 3.2 – Exemple de règles de réécriture.

Étape	Règles de réécriture associées
Graphes simples à topologies	$\emptyset \rightarrow \{D, D\|\|D\}$
Topologies à structure	$D \rightarrow \{DL, SP\}$ $D\|\|D \rightarrow \{DL\|\|SP\}$
Structures à schémas fonctionnels	$DL \rightarrow \{E_{cc}, I_o, Z_i, Z_c\}$ $DL\|\|SP \rightarrow \{E_{cc}\|\|SP, I_o\|\|SP, Z_i\|\|SP, Z_c\|\|SP\}$
Schémas fonctionnels à schémas de principe	$E_{cc} \rightarrow \{E, I\|\|C, (E \star L)\|\|C\}$ $I_o \rightarrow \{I, E \star L, (I\|\|C) \star L\}$ $Z_c \rightarrow \{C, C\|\|L\}$ $Z_i \rightarrow \{L, L \star C\}$ $E_{cc}\|\|SP \rightarrow \{(I\|\|C)\|\|SP, ((E \star L)\|\|C)\|\|SP\}$ $I_o\|\|SP \rightarrow \{I\|\|SP, (E \star L)\|\|SP, ((I\|\|C) \star L)\|\|SP\}$ $Z_c\|\|SP \rightarrow \{C\|\|SP, (C\|\|L)\|\|SP\}$ $Z_i\|\|SP \rightarrow \{L\|\|SP, (L \star C)\|\|SP\}$
Schémas de principe à modèles de référence	$SP \rightarrow \{S\}$

La première étape est délicate mais nous montrons dans le paragraphe 7.3 que la hiérarchie qui est présentée dans le paragraphe 3.3.2 peut être utilisée pour engendrer des circuits de nature très variée. Elle peut donc être utilisée telle quelle pour la majorité des applications. La seconde étape est généralement aisée si les contraintes sont parfaitement définies pour le circuit modèle. En ce qui concerne la spécification de l'espace de recherche, un ensemble d'une quinzaine de graphes simples suffit pour engendrer la majorité des circuits utilisés en pratique. A priori, cet ensemble n'a pas à être modifié, sauf pour engendrer des circuits plus complexes. Par contre, les règles de réécriture peuvent être modifiées en fonction des circuits recherchés. Celles qui sont présentées dans le Tableau 3.2 permettent d'engendrer les circuits les plus variés. En pratique, il suffit donc de restreindre le nombre de substitutions. Par conséquent, l'approche est relativement simple à mettre en œuvre.

Souplesse

Tout d'abord, l'espace de recherche peut être modifié aisément grâce aux règles de réécriture. En effet, ces dernières permettent de spécifier les sous-circuits ou motifs dont vont être constitués les circuits finaux. Si l'on désire engendrer, par exemple, les circuits qui ne possèdent pas de sources de courant et restreindre ainsi considérablement l'espace de recherche, il suffit de modifier les règles de réécriture du Tableau 3.2, comme suit :

- $E_{cc} \to \{E, I||C, (E \star L)||C\}$ est substituée par $E_{cc} \to \{E, (E \star L)||C\}$.
- $I_i \to \{I, E \star L, (I||C) \star L\}$ est remplacée par $I_i \to \{E \star L\}$.
- $E_{cc}||SP \to \{(I||C)||SP, ((E \star L)||C)||SP\}$ devient $E_{cc}||SP \to \{((E \star L)||C)||SP\}$.
- $I_i||SP \to \{I||SP, (E \star L)||SP, ((I||C) \star L)||SP\}$ devient $I_i||SP \to \{(E \star L)||SP\}$.

De plus, il est possible de rendre les règles de réécriture dépendantes du contexte sans changer le processus global de génération. Il suffit, pour cela, d'implémenter les algorithmes de détection de motifs appropriés. Des contraintes topologiques complexes peuvent ainsi être facilement intégrées dans le processus de génération. Dans la version actuelle du système, le remplacement d'une abstraction de dipôle par une autre plus précise se fait indépendamment de sa position dans les modèles.

Enfin, l'architecture proposée permet d'engendrer les abstractions étape par étape. Ceci autorise le concepteur à imaginer, mettre au point et tester les contraintes pour chaque niveau d'abstraction. Les abstractions d'un niveau donné peuvent également être recalculées sans avoir à engendrer celles de rang supérieur.

Transparence et efficacité

L'espace de recherche est défini de façon précise. Il ne dépend, en effet, que des règles de réécriture et de l'ensemble des graphes simples. De plus, l'algorithme de recherche dans cet espace est des plus simples. Le mécanisme de génération est donc transparent. En particulier, la recherche n'utilise que des connaissances en électronique de puissance et en théorie des circuits électriques. Elle ne nécessite ainsi pas de connaissances sur une méthode de recherche particulière comme c'est le cas, par exemple, pour les algorithmes génétiques.

Pour limiter cette exploration, les contraintes souples globales sont appliquées au cours de la recherche grâce à l'organisation des modèles en hiérarchie. Il est possible également d'appliquer les contraintes souples locales lors de la construction de l'arbre de recherche, en choisissant, pour engendrer chaque niveau d'abstraction, non pas un mécanisme de recherche aveugle comme cela a été proposé mais un mécanisme de recherche heuristique. Ainsi, les contraintes peuvent être appliquées au plus tôt lors du processus de génération et rendre l'algorithme très efficace.

Conclusion

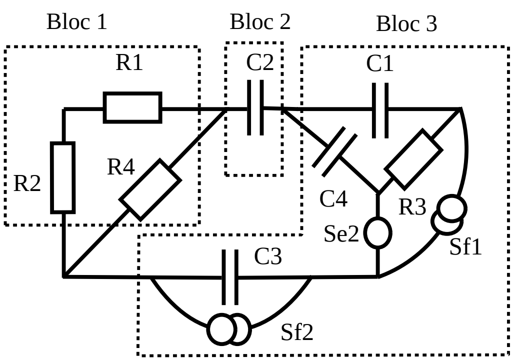
Dans ce chapitre, l'espace de recherche a été défini et une méthode pour l'explorer a été proposée. Celle-ci consiste à engendrer les modèles de circuits des plus simples au plus complexes. Cette méthode est, a priori, plus efficace car elle explore un espace adapté aux contraintes que l'on souhaite appliquer. Nous montrerons dans le paragraphe 7.2.2 que cette approche réduit effectivement le nombre de nœuds à envisager d'un facteur 1600 environ. Nous avons également montré que la mise en œuvre de cette méthode est transparente, simple et souple. En particulier, l'espace de recherche peut facilement être redéfini. De plus, tous les types de contraintes qui ont été présentés dans le paragraphe 2.3 peuvent être pris en compte lors de la recherche. Enfin, l'approche nous garantit que pour un espace de recherche donné, toutes les solutions vérifiant les contraintes sont obtenues. Par conséquent, seul le problème de la suppression des doublons n'a pas été abordé. Pour cela, une représentation des circuits électriques plus adaptée que la classique représentation par composants-connexions va être utilisée. Elle est présentée dans le chapitre suivant.

Chapitre 4

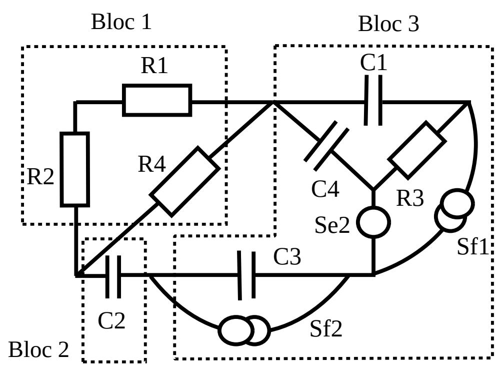
Vers une représentation fonctionnelle des circuits électriques

Introduction

En utilisant l'algorithme présenté dans le chapitre précédent, les deux circuits de la Figure 4.1 vont être engendrés. D'après la propriété bien connue d'un circuit électrique, qui stipule que la permutation de l'ordre de ses éléments ou blocs d'éléments en série ne modifie pas son fonctionnement, ces deux circuits sont équivalents. En effet, ils sont tous les deux formés de trois blocs connectés en série comme indiqué sur la figure et ils ne diffèrent que d'une permutation des blocs 2 et 3. Un des deux circuits doit être éliminé de l'ensemble des circuits fournis par le système.



circuit a)



circuit b)

FIG. 4.1 – Deux circuits équivalents.

Avec une représentation telle que deux circuits équivalents ont la même représentation, les doublons seraient supprimés de l'ensemble des solutions [Robisson and Ganascia, 2000]. En effet, le programme Geng et les outils de combinatoire présentés en annexe B, permettent d'engendrer un ensemble de circuits n'ayant que des représentations distinctes.

Pour tenter de construire une telle représentation, dite *fonctionnelle*, nous chercherons à supprimer l'information sur l'ordre des éléments ou des blocs d'éléments en série, qui est codée dans la représentation par composants-connexions et qui est inutile pour étudier le fonctionnement d'un circuit [Robisson and Ganascia, 2001]. Cette information est précisément supprimée par le formalisme de la représentation par graphes de liens. C'est pourquoi celle-ci est décrite dans un premier temps. Puis, nous montrons que les algorithmes existants, qui transforment un circuit en un graphe de liens, ne suppriment pas toute l'information sur l'ordre des éléments en série. Nous proposons alors un algorithme de transformation mieux adapté, basé sur une décomposition des graphes proposée par Tutte. Dans un dernier temps, les propriétés des graphes de liens obtenus par cette méthode sont étudiées. Il apparaît que le formalisme des graphes de liens et ce nouvel algorithme de transformation permettent d'obtenir une représentation très proche, si ce n'est égale, à la représentation fonctionnelle.

4.1 Représentation par graphes de liens

La représentation par graphes de liens est née des similarités existantes entre différents domaines de la physique. La première ressemblance concerne la puissance dans les systèmes physiques. Elle s'exprime, par exemple, comme le produit d'une force et d'une vitesse pour un objet mécanique en translation, le produit d'une tension et d'un courant pour un composant électrique ou le produit d'une pression et d'un débit pour un système hydraulique. Ainsi, elle est toujours le produit d'une variable extensive et d'une variable intensive. La seconde analogie concerne les éléments constitutifs de ces systèmes. Un réservoir rempli à débit constant voit, par exemple, le volume qu'il contient augmenter de façon linéaire comme un condensateur chargé à courant constant voit la charge à ses bornes augmenter linéairement. De même, un solide soumis à une force constante voit son moment cinétique augmenter linéairement comme une inductance voit le flux magnétique qui la traverse augmenter de façon linéaire quand la tension à ses bornes est constante. Ainsi, certains composants physiques de nature pourtant très distincte ont des comportements très semblables. Paynter a étudié plus précisément les analogies entre les différents domaines de la physique, évoquées par ces exemples [Paynter, 1968]. Le fruit de son travail d'uniformisation de la terminologie et des concepts a été la représentation par graphes de liens (ou bond graphs). Celle-ci est apparue très vite comme un outil puissant pour modéliser les systèmes physiques, notamment dans le cas où des sous-systèmes de nature distincte interagissent. Karnopp, Rosenberg et Thoma ont ensuite repris et poursuivi ces travaux [Karnopp and Rosenberg, 1975; Thoma, 1975]. Les graphes de liens sont actuellement très largement utilisés pour l'analyse, la simulation ou la commande des systèmes physiques. Un panorama complet des applications en électronique, électrotechnique, mécanique, chimie et même physiologie a été réalisé [Dauphin-Tanguy, 2000].

4.1.1 Terminologie

Grandeurs physiques

Dans le cadre de la modélisation par graphes de liens, les variables extensives sont appelées *effort* et sont notées e. Celles de nature intensive sont, quant à elles, nommées *flux* et notées f. Comme indiqué dans le Tableau 4.1, chaque domaine possède ses propres variables d'effort et de flux. Deux autres variables ont été définies à partir de ces deux grandeurs. La première, appelée *moment généralisé*, est l'intégrale d'un effort. La seconde, appelée *déplacement généralisé*, est l'intégrale d'un flux. Certaines d'entre elles sont également reportées dans le Tableau 4.1.

TAB. 4.1 – Les variables d'effort, de flux, de déplacement et moment pour plusieurs domaines physiques.

Domaine	Effort	Flux	Moment	Déplacement
Mécanique linéaire rotation	 force couple	 vitesse vitesse angulaire	 moment cinétique impulsion angulaire	 élongation angle
Électrique	tension	courant	flux magnétique	charge
Hydraulique	pression	débit volumique	impulsion pression	volume

Composants

La terminologie est également unifiée pour les composants constituant les systèmes physiques. Le réservoir évoqué ci-dessus intègre, par exemple, un flux (le débit) pour créer un déplacement (le volume). Le condensateur se comporte d'une façon tout à fait semblable en intégrant un courant pour créer une charge. Ces éléments sont, dans la terminologie des graphes de liens, de type C. Par contre, le solide en translation intègre un effort (la force qui lui est appliquée) pour créer un moment (cinétique). C'est le cas également de l'inductance. Ces objets sont appelés éléments de type I. Les éléments de type C et I ont pour fonction dans un système de stocker de l'énergie, sous forme d'énergie potentielle pour les premiers et d'énergie cinétique pour les seconds. L'apport d'énergie à ces éléments de stockage est assuré par les sources. Celles qui fournissent de l'énergie cinétique sont appelées sources de flux et sont notées S_f. Il peut s'agir indifféremment d'une rivière remplissant un réservoir ou d'une batterie d'accumulateurs chargeant un condensateur. Celles qui fournissent de l'énergie potentielle sont appelées sources d'effort et notées S_e. Il peut s'agir dans ce cas de la force de gravitation ou d'un réseau électrique. Les composants qui dissipent l'énergie fournie par les sources sans en stocker sont appelés éléments de type R.

Tous ces objets physiques ne constituent un système que lorsqu'ils sont connectés entre eux. Des composants supplémentaires réalisant cette connexion sont donc pris en considération dans la représentation par graphes de liens. Les premiers, appelés jonction 1, réalisent la connexion entre les éléments traversés par un flux identique et les seconds, appelés jonction 0 assurent la connexion entre des objets soumis au même effort. Ces jonctions correspondent dans le domaine électrique respectivement à des connexions séries et parallèles. Les jonctions ont pour fonction de distribuer l'énergie dans le système. Enfin, les composants qui réalisent la connexion entre deux sous-systèmes de nature physique différente sont des transformateurs, notés TF ou des gyrateurs TY. Les quatre derniers éléments décrits sont non dissipatifs. Les fonctions et notations des composants physiques élémentaires présentés dans ce paragraphe sont résumées dans le Tableau 4.2. Des exemples dans le domaine mécanique, électrique et hydraulique y sont également proposés.

TAB. 4.2 – Classification des composants physiques élémentaires.

Type	Fonction	Exemple mécanique	Exemple électrique	Exemple hydraulique
S_e S_f	source	source de force source de vitesse	source de tension source de courant	source de pression source de flux volumique
C I	stockage	ressort masse	condensateur inductance	réservoir inertie hydraulique
R	dissipation	friction	résistance	vanne
TF GY	transduction	réducteur gyroscope	transformateur gyrateur	vérin
0 1	distribution	liaison forces égales liaison vitesses égales	connexion parallèle connexion série	connexion parallèle connexion série

4.1.2 Formalisme

Les graphes de liens représentent les systèmes physiques comme un ensemble de composants élémentaires mais génériques (dont les plus représentatifs ont été décrits dans le paragraphe précédent) reliés entre eux par des flux d'énergie. Plus précisément, ce sont des graphes orientés dont chaque nœud est associé à un des composants élémentaires du système et dont chaque arête ou *lien* représente le transfert de puissance entre ces composants. Un lien est, en effet, par définition associé à une variable d'effort et une variable de flux. Comme le produit de ces deux variables est homogène à une puissance, tout lien est en fait associé à une valeur égale à la puissance échangée entre les composants qu'elle relie. Cette représentation permet en particulier d'appréhender visuellement le sens du transfert d'énergie. Soient, par exemple, les deux composants C_1 et C_2 de la Figure 4.2 reliés par un lien. Si le produit effort*flux associé à ce lien est positif, alors C_1 fournit de l'énergie à C_2. Dans le cas contraire, C_2 fournit de l'énergie à C_1.

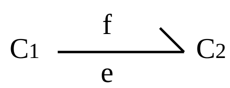


FIG. 4.2 – C_1 fournit de l'énergie à C_2 si e*f est positif.

Dans le cas des circuits électriques, chaque composant est associé à un sommet du graphe de liens. L'interconnexion entre ces différents éléments est réalisée grâce aux jonctions de type 0 ou 1 : deux liens relient une jonction 1 à deux composants ou ensembles de composants quand ces derniers sont connectés en série et deux liens relient une jonction 0 à deux composants ou ensembles de composants quand ils sont connectés en parallèle. La Figure 4.3 représente un circuit et son graphe de liens associé. Les cinq dipôles sont connectés grâce à deux jonctions et six liens. La connexion parallèle entre la résistance et le condensateur est symbolisée par une jonction 0 et la connexion série entre cet ensemble de deux dipôles, l'inductance, la source de courant et la source de tension est symbolisée par une jonction 1. Sur cet exemple, les éléments passifs sont orientés conformément à la convention récepteur et les sources à la convention générateur. Les liens associés à ces dernières sont alors dirigés vers le graphe et symbolisent de cette manière leur apport d'énergie. Au contraire, les liens associés aux composants passifs sont orientés vers ces derniers pour schématiser le fait qu'ils reçoivent de l'énergie du système. Cependant, l'orientation des dipôles et des liens ne sera plus précisée par la suite afin d'alléger la représentation. De plus, les jonctions 0 et 1 seront appelées respectivement jonctions parallèles et série lorsqu'elles désigneront les connexions de composants électriques.

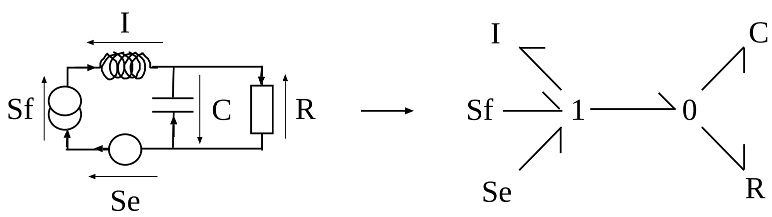


FIG. 4.3 – Circuit et graphe de liens associé.

Il est important de noter que le sous-graphe constitué uniquement des jonctions et des liens contient l'information relative à la topologie du circuit. Il est par la suite appelé *squelette* du graphe de liens. Dans les graphes de liens associés à des circuits ne contenant que des dipôles, c'est-à-dire ne contenant ni transformateur ni gyrateur, le degré des sommets qui correspondent aux dipôles est de un. Ces sommets sont dits *externes*.

4.1.3 Causalité

Si une source de tension impose la tension aux bornes d'une résistance, alors un courant s'établit à travers cette dernière. Si, par contre, une source de courant impose le courant qui traverse la résistance, alors une tension apparaît aux bornes de celle-ci. Cette relation de cause à effet est schématisée sur les graphes de liens. Ainsi, lorsque deux composants C_1 et C_2 sont reliés par un lien, l'un d'entre eux impose le flux associé à ce lien et le second impose l'effort ou réciproquement mais dans aucun cas, C_1 et C_2 ne peuvent imposer simultanément l'effort ou le flux. Lorsque C_1 impose l'effort au lien, C_1 est dit *en causalité effort* et C_2 *en causalité flux*. Cette information est représentée sur le graphe de liens par un segment perpendiculaire au lien et placé à proximité de C_2. Les deux cas possibles ainsi que les exemples cités au début de ce paragraphe sont représentés sur la Figure 4.4.

C_1 en causalité effort C_1 en causalité flux

S_e impose l'effort à R S_f impose le flux à R

FIG. 4.4 – Convention de représentation de la causalité.

Une source de flux est, par définition, en causalité flux et une source d'effort en causalité effort. Ces causalités sont ensuite propagées dans le reste du graphe de liens via les contraintes sur les composants de distribution. En effet, les flux associés aux arêtes adjacentes à toute jonction 1 sont par définition égaux. Par conséquent, ces jonctions 1 n'autorisent qu'à un élément et un seul d'imposer le flux. De même, les jonctions 0 ne permettent qu'à un élément et un seul d'imposer l'effort associé aux arêtes qui leurs sont adjacentes. La propagation de ces causalités dans le graphe de liens peut imposer celle des composants de stockage. Ainsi, quand un élément de type I est en causalité courant, l'effort auquel il est soumis est imposé par le reste du système. On dit dans ce cas qu'il est en causalité *préférentielle* ou *intégrale* car il peut intégrer l'effort qui lui est imposé. Une inductance connectée en parallèle avec une source de tension est dans un tel état. Par contre, si elle est en série avec une source de courant, le flux qui la traverse est imposé par cette dernière. Dans ce cas, l'effort qui apparaît à ses bornes est égal à la dérivée du flux qui lui est imposé. C'est pourquoi on parle de causalité *dérivée*. De façon tout à fait similaire, un composant de type C est en causalité effort ou intégrale lorsque le flux qui le traverse est imposé par le reste du système et en causalité flux ou dérivée lorsqu'au contraire l'effort auquel il est soumis est imposé par le reste du circuit.

Un algorithme d'affectation de la causalité a été proposé. Il est appelé algorithme SCAP dans la littérature et consiste à affecter d'abord la causalité aux sources et à propager ces causalités par l'intermédiaire des jonctions. Si les contraintes de causalité sur les jonctions ne peuvent pas être vérifiées lors de propagation, le modèle du système n'est pas correct. Dans le cas contraire, si la causalité d'un élément de type C ou I n'est pas instanciée après cette première propagation, il faut lui affecter sa causalité préférée puis propager cette nouvelle donnée dans le graphe de liens. Il est nécessaire de répéter cette étape jusqu'à ce que les causalités de tous les éléments de stockage soient fixées. Dans un dernier temps, il s'agit d'affecter la causalité aux éléments de type R dont la causalité n'a pas été fixée lors des étapes précédentes. Les graphes de liens auxquels sont assignés les causalités de tous les éléments sont dits causaux.

Dans le domaine électrique, cet algorithme d'affectation de la causalité est strictement équivalent à celui qui consiste à rechercher un arbre couvrant normal tel qu'il sera défini dans le paragraphe 5.1.4 [Birkett and Roe, 1989b]. En effet, les éléments en causalité effort sont ceux qui sont placés dans cet arbre normal et les éléments en causalité flux ceux qui sont dans le co-arbre. Il est important de noter qu'un conflit se produit au niveau des jonctions lors de la phase de propagation de la causalité des sources lorsqu'il n'existe pas d'arbres couvrants contenant toutes les sources de tension et aucune source de courant. La Figure 4.5 représente le graphe de liens causal associé au circuit de la Figure 4.3 et l'arbre couvrant normal du même circuit, représenté en gras. Il apparaît alors que l'inductance est en causalité dérivée et que le condensateur est en causalité intégrale.

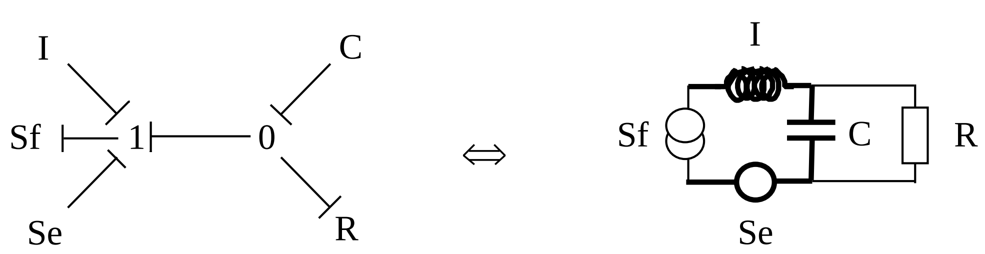


FIG. 4.5 – Graphe de liens causal et arbre normal couvrant.

Remarque L'équivalence entre le choix d'un arbre couvrant et celui de la causalité dans un graphe de liens permet de réinterpréter en termes de causalité la classification des dipôles linéaires proposée dans le paragraphe 3.3.1. En effet, une source de tension court-circuitable est alors un dipôle, constitué d'au moins une source, et qui est en causalité effort lorsqu'il est connecté à une résistance. De même, une source de courant ouvrable est un dipôle, constitué d'au moins une source, et qui est en causalité flux lorsqu'il est connecté à une résistance.

4.2 Algorithmes de transformation

Une des particularités du formalisme des graphes de liens est que l'information sur l'ordre des éléments en série est supprimée. Sur le circuit de la Figure 4.3, par exemple, la source de courant et la source de tension peuvent être permutées sans modifier le graphe de liens associé. Ainsi, cette représentation est plus proche de la représentation fonctionnelle que celle par composants-connexions, car un seul graphe de liens peut représenter plusieurs circuits équivalents mais topologiquement distincts. Mais avoir un formalisme adapté n'est pas suffisant. En effet, il faut aussi proposer un algorithme associant un circuit à sa représentation. Le problème consiste à identifier la topologie du circuit en termes de jonctions séries et parallèles.

4.2.1 Algorithmes existants

L'algorithme proposé par Karnopp et Rosenberg est de loin le plus utilisé. Il peut être décomposé en deux phases principales. Lors de la première phase, chaque connexion équipotentielle est associée à une jonction parallèle et chaque composant est inséré entre ces jonctions parallèles par l'intermédiaire d'une jonction série. Dans un second temps, une jonction parallèle particulière est supprimée et des règles de simplification sont appliquées. La Figure 4.6 illustre les deux étapes de l'algorithme. Sur cet exemple, la connexion équipotentielle A a été supprimée.

Dans les graphes de liens obtenus par cette méthode, toutes les jonctions séries et parallèles ne sont pas exprimées, c'est-à-dire que des dipôles connectés en série et en parallèle dans le circuit ne sont pas systématiquement connectés dans le graphe de liens par l'intermédiaire respectivement d'une jonction série ou parallèle. C'est le cas, par exemple, de la source de tension et la source de courant du graphe de la Figure 4.6. Par conséquent, toute l'information sur l'ordre des éléments en série n'est pas entièrement supprimée. Cet inconvénient majeur prouve, par ailleurs, que cet algorithme n'est pas totalement adapté au formalisme des graphes de liens.

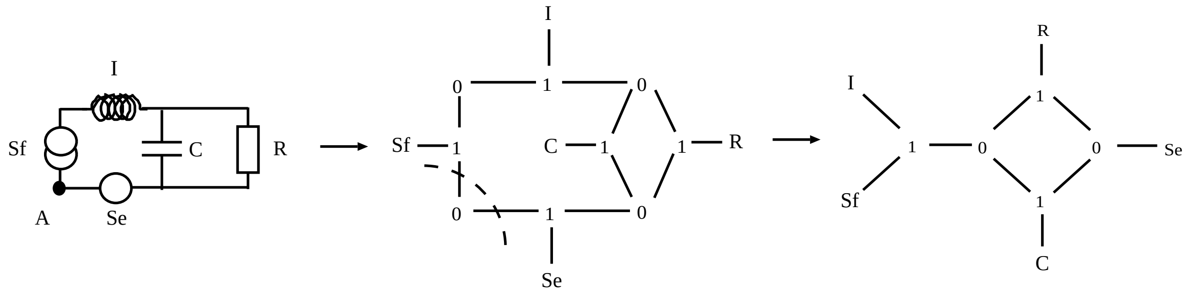


FIG. 4.6 – Les deux principales étapes de l'algorithme proposé par Karnopp et Rosenberg.

D'autres algorithmes de transformation ont été proposés. Celui de Birkett et Roe est restreint aux circuits planaires [Birkett and Roe, 1989a]. Les graphes de liens obtenus dépendent de la représentation planaire du circuit et ne suppriment pas systématiquement toute l'information sur l'ordre des éléments en série. L'algorithme proposé par Buisson et ses collaborateurs calcule un graphe de liens qui dépend du choix d'un arbre couvrant [Buisson *et al.*, 2000]. Si ce choix est judicieux, le graphe de liens obtenu ne possède plus de boucle dite causale mais, comme pour les algorithmes précédemment cités, toute l'information sur l'ordre des éléments en série n'est pas supprimée. Nous proposons dans la section suivante un algorithme original qui l'élimine totalement.

4.2.2 Reformulation du problème

Whitney a démontré la propriété qui stipule que l'ordre des éléments ou des blocs d'éléments en série ne modifie pas le fonctionnement d'un circuit [Whitney, 1933]. Pour désigner les graphes qui ne diffèrent que d'une permutation de leurs blocs d'éléments en série, Whitney a défini le 2-isomorphisme. Cette notion est très liée à celle de *n-séparation* d'un graphe G connecté, qui est une paire (H,K) de sous-graphes à arêtes disjointes de G telle que $H \cup K = G$, H et K ayant exactement en commun n sommets et ayant chacun au moins n arêtes. Si G désigne un graphe 2-connecté et (H,K) une 2-séparation de G telle que H et K ont en commun les deux sommets c et d, alors l'opération de *commutation* sur G autour de (H,K) est définie comme la permutation de c et d dans G. Enfin, un graphe 2-connecté est dit *2-isomorphe* à un autre graphe G' si G' est obtenu à partir de G par une telle séquence de commutations.

Le circuit a) de la Figure 4.1, reporté en Figure 4.7, possède une 2-séparation ayant pour frontière les sommets A et B. Les deux sous-graphes à arêtes disjointes sont distingués sur le schéma par l'épaisseur des traits symbolisant les dipôles qui les composent. En permutant A et B, le circuit a) bis est obtenu. Celui-ci possède une 2-séparation ayant pour frontière les sommets C et D. En permutant ces derniers, le circuit b) de la Figure 4.1 est obtenu. Les circuits a), a) bis et b) sont donc 2-isomorphes.

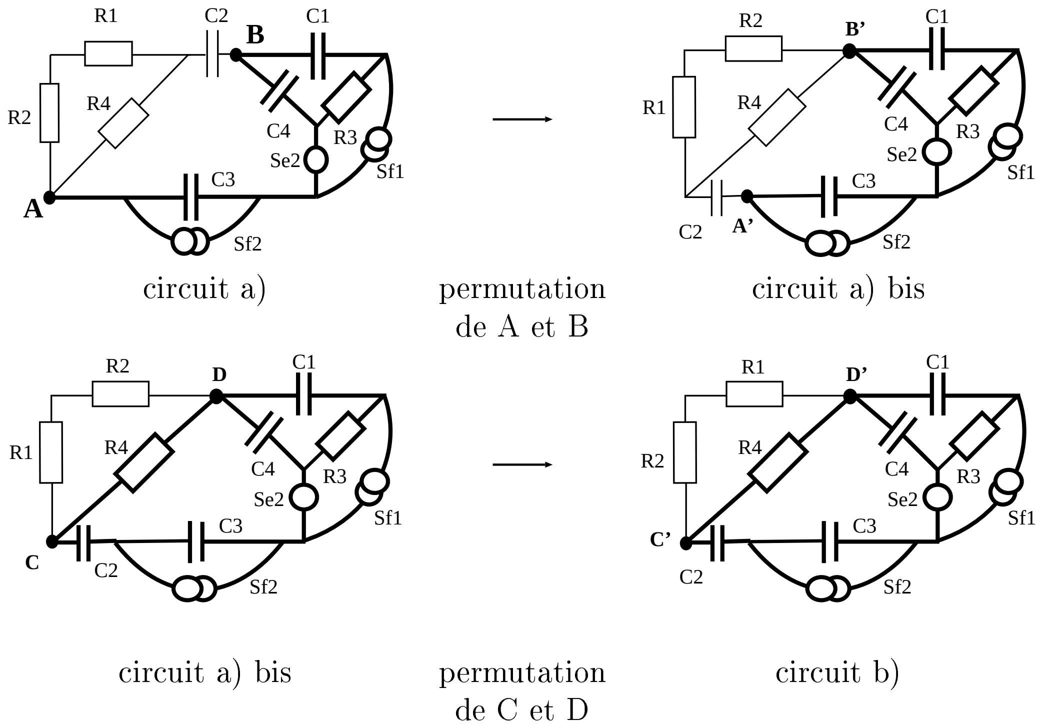


FIG. 4.7 – Les circuits a) et b) de la Figure 4.1 sont 2-isomorphes.

4.2.3 Algorithme proposé

Pour que des circuits 2-isomorphes, et donc équivalents, aient la même représentation, il suffit de construire une représentation qui est insensible à toute commutation des circuits autour de leurs 2-séparations. Tutte a proposé une décomposition parfaitement adaptée à ce problème. Celle-ci est tout d'abord utilisée pour décomposer le circuit en blocs d'éléments. Ensuite, chacun des ces blocs est transformé en composants de graphe de liens qui sont enfin connectés pour obtenir le graphe final.

Décomposition de Tutte

La décomposition de Tutte décompose un graphe 2-connecté G en un ensemble de «3-blocs» $D(G)$. Chacun de ces blocs est soit un graphe 3-connecté, soit un polygone, c'est-à-dire un cycle ayant au moins 3 arêtes, soit un «lien», c'est-à-dire un graphe sans boucle de deux sommets mais avec au moins 3 arêtes. Tutte a prouvé qu'un arbre $T(G)$ peut être construit avec les éléments de $D(G)$ de telle sorte que chaque sommet de $T(G)$ est un élément unique de $D(G)$ et que chaque arête de $T(G)$ correspond à une 2-séparation de G. Ainsi, deux graphes ayant la même décomposition de Tutte sont 2-isomorphes. Plusieurs algorithmes ont été proposés pour calculer cet ensemble de 3-blocs. Le premier d'entre eux est de complexité $O(V^3)$ pour un graphe à V sommets [Ariyoshi *et al.*, 1971]. Tarjan et Hopcroft ont ensuite imaginé un algorithme en $O(V + E)$, avec E le nombre d'arêtes du graphe considéré [Hopcroft and Tarjan, 1973]. Enfin, un algorithme optimisé pour être exécuté en parallèle a été présenté dans la littérature [Ramachandran, 1991].

La Figure 4.8 représente l'arbre associé à la décomposition de Tutte du circuit de la Figure 4.1. Celui-ci est décomposé en un graphe 3-connecté H4, deux polygones H1 et H3 et deux liens H2 et H5. Les huit arêtes en pointillés sont appelées *arêtes virtuelles*.

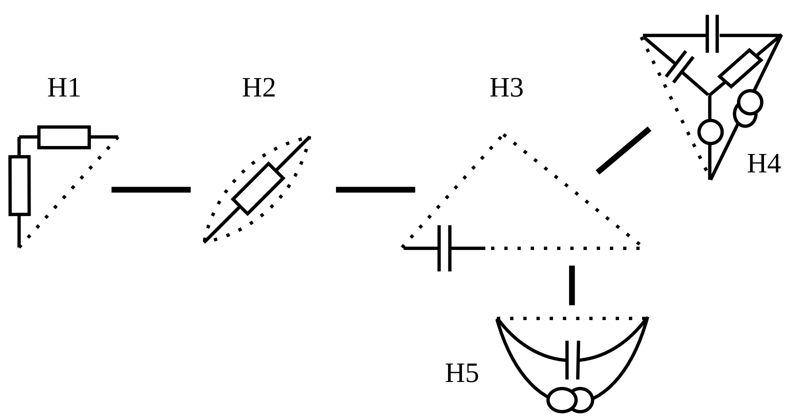


FIG. 4.8 – Décomposition de Tutte du circuit a) de la Figure 4.1.

Remarque : En fusionnant puis en supprimant les arêtes virtuelles d'éléments de $D(G)$ adjacents dans $T(G)$, un circuit peut être reconstruit. Il est très important de noter que le résultat dépend de la façon dont sont mis en correspondance les sommets des arêtes fusionnées. Considérons, par exemple, les deux reconstructions présentées sur la Figure 4.9. Si l'on fusionne les sommets a_1, a_1', a_1'' et a_4 dans un premier temps, puis b_1, b_1' et b_1'', puis a_5 et a_5', et enfin b_5, b_5' et b_4', un premier circuit est obtenu. Si, par contre, on fusionne les sommets a_1, a_1', a_1'' et b_4 dans un premier temps, puis b_1, b_1' et b_1'', puis a_5 et a_5', et enfin b_5, b_5' et a_4', un circuit différent est obtenu. Ces deux circuits sont 2-isomorphes.

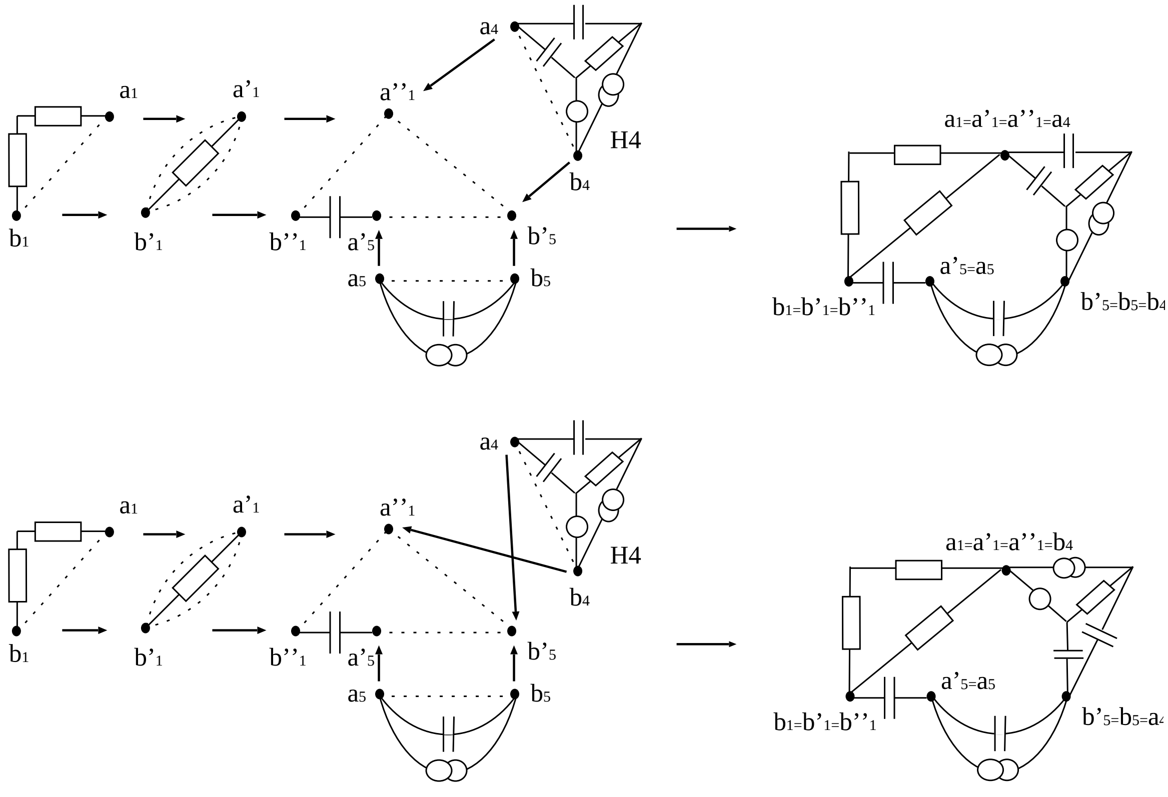


FIG. 4.9 – Deux circuits reconstruits à partir de la décomposition de Tutte de la Figure 4.8.

Composants de graphes de liens

Chaque 3-bloc est ensuite associé à un composant de graphe de liens, la transformation dépendant du type de bloc. Lorsque les dipôles sont éléments d'un polygone, ils sont connectés en série. Par conséquent, le composant de graphe de liens associé à un polygone est une jonction série connectée aux éléments qui composent ce polygone. Lorsque les dipôles sont éléments d'un lien, ils sont connectés en parallèle. Le composant de graphe de liens associé à un lien est donc une jonction parallèle connectée aux éléments qui le composent. Enfin, lorsque les dipôles sont éléments d'un graphe 3-connecté, le composant de graphe de liens est obtenu en appliquant la première étape de l'algorithme proposé par Karnopp. La Figure 4.10 représente trois 3-blocs issus de la décomposition du circuit de la Figure 4.1 et leurs composants de graphe de liens associés.

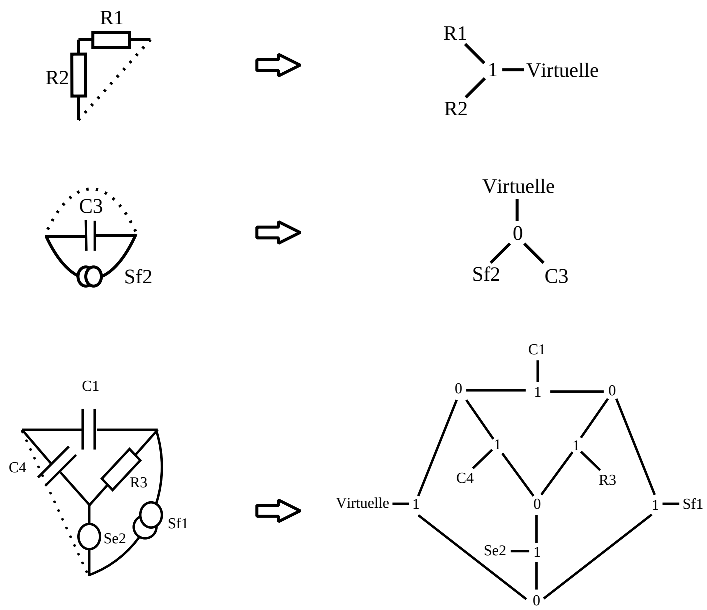


FIG. 4.10 – Trois exemples de transformation de graphes.

Connexion des composants de graphes de liens

D'après la remarque formulée dans le paragraphe décrivant la décomposition de Tutte, les arêtes de l'arbre $T(G)$ apparaissent comme des «axes» autour desquels des sous-circuits peuvent «pivoter» sans que le fonctionnement du circuit dans lesquels ils sont insérés en soit modifié. Les composants de graphes de liens dont les antécédents sont adjacents dans $T(G)$, sont alors connectés deux à deux à l'aide d'un lien qui joue ce rôle de pivot. A cet effet, les sommets correspondant aux arêtes virtuelles sont fusionnés puis supprimés. Les arêtes qui leur étaient liées sont, quant à elles, fusionnées. Le graphe de liens de la Figure 4.11 est obtenu à partir du circuit a) de la Figure 4.1.

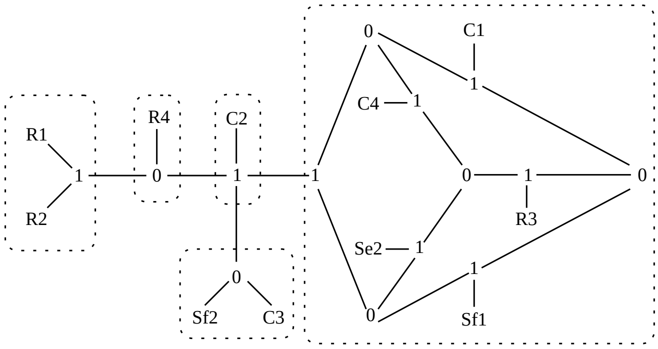


FIG. 4.11 – Graphe de liens représentant les circuits a) et b) de la Figure 4.1.

4.2.4 Propriétés des graphes de liens obtenus

L'algorithme proposé est parfaitement adapté au formalisme des graphes de liens, car les dipôles en série ou en parallèle dans le circuit sont systématiquement connectés dans le graphe de liens, par l'intermédiaire respectivement d'une jonction série ou d'une jonction parallèle. De plus, comme Tutte a prouvé que sa décomposition en 3-blocs est unique, l'algorithme présenté ci-dessus associe un unique graphe de liens à un circuit donné. Par conséquent, le graphe de liens obtenu peut-être considéré comme canonique.

L'algorithme présenté dans le paragraphe précédent identifie toutes les connexions séries et parallèles du circuit comme le suggère la méthode de construction par inspection proposée par Karnopp. Cette méthode n'avait pas encore été formalisée. Elle n'est en effet ni équivalente à celle présentée en 4.2.1, ni à celle de Birckett ni à celle de Buisson. En utilisant par exemple l'algorithme de Karnopp, il n'est pas possible d'obtenir le graphe de lien de la Figure 4.11 à partir du circuit 2 de la Figure 4.1.

Enfin, chaque arête insérée entre les composants de graphe de liens correspond à une 2-séparation du graphe initial. Ainsi, une opération de commutation de ce graphe autour d'une de ses 2-séparations le modifie, mais aucunement le graphe de liens associé. Deux circuits 2-isomorphes sont donc associés au même graphe de liens. Ce n'était pas le cas avec les autres algorithmes de transformation. Même si nous ne l'avons pas démontré, nous pensons intuitivement que la représentation, obtenue à l'aide du formalisme des graphes de liens et de notre algorithme de transformation, est la représentation fonctionnelle.

Conclusion

Dans ce chapitre, nous avons montré que le formalisme des graphes de liens, couplé à un algorithme de transformation approprié, rend parfaitement compte des propriétés physiques des circuits électriques. Cet avantage par rapport à la représentation par composants-connexions est mis à profit dans le système pour diminuer le nombre de doublons engendrés. En effet, il suffit pour cela de transformer l'ensemble des graphes simples engendrés par Geng en squelettes de graphes de liens et d'associer les sommets externes à des dipôles en utilisant l'algorithme proposé en annexe B. Les circuits sont alors obtenus en remplaçant chaque arête des graphes simples par le dipôle associé au sommet externe auquel il correspond dans les graphes de liens. Cette technique présente l'avantage d'être facilement implantable et de façon indépendante de l'architecture du système.

Chapitre 5

Électronique de puissance : cadre théorique

Introduction

Dans ce chapitre, les bases théoriques des outils qui ont été implantés dans le module d'analyse sont exposées. Dans les deux premières parties, nous présentons les bases des outils utilisés pour étudier chaque mode de fonctionnement d'un circuit. Ainsi, le système d'équations obtenu par application des lois de Kirchhoff et d'Ohm est tout d'abord présenté. Ce système sera utilisé dans le paragraphe 6.1.1 pour définir l'équivalence entre les modes. Dans la seconde partie, nous proposons une méthode originale, basée sur les formules topologiques décrites par Chen, qui permet de résoudre symboliquement ce système. Ce travail est à la base d'un outil d'analyse, appelé graphe de connexions énergétiques, qui sera, quant à lui, décrit dans le paragraphe 6.2.

Dans la troisième partie, les bases des outils permettant d'appréhender le fonctionnement global d'un circuit sont présentées. Or, ce fonctionnement est décrit comme une succession de modes où les grandeurs évoluent continûment et de sauts discrets provoqués par les changements d'état des interrupteurs. La théorie des systèmes dynamiques hybrides fournit des outils pour analyser ce type de comportement. Pour les utiliser, nous présentons, tout d'abord, une méthode originale associant un système hybride à une alimentation à découpage. Puis, nous montrons, sur un exemple, qu'un des outils issu de la théorie des systèmes hybrides permet de déterminer de façon rigoureuse l'ensemble des fonctionnements du circuit proposé. Aucun algorithme connu ne permettait de réaliser un tel test.

Nous expliquons enfin pourquoi un tel outil ne fournit malheureusement pas des résultats aussi concluants pour un circuit quelconque. Ces considérations permettent de conclure sur l'impossibilité d'une étude systématique et exhaustive des fonctionnements d'une alimentation à découpage et, de fait, justifie la mise en œuvre des techniques d'analyse approchées présentées dans le chapitre suivant. De plus, la terminologie introduite dans ce chapitre sera également utilisée dans le paragraphe 6.4.

Les parties 5.2 et 5.3 sont techniques et peuvent être omises en première lecture.

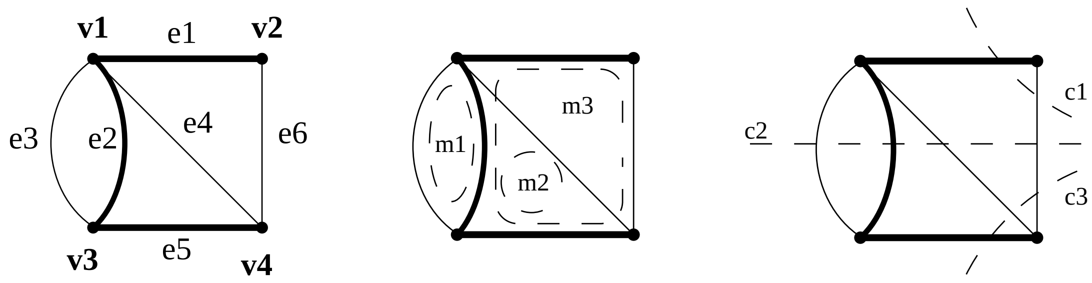
5.1 Mise en équations

Dans cette partie, nous présentons les équations décrivant le fonctionnement de chaque mode d'une alimentation à découpage. Comme ces modes sont étudiés indépendamment, les interrupteurs, qui se comportent comme des courts-circuits ou comme des circuits ouverts, ne sont pas pris en considération. Certaines des équations sont obtenues à partir de mailles et de coupures dites fondamentales. Leur définition est donc tout d'abord proposée.

5.1.1 Mailles et coupures fondamentales

Les concepts d'arbres, de mailles et de coupures, présentés dans le paragraphe 1.1.3, sont très liés. En effet, comme il n'existe qu'un seul chemin connectant deux sommets quelconques d'un arbre, l'addition d'une corde à cet arbre crée une maille unique dans le graphe résultant. Si l'on considère, par exemple, le graphe de la Figure 5.1 et que l'on ajoute la corde e_6 à l'arbre représenté en gras, une seule maille, constituée des arêtes e_1, e_2, e_5 et e_6, est créée. Ainsi, toute corde d'un arbre t est associée à une maille unique, relativement à t. L'ensemble des mailles associées aux cordes d'un arbre t est alors appelé *ensemble des mailles fondamentales* de t. Celles de t_0, représentées sur la Figure 5.1, sont notées m_1, m_2 et m_3.

De façon duale, toute branche e d'un arbre t est associée à une coupure unique, relativement à t. Par exemple, la branche e_2 de t_0 est associée à la coupure constituée des arêtes e_2, e_3, e_4 et e_6. L'ensemble des coupures associées aux branches d'un arbre t est appelé *ensemble des coupures fondamentales* de t. Celles de t_0, représentées sur la Figure 5.1, sont notées c_1, c_2 et c_3.



Arbre couvrant — Mailles fondamentales — Coupures fondamentales

FIG. 5.1 – Mailles et coupures fondamentales.

5.1.2 Système d'équations associé à un circuit

Le fonctionnement d'un mode d'une alimentation à découpage est entièrement décrit par le système d'équations obtenu en appliquant les lois des mailles et des nœuds ainsi que la loi d'Ohm. La loi des mailles stipule que la somme des tensions le long de toute maille est nulle et celle des nœuds que la somme des courants entrant (ou sortant) de tout nœud est nulle également. Il est important de remarquer que les équations issues de ces deux lois ne dépendent que de la façon dont les éléments sont connectés. Elles sont, en particulier, indépendantes de la nature des dipôles associés à chaque branche du circuit. Par contre, la loi d'Ohm exprime une relation entre le courant et la tension aux bornes de chaque élément.

A partir de ces trois lois, des équations qui relient les transformées de Laplace des variables correspondant aux tensions et courants dans chaque branche d'un circuit peuvent être posées. Elles forment le système d'équations *associé au circuit*. Pour l'expliciter, nous supposons, tout d'abord, que les charges initiales des condensateurs ont préalablement été modélisées par des sources de tension et les flux initiaux dans les inductances par des sources de courant. V_e et I_e désignent, par la suite, les vecteurs associés respectivement aux tensions et aux courants dans chaque branche du circuit. Parmi ces grandeurs, certaines sont connues et d'autres sont à déterminer. Pour les distinguer, V_e et I_e sont partitionnés comme suit, l'indice c désignant les sources de courant, p, les composants passifs et t, les sources de tension.

$$V_e = \begin{bmatrix} V_c \\ V_p \\ V_t \end{bmatrix} \tag{5.1}$$

$$I_e = \begin{bmatrix} I_c \\ I_p \\ I_t \end{bmatrix} \tag{5.2}$$

Les valeurs de V_t et de I_c sont connues car elles correspondent respectivement aux tensions imposées par les sources de tension et aux courants dans les sources de courant. Les autres grandeurs sont inconnues. La matrice des impédances Z_p associées aux composants passifs caractérise également le circuit. Celle-ci est diagonale car le circuit ne possède pas d'inductance couplée. Nous supposons également que le circuit ne contient ni maille de sources de tension, ni coupe de sources de courant. Si ce n'était pas le cas, la loi des mailles ou des nœuds exprimerait une relation linéaire entre les tensions ou courants de ces sources et donc violerait l'hypothèse d'indépendance.

Dans ces conditions, il existe un arbre t_0 contenant toutes les sources de tension et aucune source de courant. B_f et Q_f sont des matrices obtenues à partir des mailles et des coupes fondamentales de t_0. Elles sont respectivement appelées matrices des mailles et des coupures. Le système d'équations associé au circuit s'écrit alors :

$$B_f * V_e = O \tag{5.3}$$

$$Q_f * I_e = O \tag{5.4}$$

$$V_p = Z_p * I_p \tag{5.5}$$

La première équation traduit la loi des mailles, la seconde la loi des noeuds et la troisième la loi d'Ohm.

Remarque importante Grâce au système d'équations décrit ci-dessus, il est possible de montrer qu'un circuit qui n'est pas 2-connecté (cf définition §1.1.2) peut être décomposé en sous-circuits aux fonctionnements indépendants. En effet, Berge a prouvé qu'un graphe est 2-connecté si et seulement si il est connecté, possède plus de trois sommets et n'a aucun point d'articulation [Berge, 1973]. Ainsi, tout circuit C qui est connecté mais non 2-connecté possède au moins un point d'articulation. Supposons, sans perte de généralité, que C ne possède qu'un seul sommet de ce type. Ce dernier est alors le seul point commun des deux composants 2-connectés de C, notés C_1 et C_2. Soit C' le circuit obtenu en séparant C_1 et C_2 au point p, ce dernier devenant p' dans C_1 et p'' dans C_2. Soit ensuite C'' le circuit obtenu en insérant entre p' et p'' un dipôle quelconque D. Ce dipôle et toute branche B reliant virtuellement deux sommets a et b respectivement dans C_1 et C_2 et différents de p' et p'', forment une coupure de C''. Le courant dans B est nul par définition. D'après l'équation 5.4, le courant dans D est nul également et ceci quels que soient les composants de C_1 et C_2. Le circuit C peut donc être séparé au point p sans que son fonctionnement en soit modifié. Ce raisonnement est illustré par la Figure 5.2. Le point d'articulation p est dans ce cas le sommet v_4. La coupe considérée est constituée de l'arête (v_4', v_4'') et de l'arête (v_2, v_6). Aucun courant ne traverse (v_4', v_4'') et le circuit initial peut donc être séparé en v_4.

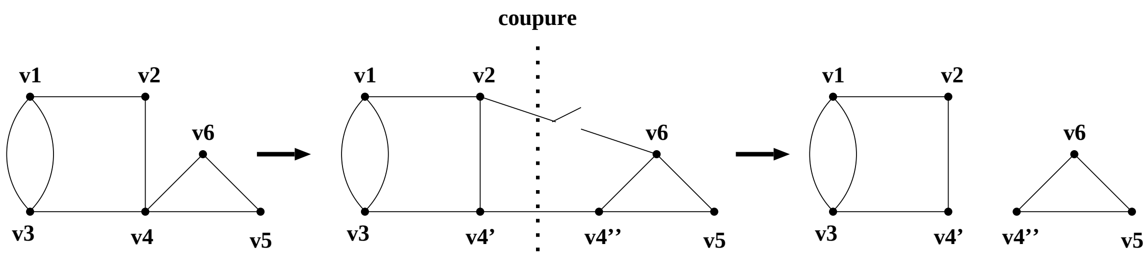


FIG. 5.2 – Un circuit non 2-connecté peut être décomposé en deux circuits aux fonctionnements indépendants.

5.1.3 Unicité de la solution

Swamy a montré que le système d'équations associé à un circuit C, possédant uniquement des résistances, des condensateurs, des inductances, des sources de courant et des sources de tension, admet une solution unique si et seulement si C possède un arbre couvrant qui contient toutes les sources de tension et aucune source de courant [Swamy and Thulasiraman, 1981]. En d'autres termes, le système d'équations associé à C admet une solution unique si et seulement si C ne contient ni maille de sources de tension, ni coupe de sources de courant.

Physiquement, un circuit qui possède de telles mailles ou de telles coupures est détruit. En effet, la somme des tensions le long d'une maille constituée de sources de tension n'est jamais strictement nulle en pratique. Dans ce cas, un courant de très grande valeur traverse ces sources et les détruit. De même, si un circuit possède une coupure de sources de courant, une tension de très grande valeur apparaît à leurs bornes et les endommage. Un circuit (ou mode) est dit *viable* s'il ne possède ni maille de sources de tension, ni coupure de sources de courant, ou s'il possède un arbre couvrant qui contient toutes les sources de tension et aucune source de courant.

La viabilité d'un circuit peut alors être testée par une simple recherche d'un arbre particulier dans l'ensemble de ses arbres couvrants. Cet ensemble peut être obtenu grâce à l'algorithme d'énumération proposé par Chen [Chen, 1971]. Ce résultat sera très largement utilisé par la suite pour détecter les modes des alimentations à découpage qui conduisent à la destruction du dispositif.

5.1.4 Équations d'état

L'état énergétique d'un circuit est entièrement décrit par les tensions aux bornes de ses condensateurs et les courants dans ses inductances. Ces variables sont les *variables d'état* du circuit et forment un ensemble noté X_C. Pour obtenir le système d'équations différentielles qui permet d'étudier leur évolution, un arbre couvrant particulier, appelé *arbre couvrant normal*, doit être choisi. Celui-ci est noté t_n et doit contenir toutes les sources de tension, aucune source de courant, autant de condensateurs que possible et aussi peu d'inductances que possible. C_i et L_d désignent alors respectivement les condensateurs et les inductances qui se trouvent dans t_n. Par contre, C_d et L_i désignent ceux présents dans le co-arbre associé à t_n. Il est important de noter que si le circuit ne possède aucune maille constituée uniquement de condensateurs et de sources de tension, l'ensemble C_d est vide. De même, L_d est vide si le circuit ne possède pas de coupure formée exclusivement d'inductances et de sources de courant. Cependant, dans le cas général L_d et C_d ne sont pas vides et l'établissement des équations d'état nécessite de distinguer quatre sous-ensembles de X_C. Le premier, noté V_{C_t} est l'ensemble des tensions aux bornes des éléments de C_i et le second, noté I_{L_c} est celui des courants dans les inductances de L_i. De même, V_{C_c} est l'ensemble des tensions aux bornes des éléments de C_d et I_{L_t} celui des courants dans les inductances de L_d. L'union de V_{C_t} et I_{L_c} forme l'ensemble des *variables indépendantes*. Au contraire, l'union de V_{C_c} et I_{L_t} forme l'ensemble des *variables dépendantes*. Les notations introduites au paragraphe 5.1.2 sont conservées. En particulier, les ensembles V_t et de I_c désignent respectivement les tensions aux bornes des sources de tension et les courants dans les sources de courant.

Swamy et Thulasiraman montrent que la dérivée des variables indépendantes est une fonction des grandeurs imposées par les sources ainsi que de la valeur des variables indépendantes [Swamy and Thulasiraman, 1981]. Les équations obtenues sont appelées *équations d'état* et constituent le système 5.6. Les matrices $\mathfrak{A}$, $\mathfrak{B}$ et $\mathfrak{C}$ sont obtenues à partir des cœfficients de la matrice des impédances du circuit Z_p et de la matrice de mailles B_f.

$$\frac{d}{dt}\begin{bmatrix} V_{C_t} \\ I_{L_c} \end{bmatrix} = \mathfrak{A} * \begin{bmatrix} V_{C_t} \\ I_{L_c} \end{bmatrix} + \mathfrak{B} * \begin{bmatrix} V_t \\ I_c \end{bmatrix} + \mathfrak{D} * \frac{d}{dt}\begin{bmatrix} V_t \\ I_c \end{bmatrix} \tag{5.6}$$

5.2 Résolution à l'aide des formules topologiques

Chen a décrit une méthode pour résoudre symboliquement le système d'équations associé à un type particulier de circuits, appelés 2-ports passifs [Chen, 1971]. Ses résultats, ainsi que le théorème de superposition, sont utilisés dans cette section pour résoudre le système d'équations associé à un circuit viable quelconque. Ce travail est à la base de l'algorithme détectant les composants d'un circuit qui échangent de l'énergie.

5.2.1 2-port passif

Définition

Un *2-port passif* (ou 2-port de type RLC) est un circuit composé exclusivement de résistances, de condensateurs et d'inductances (non couplées) et qui possède quatre bornes particulières. Deux d'entres elles sont arbitrairement appelées les entrées et sont notées r et s. Les deux autres sont les bornes dites de sortie et sont classiquement notées p et q. Le courant entrant par la borne r est noté i_{rs} et celui entrant par la borne p est noté i_{pq}. Les tensions aux bornes des entrées et des sorties sont, quant à elles, notées v_{rs} et v_{pq}. Les transformées de Laplace des grandeurs i_{rs}, i_{pq}, v_{rs} et v_{pq} sont respectivement notées I_{rs}, I_{pq}, V_{rs} et V_{pq}. La convention récepteur est enfin choisie pour l'entrée et pour la sortie comme indiqué sur la Figure 5.3.

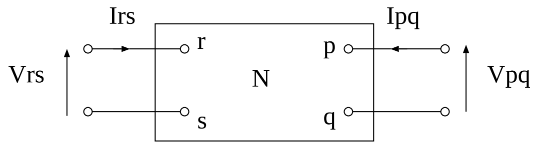


FIG. 5.3 – Convention de signe en entrée et sortie d'un 2-port.

Matrices associées

Un 2-port est caractérisé, indépendamment des dipôles qui sont lui connectés en entrée et en sortie, par sa *matrice d'impédance en circuit ouvert* et sa *matrice d'admittance en court-circuit*. La première, notée Y_{sc}, permet de calculer les courants I_{pq} et I_{rs} en fonction des tensions V_{pq} et V_{rs}. La seconde, notée Z_{oc}, permet de calculer les tensions V_{pq} et V_{rs} en fonction des courants I_{pq} et I_{rs}. Les coefficients de Y_{sc} et de Z_{oc} sont notés respectivement y_{ij} et z_{ij} avec i et j les indices de lignes et de colonnes. Les équations liant les courants et tensions en entrée et sortie d'un 2-port aux matrices qui le caractérisent sont reportées ci-dessous :

$$\begin{bmatrix} I_{rs} \\ I_{pq} \end{bmatrix} = Y_{sc} * \begin{bmatrix} V_{rs} \\ V_{pq} \end{bmatrix} \text{ avec } Y_{sc} = \begin{bmatrix} y_{11} & y_{12} \\ y_{21} & y_{22} \end{bmatrix}$$

$$\begin{bmatrix} V_{rs} \\ V_{pq} \end{bmatrix} = Z_{oc} * \begin{bmatrix} I_{rs} \\ I_{pq} \end{bmatrix} \text{ avec } Z_{oc} = \begin{bmatrix} z_{11} & z_{12} \\ z_{21} & z_{22} \end{bmatrix}$$

Impédances d'entrée et de sortie

Pour mesurer en pratique le coefficient z_{11}, il suffit de laisser les bornes p et q ouvertes et de connecter une source de tension entre r et s. z_{11} est alors le quotient de la transformée de Laplace de v_{rs} sur celle de la tension i_{rs}. C'est pourquoi z_{11} est appelé *impédance d'entrée (en circuit ouvert)* et est aussi noté Z_e. Le coefficient y_{11} est obtenu, quant à lui, en court-circuitant les bornes p et q et en connectant une source de courant entre r et s. Il est alors égal au quotient de la transformée de Laplace de i_{rs} sur celle de la tension v_{rs}. Ce cœfficient est appelé *admittance d'entrée en court-circuit* et est noté Y_e.

$$Z_e = \frac{V_{rs}}{I_{rs}}\bigg|_{i_{pq}=0} = z_{11} \tag{5.7}$$

$$Y_e = \frac{I_{rs}}{V_{rs}}\bigg|_{v_{pq}=0} = y_{11} \tag{5.8}$$

Paramètres de transfert

Pour obtenir le coefficient z_{21}, il suffit de laisser les bornes p et q en circuit ouvert et de connecter en entrée une source de courant. Le rapport de la transformée de Laplace de la tension aux bornes de p et q et de celle du courant entrant par r donne alors directement z_{21}. Ce dernier est alors appelé *impédance de transfert en circuit ouvert* et noté H_{vi}. De même, pour obtenir le coefficient y_{21}, il suffit de court-circuiter les bornes p et q et de connecter en entrée une source de tension. Le rapport de la transformée de Laplace du courant en sortie et de celle de la tension en entrée donne alors directement y_{21}. Ce dernier est alors appelé *admittance de transfert en court-circuit* et noté H_{iv}. Le rapport de la tension en entrée sur celle de la sortie lorsque celle-ci est en circuit ouvert, est, quant à lui, appelé *fonction de transfert en tension* et noté H_{vv}. Enfin, le rapport du courant en entrée sur celui en sortie lorsque celle-ci est en court-circuit est appelé *fonction de transfert en courant* et noté H_{ii}. L'expression des quatre paramètres de transfert ainsi définis est reportée ci-dessous :

$$H_{vi} = \frac{V_{pq}}{I_{rs}}\Big|_{i_{pq}=0} = z_{21} \tag{5.9}$$

$$H_{iv} = \frac{I_{pq}}{V_{rs}}\Big|_{v_{pq}=0} = y_{21} \tag{5.10}$$

$$H_{vv} = \frac{V_{pq}}{V_{rs}}\Big|_{i_{pq}=0} = \frac{z_{21} * y_{11}}{(1 - z_{21} * y_{12})} \tag{5.11}$$

$$H_{ii} = \frac{I_{pq}}{I_{rs}}\Big|_{v_{pq}=0} = \frac{y_{21} * z_{11}}{(1 - y_{21} * z_{12})} \tag{5.12}$$

5.2.2 Formules topologiques

Les coefficients de la matrice d'impédance en circuit ouvert et de la matrice d'admittance en court-circuit d'un 2-port, peuvent être déterminés par inspection directe du circuit. Les formules permettant d'obtenir ainsi les coefficients sont appelées *formules topologiques*. Ces dernières ont l'avantage de fournir les expressions simplifiées des coefficients. Elles permettent également d'exprimer l'impédance d'entrée, l'impédance de sortie et les paramètres de transfert d'un 2-port.

2-arbres et produit des admittances

Les coefficients des matrices d'impédance en circuit ouvert et d'admittance en court-circuit d'un 2-port de type RLC sont obtenus à partir de l'ensemble de leurs arbres et de leurs 2-arbres. Ces derniers sont des sous-graphes couvrants possédant deux composants et ne contenant aucune maille. Un des deux composants (les deux dans les cas triviaux) peut être réduit à un noeud isolé. Un 2-arbre contenant le sommet p dans l'un de ses composants et le sommet q dans son autre composant est, par convention, noté $t_{p,q}$. Plus généralement, $T_{\{s_1,\ldots,s_k\},\{s_{k+1},\ldots,s_n\}}$ désigne l'ensemble des 2-arbres d'un circuit ayant les sommets $\{s_1, \ldots, s_k\}$ et $\{s_{k+1}, \ldots, s_n\}$ dans deux composants distincts. La Figure 5.4 montre, par exemple, un circuit et les trois 2-arbres constituant $T_{p,q}$.

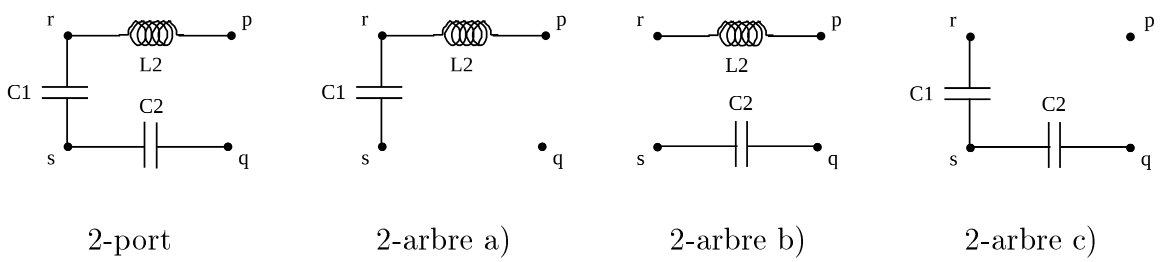


FIG. 5.4 – Un 2-port et trois de ses 2-arbres.

A chacun de ces arbres ou 2-arbres t est préalablement associé un coefficient. Celui-ci, noté $y(t)$, est le produit des admittances associées aux arêtes de t. Si le sous-graphe ne possède aucune arête, $y(t)$ est par définition égal à l'unité. Le coefficient associé au 2-arbre a) de la Figure 5.4 est par exemple égal à C_1/L_2.

Cœfficients des matrices d'impédance et d'admittance

L'application des formules topologiques nécessite l'introduction d'un circuit supplémentaire, noté N' et obtenu à partir du circuit N en fusionnant les sommets r et s puis les sommets p et q. On pose alors, avec T et T' désignant respectivement l'ensemble des arbres couvrants de N et de N' :

$$V = \sum_{t \in T} y(t)$$
$$U = \sum_{t \in T'} y(t)$$

$$W_{\{s_1,\ldots,s_k\},\{s_{k+1},\ldots,s_n\}} = \begin{cases} \sum_{t \in T_{\{s_1,\ldots,s_k\},\{s_{k+1},\ldots,s_n\}}} y(t) & \text{si } T_{\{s_1,\ldots,s_k\},\{s_{k+1},\ldots,s_n\}} \neq \emptyset \\ 0 & \text{sinon} \end{cases}$$

V et U sont donc respectivement les sommes des produits des admittances associées aux arêtes des arbres couvrants de N et de N'. De même, $W_{\{s_1,\ldots,s_k\},\{s_{k+1},\ldots,s_n\}}$ est la somme des produits des admittances associées aux arêtes des 2-arbres couvrants de N ayant les sommets $\{s_1,\ldots,s_k\}$ et $\{s_{k+1},\ldots,s_n\}$ dans deux composants distincts. Cette grandeur est nulle si l'ensemble des 2-arbres est vide. Les coefficients des matrices Y_{sc} et Z_{oc} sont enfin obtenus en appliquant les formules suivantes :

$$y_{11} = \frac{W_{p,q}}{U} \tag{5.13}$$

$$y_{12} = y_{21} = \frac{(W_{rq,s} - W_{rp,s})}{U} \tag{5.14}$$

$$y_{22} = \frac{W_{r,s}}{U} \tag{5.15}$$

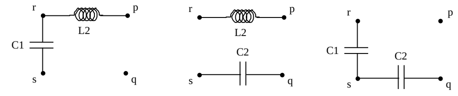
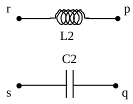
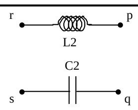
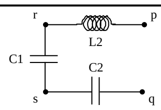
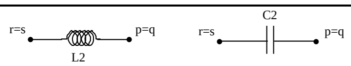
$$z_{11} = \frac{W_{r,s}}{V} \tag{5.16}$$

$$z_{12} = z_{21} = \frac{(W_{rp,s} - W_{rq,s})}{V} \tag{5.17}$$

$$z_{22} = \frac{W_{p,q}}{V} \tag{5.18}$$

Exemple Dans le Tableau 5.1, sont reportés les arbres et 2-arbres utilisés pour appliquer les formules topologiques au 2-port de la Figure 5.4. Les sommes des produits des admittances associées à ces arbres sont reportées dans la troisième colonne. En appliquant 5.17, on obtient par exemple $z_{12} = -C_2 * p/(1 + L_2 * C_2 * p^2)$.

TAB. 5.1 – Arbres et 2-arbres utilisés pour appliquer les formules topologiques.

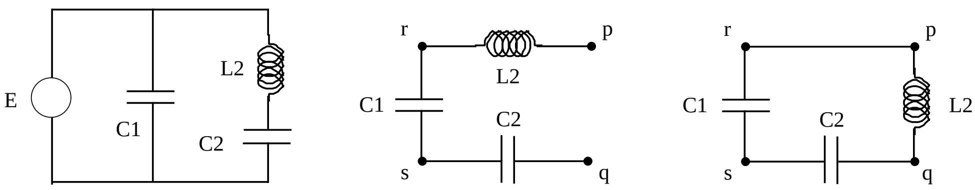
Ensemble	Arbres constituant l'ensemble	Cœfficient associé
$T_{p,q}$		$W_{p,q} = (C_1 + C_2 + L_2 * C_1 * C_2 * p^2)/L_2$
$T_{rq,s}$	$\emptyset$	$W_{rq,s} = 0$
$T_{rp,s}$		$W_{rp,s} = C_2/L_2$
$T_{r,s}$		$W_{r,s} = C_2/L_2$
T		$V = (C_1 * C_2 * p)/L_2$
T'		$U = (1 + L_2 * C_2 * p^2)/(L_2 * p)$

5.2.3 Cas des circuits possédant une seule source

Les formules topologiques sont utilisées dans ce paragraphe pour calculer les tensions et les courants dans un circuit C composé d'une source S, de résistances, d'inductances et de condensateurs. La détermination du courant ou de la tension dans la source S découle immédiatement de l'étude des 2-ports et de leurs formules topologiques. En effet, si S est une source de courant, il suffit de considérer le 2-port, noté $R_S(C)$, ayant pour entrée les bornes de la source et pour sortie les bornes d'un dipôle passif de C quelconque. La tension aux bornes de S est alors égale au produit de l'impédance d'entrée en circuit ouvert de $R_S(C)$ par la valeur du courant imposé par S. Par contre, si S est une source de tension, il faut considérer le 2-port, noté $O_S(C)$, ayant pour entrée les bornes de la source et pour sortie, les deux connexions obtenues en ouvrant C en une des bornes d'un dipôle quelconque de C. Le courant dans S est alors égal au produit de l'admittance d'entrée en court-circuit de $O_S(C)$ par la valeur de la tension imposée par S.

Pour déterminer les courants et les tensions dans les éléments passifs du circuit, d'autres 2-ports doivent être employés. En effet, pour calculer le courant I_D traversant un dipôle passif D, il faut considérer le 2-port, noté ${T_D}^S(C)$, ayant pour entrée les bornes de la source S (qui, elle, est placée hors du 2-port) et pour sortie les deux connexions obtenues en ouvrant C en une des bornes de D. Si S est une source de tension, la valeur de I_D est alors le produit de l'admittance de transfert en court-circuit de ${T_D}^S(C)$ et de la tension aux bornes de S ; si S est une source de courant, la valeur de I_D est le produit de la fonction de transfert en courant de ${T_D}^S(C)$ par le courant dans la source S. Pour calculer la tension V_d aux bornes de D, il suffit de considérer le 2-port, noté ${Q_D}^S(C)$, ayant pour entrée les bornes de la source et pour sortie les bornes de D (avec D placé dans le 2-port). Si S est une source de tension, la valeur de V_D est alors le produit de la fonction de transfert en tension de ${Q_D}^S(C)$ et de la tension aux bornes de S ; si S est une source de courant, la valeur de V_D est le produit de l'impédance de transfert en circuit ouvert de ${Q_D}^S(C)$ par le courant dans la source S.

Exemple Si l'on considère le circuit C de la Figure 5.5 et que l'on désire calculer le courant dans le condensateur C_2, le 2-port ${T_{C_2}}^E(C)$ de la même figure doit être considéré, et son admittance de transfert en court-circuit H_{iv} doit être calculée. Si l'on désire, par contre, déterminer la tension aux bornes de l'inductance L_2, c'est le 2-port ${Q_{L_2}}^E(C)$ qu'il faut considérer et sa fonction de transfert en tension H_{vv} qui doit être calculée.



Circuit C 2-port ${T_{C_2}}^E(C)$ 2-port ${Q_{L_2}}^E(C)$

FIG. 5.5 – Circuit et 2-ports associés pour utiliser les formules topologiques.

5.2.4 Cas des circuits quelconques

Le théorème de superposition permet d'appliquer la méthode du paragraphe précédent aux circuits composés d'un nombre quelconque de sources de tension et de courant indépendantes, de résistances, d'inductances et de condensateurs. Ce théorème s'applique car tous ces dipôles sont linéaires. Il stipule que le courant dans une branche d'un circuit est la somme des courants imposés dans cette branche par chaque source, toutes les autres sources étant éteintes par ailleurs. Il en est de même pour les tensions.

Par conséquent, il suffit de calculer successivement les tensions ou courants créés par chaque source puis de faire la somme de chacune de ces contributions. Cependant, un cas n'a pas été envisagé dans le paragraphe précédent. Il s'agit du calcul de la contribution d'une source S_1 dans l'élaboration de la tension ou du courant dans un autre source S_2 (éteinte). Dans ce cas, le 2-port à considérer est constitué des dipôles passifs, et ses bornes d'entrée et de sortie sont respectivement celles de S_1 et celles de S_2. Ce 2-port est noté ${P_{S_1}}^{S_2}(C)$. Le calcul des courants et tensions se fait alors conformément aux cas décrits précédemment.

Soit un circuit C dont l'ensemble des sources de courant est noté S_f et dont l'ensemble des sources de tension est noté S_e. On note $R'_S(C)$, ${T'_D}^S(C)$, ${Q'_D}^S(C)$ et ${P'_{S_1}}^{S_2}(C)$ les 2-ports obtenus à partir de C en appliquant les transformations décrites précédemment puis en éteignant toutes leurs sources. Les formules 5.19, 5.20, 5.21 et 5.22 permettent alors de calculer respectivement le courant et la tension aux bornes d'un dipôle passif de C, le courant dans une source de tension et la tension aux bornes d'une source de courant.

$$J_D = \sum_{E_j \in S_e} H_{iv}({T'_D}^{E_j}(C)) * E_j + \sum_{I_j \in S_f} H_{ii}({T'_D}^{I_j}(C)) * I_j \tag{5.19}$$

$$V_D = \sum_{E_j \in S_e} H_{vv}({Q'_D}^{E_j}(C)) * E_j + \sum_{I_j \in S_f} H_{vi}({Q'_D}^{I_j}(C)) * I_j \tag{5.20}$$

$$J_E = \sum_{E_j \in S_e, E_j \neq E} H_{iv}({P'_E}^{E_j}(C)) * E_j + \sum_{I_j \in S_f} H_{vi}({P'_E}^{I_j}(C)) * I_j + Y_e(O'_E(C)) * E \tag{5.21}$$

$$V_I = \sum_{E_j \in S_e} H_{vv}({P'_I}^{E_j}(C)) * E_j + \sum_{I_j \in S_f, I_j \neq I} H_{ii}({P'_I}^{I_j}(C)) * I_j + Z_e(R'_I(C)) * I \tag{5.22}$$

Remarque : Le calcul des paramètres de transfert peut être évité dans de nombreux cas. En effet, la représentation par composants-connexions d'un 2-port X', obtenu en éteignant certaines sources d'un 2-port X, peut être déterminée à partir de la représentation de X. A cet effet, les sommets des sources de tension éteintes sont fusionnés et les arêtes correspondant à ces sources sont supprimées, puis les arêtes correspondant aux sources de courants éteintes sont supprimées. L'extinction des sources entraîne des modifications topologiques de X importantes. D'après la remarque du paragraphe 5.1.2, si ce 2-port n'est pas 2-connecté, il peut être décomposé en sous-circuits aux fonctionnements indépendants. Par conséquent, si deux dipôles D_1 et D_2 ne sont pas dans la même composante 2-connexe de X', les paramètres de transferts sont nuls. Il n'est pas nécessaire de les calculer dans ce cas, qui est, par ailleurs, très souvent rencontré. Un algorithme de décomposition des graphes en ses composantes 2-connexes est décrit dans la littérature [Tarjan, 1972].

5.3 Système hybride associé à une alimentation à découpage

D'après le paragraphe 1.2.2, le fonctionnement d'une alimentation à découpage est décrit comme une succession de modes où les grandeurs évoluent continûment et de sauts discrets. Or, les systèmes qui présentent un tel fonctionnement sont communément appelés systèmes dynamiques hybrides. Ils font l'objet d'études depuis plusieurs années car ils permettent de modéliser de nombreux systèmes physiques, d'analyser leur fonctionnement ou de les contrôler. Nous désirons appliquer les résultats de ces travaux aux circuits de l'électronique de puissance. A cet effet, un modèle de systèmes hybrides est tout d'abord présenté. Puis, une méthode originale permettant de déterminer ce modèle pour une alimentation à découpage quelconque est proposée. Nous montrons, ensuite, sur un exemple, qu'un des outils proposés permet de déterminer l'ensemble des fonctionnements d'un circuit. Nous discutons enfin de la généralité de l'approche.

5.3.1 Définition

Grossman et ses collaborateurs ont passé en revue les différents modèles de systèmes hybrides proposés dans la littérature [Grossman *et al.*, 1993]. Nous montrerons dans les paragraphes suivants, que le modèle élaboré par Alur et ses collègues est particulièrement adapté pour étudier les alimentations à découpage [Alur *et al.*, 2000]. Par la suite, si U est un ensemble, alors 2^U désigne l'ensemble des sous-ensembles de U. De même, si W est un ensemble de variables, $\mathbf{W}$ désigne l'ensemble de valeurs que peuvent prendre ces variables et $[W]$ le vecteur ligne constitué des variables de W. La définition d'un système hybride proposée par Alur et ses collaborateurs est alors la suivante :

Définition 2 *Un système hybride est un t-uple $H = \{X_D, n, X_C, V, X_0, F, I, G, R\}$ tel que :*

- X_D *est un ensemble fini de modes.*
- n *un entier positif appelé la dimension de H.*
- X_C *un ensemble de variables continues telles que $\mathbf{X_C} = \Re^n$. L'espace d'état de H est alors $\mathbf{X} = X_D \times \mathbf{X_C}$. Par suite, tout état de H est un couple $(q, x) \in \mathbf{X}$ avec $q \in X_D$ la partie discrète de l'état et $x \in \Re^n$ sa partie continue.*
- V *est un ensemble fini de m variables d'entrée. On suppose que $\mathbf{V} \subseteq \Re^m$.*
- $X_0 \subseteq \mathbf{X}$ *est l'ensemble des états initiaux.*
- $F : \mathbf{X} \to 2^{\Re^{n+m}}$ *est le champ de vecteur associé à l'état (q, x). On a donc $\dot{x} = F(q, x)$.*
- $E \subseteq X_D \times X_D$ *est l'ensemble des transitions discrètes.*
- $I : X_D \to 2^{\Re^n}$ *assigne à chaque mode $q \in X_D$ un ensemble invariant $I(q) \subseteq \Re^n$ qui contraint la valeur de la partie continue de l'état pour un mode donné q.*
- $G : E \to X_D \times 2^{\Re^n}$ *assigne à chaque transition discrète $e = (q_1, q_2)$ un ensemble de garde de la forme $\{q_1\} \times U$ avec $U \subseteq I(q_1)$.*
- $R : E \to X_D \times 2^{\Re^n}$ *assigne à chaque transition discrète $e = (q_1, q_2)$ un ensemble de réinitialisation de la forme $\{q_2\} \times W$ avec $W \subseteq I(q_2)$.*

Le fonctionnement d'un système hybride commence en un point initial $(q_0, x_0) \in X_0$. Les variables de X_C évoluent alors dans l'ensemble invariant $I(q_0)$ suivant le champ de vecteur $F(q_0, x)$. Si, durant cette évolution continue, le flot atteint l'ensemble de garde $G(e)$ avec e la transition discrète de q_0 à q_1, alors le système peut passer instantanément de q_0 à q_1, les valeurs des variables étant initialisées à la valeur de réinitialisation $R(e)$. Celles-ci peuvent ensuite évoluer dans l'état discret q_1 suivant le champ de vecteur $F(q_1, x)$. Dans la section suivante, une méthode originale, qui permet de calculer le t-uple de la définition 2 pour une alimentation à découpage, est proposée.

5.3.2 Détermination du système hybride

Contrairement aux hypothèses générales formulées dans le paragraphe 1.3.3, les interrupteurs pris en considération dans cette partie ne sont pas forcément parfaits. Cependant, nous supposons que leurs commutations s'effectuent à zéro de courant et/ou à zéro de tension. Ces termes seront définis précisément dans le paragraphe 6.3.3. Les notations introduites dans le paragraphe 5.1.4 sont reprises.

Modes

La fermeture ou l'ouverture des interrupteurs d'une alimentation à découpage peut court-circuiter une source de tension ou annuler le courant dans une source de courant. De tels modes ne sont pas viables car, d'après le paragraphe 5.1.3, ils peuvent provoquer la destruction du dispositif. Par exemple, le mode où les interrupteurs S_1 et S_2 du circuit de la Figure 1.3 sont simultanément ouverts n'est pas viable car la source de courant est en circuit ouvert. De même, le mode où les deux interrupteurs sont fermés n'est pas viable car la source de tension est court-circuitée. Par contre, les deux autres modes de ce circuit sont viables. Ces quatre modes sont représentés sur la Figure 5.6.

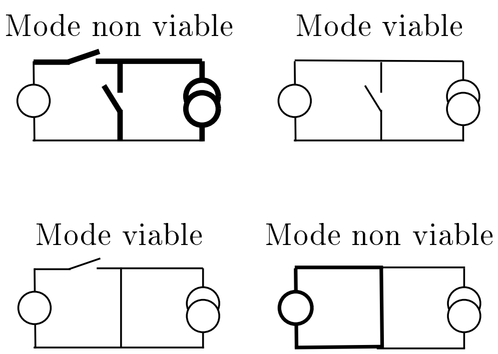


FIG. 5.6 – Les quatre modes du hacheur de la Figure 1.3.

Par conséquent, l'ensemble X_D des modes du système hybride associé à une alimentation à découpage est l'ensemble de ses modes viables. Par la suite, S désigne l'ensemble des interrupteurs du circuit et $Etat(s)$ l'état de l'interrupteur $s \in S$. Comme ces composants ne peuvent être qu'ouverts ou fermés, on a $Etat(s) \in \{ON, OFF\}$. Les modes d'un circuit sont alors notés $q = \{\bigwedge_{s \in S}(s = Etat(s))\}$.

Espace d'état et champ de vecteur

D'après l'hypothèse formulée dans le paragraphe 1.3.3, les variables d'état sont continues. Ces grandeurs forment donc l'ensemble X_C du système hybride. X_0 est alors associé au mode initial et aux conditions initiales des composants réactifs. Le système hybride d'un circuit ayant n_C condensateurs et n_L inductances est ainsi de dimension $n = n_C + n_L$. Les grandeurs qui influencent l'évolution des variables d'état sont les tensions aux bornes des sources de tension et les courants qui traversent les sources de courant. Ces grandeurs constituent donc l'ensemble des variables d'entrées V.

Le champ de vecteur $F(q,x)$ d'un mode q donné exprime une relation entre les grandeurs d'entrée, les variables d'état et leurs dérivées. Pour déterminer ce champ de vecteur, les équations d'état sont utilisées. Comme les sources sont supposées constantes, elles permettent d'obtenir les équations différentielles 5.23, avec $X_i(q) \subseteq X_C$ et $X_d(q) \subseteq X_C$ respectivement l'ensemble des variables indépendantes et dépendantes du mode q. Puis, par application de la loi des mailles et des nœuds, l'équation 5.24, où les matrices $\mathfrak{F}_\mathfrak{q}$ et $\mathfrak{G}_\mathfrak{q}$ sont composées exclusivement de 0, de 1 et de -1, est obtenue. Cette équation exprime le fait que les courants dans les éléments de $L_d(q)$ dépendent des courants dans les inductances de $L_i(q)$ et de ceux imposés par les sources de courant et que les tensions dans les éléments de $C_d(q)$ dépendent de la tension dans les sources de tension et de la tension aux bornes des condensateurs de $C_i(q)$. Ces deux équations permettent d'obtenir l'équation 5.25 qui exprime la dérivée des grandeurs de $X_d(q)$ en fonction des grandeurs de $X_i(q)$ et des variables d'entrée. Comme $X_C = X_i(q) \cup X_d(q)$, les équations 5.23 et 5.25 donnent ainsi l'expression du champ de vecteur $F(q,x)$.

$$[\dot{X_i(q)}]^t = \mathfrak{A}_\mathfrak{q} * [X_i(q)]^t + \mathfrak{B}_\mathfrak{q} * [V]^t \tag{5.23}$$

$$[X_d(q)]^t = \mathfrak{F}_\mathfrak{q} * [X_i(q)]^t + \mathfrak{G}_\mathfrak{q} * [V]^t \tag{5.24}$$

$$[\dot{X_d(q)}]^t = \mathfrak{F}_\mathfrak{q} * \mathfrak{A}_\mathfrak{q} * [X_i(q)]^t + \mathfrak{F}_\mathfrak{q} * \mathfrak{B}_\mathfrak{q} * [V]^t \tag{5.25}$$

Invariants

D'après le paragraphe précédent, pour un mode q donné, les variables d'état (dépendantes) évoluent dans le sous-espace défini par l'équation 5.24. Celui-ci, noté $D(q)$, est appelé *sous-espace de définition* associé au mode q. Il est important de remarquer que

$D(q)$ est égal à $\Re^n$ lorsque toutes les variables d'état sont indépendantes. D'après le paragraphe 1.2.2, tous les interrupteurs du circuit doivent également rester sur leur caractéristique statique lors de l'évolution des grandeurs continues. On note $I(s = ON)$ la partie de la caractéristique statique de l'interrupteur s qui correspond à l'état où il est fermé et $I(s = OFF)$ celle qui correspond à l'état où il est ouvert. L'invariant associé au mode q est alors défini comme suit :

Définition 3 *L'invariant $I(q)$ associé à un état $q = \bigwedge_{s \in Int}(s = Etat(s))$ est l'ensemble des points inclus dans l'espace de définition $D(q)$ tels que tous les interrupteurs se trouvent sur leur caractéristique statique. $I(q)$ est donc le sous-espace :*
$$I(q = \bigwedge_{s \in S}(s = Etat(s))) = (\bigcap_{s \in S} I(s = Etat(s))) \bigcap D(q)$$

Il est possible que l'invariant d'un mode q soit vide. Si ce n'est pas le cas, $I(q)$ est ensuite subdivisé en plusieurs sous-espaces dans lesquels certains interrupteurs sont susceptibles de changer d'état.

Sous-espace de déclenchement

La transition discrète qui fait passer le système de l'état q à l'état q' est notée $e_{q \to q'}$. Cette transition est due exclusivement aux commutations des interrupteurs. L'ouverture et la fermeture d'un interrupteur s sont respectivement notées $\sigma_{s \to OFF}$ et $\sigma_{s \to ON}$. Si $S_s \subseteq S$ désigne l'ensemble des interrupteurs qui changent d'état lors de la transition $e_{q \to q'}$, celle-ci est notée $\bigwedge_{s \in S_s} \sigma_{s \to G}$ avec $G = ON$ si l'interrupteur s se ferme et $G = OFF$ s'il se bloque. D'après le paragraphe 1.2.2, ces commutations n'ont lieu que si s est sur sa caractéristique dynamique. On note $B(\sigma_{s \to ON})$ la partie de cette caractéristique où s est susceptible de se fermer et $B(\sigma_{s \to OFF})$ celle où il est susceptible de s'ouvrir. Le sous-espace de l'invariant dans lequel cette transition peut avoir lieu est appelé *sous-espace de déclenchement* et est défini comme suit :

Définition 4 *Le sous-espace de déclenchement $B(e_{q \to q'})$ de la transition $e_{q \to q'} = \bigwedge_{s \in S_s} \sigma_{s \to G}$ est le sous-espace de $I(q)$ tel que tous les interrupteurs qui changent d'état lors de $e_{q \to q'}$ sont sur leur caractéristique dynamique. Il a donc pour expression :*
$$B(e_{q \to q'} = \bigwedge_{s \in S_s} \sigma_{s \to G}) = (\bigcap_{s \in S_s} B(\sigma_{s \to G})) \bigcap I(q) \text{ avec } G \in \{ON, OFF\}.$$

Espace de garde et de réinitialisation

Si, lors d'un mode q, les variables atteignent le sous-espace de déclenchement de la transition permettant de passer au mode q' et que la transition a lieu, le système passe instantanément de l'état (x, q) avec $x \in I(q)$ à l'état (x', q') avec $x' \in I(q')$. Comme les variables ne subissent pas de discontinuités, on a $x = x'$. Par conséquent, le sous-espace de $I(q)$ qui permet de passer de q à q' est inclus dans $I(q')$.

Définition 5 *L'espace de garde $G(e_{q \to q'})$ de la transition $e_{q \to q'}$ est le sous-espace de $B(e_{q \to q'})$ inclus dans $I(q')$. $G(e_{q \to q'})$ est donc le sous-espace :*
$G(e_{q \to q'}) = B(e_{q \to q'}) \bigcap I(q')$.

L'espace de réinitialisation $R(e_{q \to q'})$ associé à la transition $e_{q \to q'}$ est le sous-espace de $I(q')$ qui peut être atteint par les variables après la transition de q à q'. Cet espace est donc égal à l'espace de garde de $e_{q \to q'}$. Il est important de noter que l'ensemble de garde d'une transition peut être vide. Celle-ci ne peut alors pas avoir lieu.

Exemple : le hacheur série quasi-résonnant

L'exemple utilisé pour illustrer le calcul du système hybride est le circuit de la Figure 5.7. Il est communément appelé hacheur série quasi-résonnant [Ferrieux and Forest, 1994]. Les sources E et I sont constantes et de valeurs strictement positives.

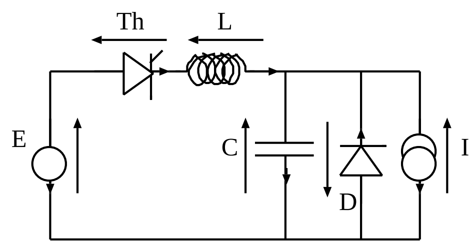


FIG. 5.7 – Hacheur série quasi-résonnant.

Les variables d'entrées de ce hacheur sont la tension e aux bornes de la source E et le courant i traversant I. On a donc $V = \{e, i\}$. Ce circuit possède deux variables d'état qui sont u_c, la tension aux bornes de C et i_l, le courant dans L. Ainsi, l'ensemble des variables continues X_C est égal à $\{u_c, i_l\}$ et le système hybride est de dimension deux. Les interrupteurs ne peuvent en aucun cas court-circuiter la source de tension ou laisser la source de courant en circuit ouvert. Par conséquent, ce hacheur ne possède que des modes viables. L'ensemble de ces modes est $X_D = \{(T_h = ON \wedge D = ON), (T_h = ON \wedge D = OFF), (T_h = OFF \wedge D = OFF), (T_h = OFF \wedge D = ON)\}$. Pour simplifier la notation, ils seront respectivement notés q_{11}, q_{10}, q_{00},q_{01}. L'état initial d'un tel circuit est égal à (q_{01}, x_0) avec $x_0 = (u_c = 0, i_l = 0)$.

Les champs de vecteur et les sous-espaces de définition sont reportés dans le Tableau 5.2. On peut noter que le sous-espace de définition associé au mode q_{10} est égal à $\Re^2$ car il existe un arbre normal contenant les deux sources et les deux éléments réactifs.

TAB. 5.2 – Champs de vecteur et sous-espaces de définition pour les quatre modes du hacheur série quasi-résonnant.

Mode	Champ de vecteur	Sous-espace de définition
q_{00}	$F(q_{00}, x) = \{\dot{u}_c = -i/C, \dot{i}_l = 0\}$	$D(q_{00}) = \{x \in \Re^2 \| i_l = 0\}$
q_{01}	$F(q_{01}, x) = \{\dot{u}_c = 0, \dot{i}_l = 0\}$	$D(q_{01}) = \{x \in \Re^2 \| u_c = 0, i_l = 0\}$
q_{11}	$F(q_{11}, x) = \{\dot{u}_c = 0, \dot{i}_l = e/L\}$	$D(q_{11}) = \{x \in \Re^2 \| u_c = 0\}$
q_{10}	$F(q_{10}, x) = \{\dot{u}_c = (i_l - i)/C, \dot{i}_l = (e - u_c)/L\}$	$D(q_{11}) = \Re^2$

Les invariants et les ensembles de garde sont, quant à eux, reportés dans le Tableau 5.3. Ces sous-espaces sont obtenus en exprimant les valeurs des tensions aux bornes des interrupteurs ouverts et les courants dans les interrupteurs fermés en fonction des variables d'état et des valeurs des sources. Lorsque l'ensemble de garde est vide, la transition associée ne peut pas avoir lieu. C'est le cas, par exemple, de la transition de q_{01} vers q_{00}. En effet, dans le mode q_{01}, le courant qui traverse la diode est égal au courant dans la source I. Comme ce courant ne s'annule pas, la diode ne peut pas se bloquer spontanément et le système ne peut pas atteindre q_{00} directement.

L'énumération du t-uple caractérisant un système hybride H n'est pas très parlante. C'est pourquoi, ces systèmes sont souvent représentés par des graphes, chaque sommet du graphe étant associé à un mode du circuit et chaque arête à une transition associée à un sous-espace de garde non vide. Celui de la Figure 5.8 représente, par exemple, le système hybride associé au hacheur série quasi-résonnant.

TAB. 5.3 – Invariants et ensemble de garde pour les quatre modes du hacheur série quasi-résonnant.

Invariant	Ensembles de gardes
$I(q_{00}) = \{x \in \Re^2 \mid u_c \geq 0, i_l = 0\}$	$G(e_{q_{00}\to q_{01}}) = \{x \in \Re^2 \mid u_c \geq 0, i_l = 0\}$ $G(e_{q_{00}\to q_{11}}) = \{x \in \Re^2 \mid e \geq u_c, u_c \geq 0, i_l = 0\}$ $G(e_{q_{00}\to q_{10}}) = \{x \in \Re^2 \mid u_c = 0, i_l = 0\}$
$I(q_{01}) = \{x \in \Re^2 \mid u_c = 0, i_l = 0\}$	$G(e_{q_{01}\to q_{00}}) = \emptyset$ $G(e_{q_{01}\to q_{11}}) = \{x \in \Re^2 \mid u_c = 0, i_l = 0\}$ $G(e_{q_{01}\to q_{10}}) = \emptyset$
$I(q_{11}) = \{x \in \Re^2 \mid u_c = 0, i_l \geq 0, i - i_l \geq 0\}$	$G(e_{q_{11}\to q_{00}}) = \emptyset$ $G(e_{q_{11}\to q_{01}}) = \{x \in \Re^2 \mid u_c = 0, i_l = 0\}$ $G(e_{q_{11}\to q_{10}}) = \{x \in \Re^2 \mid u_c = 0, i_l = i\}$
$I(q_{10}) = \{x \in \Re^2 \mid u_c \geq 0, i_l \geq 0\}$	$G(e_{q_{10}\to q_{00}}) = \{x \in \Re^2 \mid u_c = 0, i_l = 0\}$ $G(e_{q_{10}\to q_{01}}) = \{x \in \Re^2 \mid u_c = 0, i_l = 0\}$ $G(e_{q_{10}\to q_{11}}) = \{x \in \Re^2 \mid i \geq i_l, i_l \geq 0, u_c = 0\}$

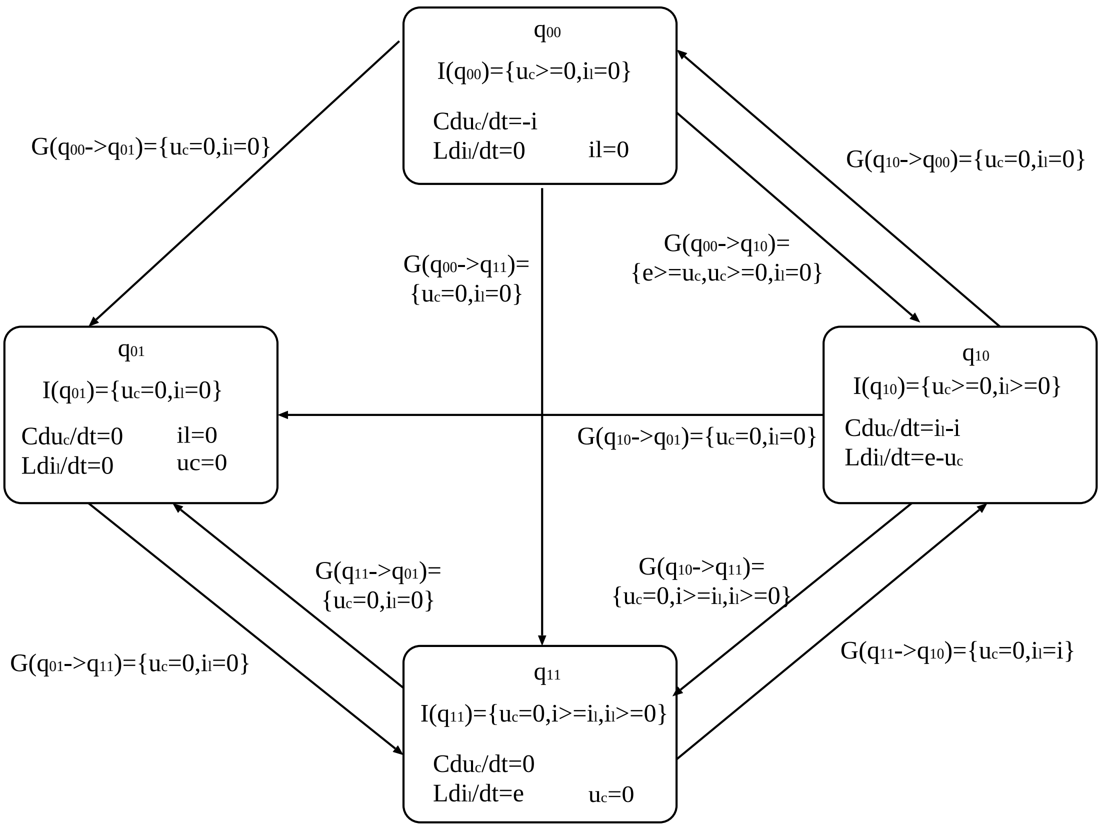


FIG. 5.8 – Système hybride associé au hacheur série quasi-résonnant.

5.3.3 Bi-simulation

Présentation

Les outils classiques d'analyse des circuits de l'électronique de puissance sont essentiellement des outils de simulation numérique. Ces derniers calculent les formes d'onde des grandeurs du circuit pour un fonctionnement donné, c'est-à-dire pour une valeur précise des sources, des conditions initiales et pour une seule commande des interrupteurs. Pour analyser plusieurs fonctionnements du circuit à l'aide de ces outils, il est donc nécessaire d'effectuer plusieurs simulations en modifiant à chaque fois la valeur des sources, des conditions initiales et la commande des interrupteurs. Pour tenter de trouver un fonctionnement périodique du circuit, il est alors possible de mettre en œuvre un algorithme qui choisit ces différents paramètres au hasard. Mais, dans ces conditions, la probabilité d'en trouver un est extrêmement faible. Et si plusieurs d'entre eux sont malgré tout trouvés, rien ne permet d'affirmer que ce sont les seuls car il existe une infinité de fonctionnements. Il est donc très difficile d'utiliser cette approche pour tester si un circuit composé d'interrupteurs, de sources et de composants passifs est un circuit de l'électronique de puissance.

Des outils élaborés ont été développés pour analyser le comportement des systèmes hybrides. Certains de ces outils permettent de partitionner l'espace d'état en un nombre fini d'éléments, chaque élément regroupant des points aux propriétés dynamiques communes. Cette opération de segmentation de l'espace, appelée *bi-simulation*, permet alors de raisonner non plus sur un espace d'état infini mais sur un ensemble fini de sous-espaces. L'étude des transitions permises entre chacun de ces sous-espaces permet d'envisager l'ensemble des fonctionnements du circuit. Alur et ses collègues ont décrit précisément le formalisme utilisé ainsi que l'algorithme de bi-simulation [Alur *et al.*, 2000].

Bi-simulation du hacheur série quasi-résonnant

Pour illustrer l'approche proposée par Alur et ses collaborateurs, la bi-simulation du hacheur série quasi-résonnant est proposée dans ce paragraphe. La première étape de l'algorithme consiste à partitionner l'espace d'état pour faire apparaître les ensembles de garde et les invariants de chaque mode du système hybride associé au circuit. Ce partitionnement est présenté à gauche sur la Figure 5.9 et scinde l'espace d'état en sept sous-espaces.

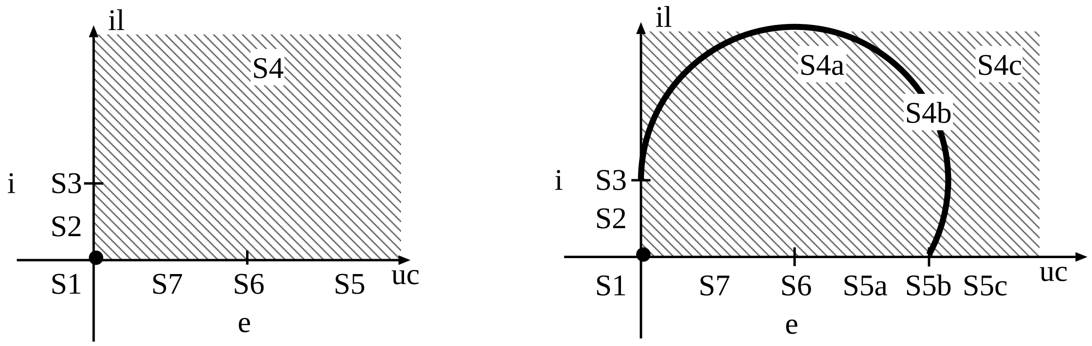


FIG. 5.9 – Initialisation du partitionnement de l'espace d'état et premier raffinement.

Cette partition est ensuite raffinée en calculant les points atteignables à partir de chacun de ces sous-espaces. Par exemple, l'ensemble des points atteignables à partir de S3 en suivant le champ de vecteur de l'état q_{10} est représenté en gras sur le schéma de droite de la Figure 5.9. Cette trajectoire partitionne S4 en trois sous-espaces S4a, S4b et S4c. Elle partitionne également S5 en trois sous-espaces S5a, S5b et S5c. En procédant de même pour tous les sous-espaces, la partition de la Figure 5.10 est obtenue. Il est important de remarquer que si deux points sont éléments du même secteur, alors les trajectoires décrites à partir de ces derniers atteignent les mêmes sous-espaces. Si l'on considère, par exemple, deux points distincts dans S7a, leurs trajectoires peuvent suivre le champ de vecteur relatif à l'état q_{10} et dans ce cas, elles traversent S4a puis S5a. Si les deux trajectoires suivent par contre le flot relatif à l'état q_{00}, elles atteignent S7b, traversent S7c puis atteignent S1. La partition présentée est donc la bi-simulation du hacheur quasi-résonnant.

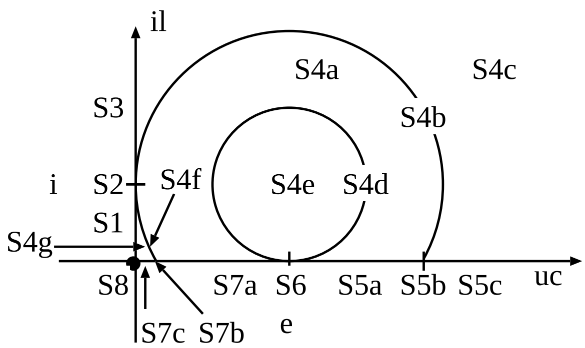


FIG. 5.10 – Bi-simulation du hacheur série quasi-résonnant.

Utilisation

Après avoir déterminé la bi-simulation du système, il est possible de construire un graphe ayant pour sommets les sous-espaces de la bi-simulation et tel qu'une arête relie deux de ses sommets si un flot permet d'atteindre les deux secteurs associés aux sommets. Ce graphe donne de nombreuses informations qualitatives sur les fonctionnements possibles du système hybride.

Dans le cas du hacheur série, le graphe de la Figure 5.11 est ainsi obtenu. On remarque tout d'abord que le sommet S4e est isolé. Donc, ce secteur ne peut être atteint à partir d'aucun autre sous-espace. Il en est de même pour S4c. Le graphe permet également de visualiser le fait que le hacheur ne présente que cinq fonctionnements périodiques. Un seul d'entre eux permet de faire varier la puissance fournie à la source de courant. Ce fonctionnement est d'ailleurs celui qui sera décrit dans le paragraphe 6.4.3. Il correspond à la trajectoire S1, S2, S3, S4b, S5b, S6, S7a, S7b, S7c, S1. Les informations obtenues grâce à la bi-simulation permettent enfin de supprimer des transitions du système hybride associé au circuit. En effet, comme l'ensemble de garde $G(e_{q_{11}\to q_{01}})$ n'est atteignable à partir d'aucun sous-espace de $I(q_{11})$, la transition $e_{q_{11}\to q_{01}}$ est impossible et peut être supprimée.

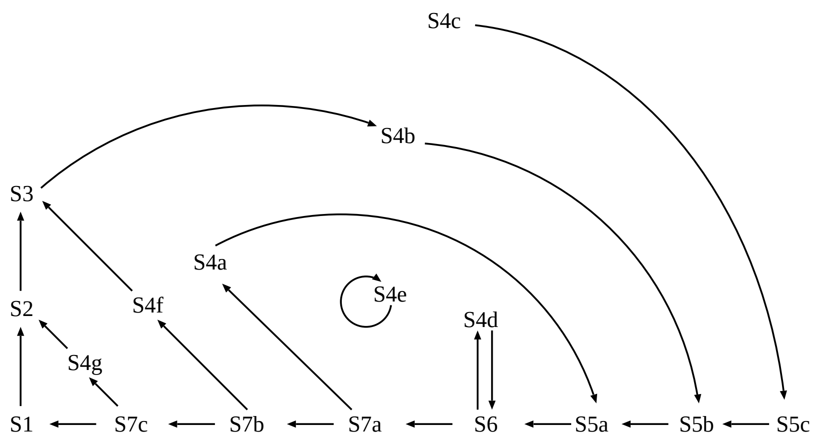


FIG. 5.11 – Graphe associé à la bi-simulation du hacheur série quasi-résonnant.

5.3.4 Discussion

D'après l'exemple du paragraphe précédent, la modélisation des circuits à l'aide du formalisme des systèmes hybrides et l'utilisation des outils associés constituent une approche très prometteuse pour l'analyse automatique du fonctionnement des circuits possédant des interrupteurs, des sources et des composants passifs. Sur un exemple «simple», une telle approche permet d'étudier rigoureusement tous les fonctionnements d'un tel circuit et notamment de tester s'il vérifie la définition d'un circuit de l'électronique de puissance. Cependant, plusieurs difficultés doivent être surmontées pour pouvoir appliquer cette méthode sur un circuit quelconque.

Le premier problème rencontré pour effectuer une telle analyse dans le cas général est qu'il n'existe actuellement aucun algorithme permettant de calculer les conditions de transitions lorsque celles-ci n'ont pas lieu sur la caractéristique statique des interrupteurs. Mosterman et Biswas ont proposé une méthode analysant ce type de transitions complexes [Mostermann and Biswas, 1997]. Celle-ci nécessite l'introduction de modes mythiques, c'est-à-dire n'existant pas réellement entre les transitions. Cette méthode, si elle permet de modéliser le raisonnement qu'effectue classiquement un électrotechnicien, présente un inconvénient de taille. En effet, elle ne prend pas en compte les cas où le court-circuit (de très courte durée) d'une source provoque l'extinction forcée d'un interrupteur. Or, ce cas de figure est très souvent rencontré, notamment lors de la fermeture de l'interrupteur principal du hacheur direct.

La seconde limitation est qu'une bi-simulation, comme celle associée au hacheur série quasi-résonnant, n'existe que lorsque les champs de vecteurs ont certaines particularités décrites par Lafferriere et ses collègues [Lafferriere *et al.*, 2001]. Cependant, cette restriction n'est pas très importante car les champs considérés permettent d'étudier la grande majorité des circuits utilisés en pratique.

La troisième réserve est liée au calcul effectif de la bi-simulation. Les algorithmes associés nécessitent de nombreuses manipulations symboliques et sont donc difficilement applicables en pratique à des circuits possédant de nombreux modes et variables.

La dernière limitation est théorique. En effet, une bi-simulation finie, c'est-à-dire partitionnant l'espace d'état en un nombre fini de secteurs, ne peut être obtenue que pour des systèmes particuliers. Lorsqu'une telle bi-simulation n'existe pas, l'algorithme ne s'arrête pas. Or, lorsque les variables d'état ne sont pas réinitialisées à chaque transition, comme c'est le cas des convertisseurs statiques, l'algorithme est semi-décidable [Pappas, 2000]. En d'autres termes, si l'algorithme s'arrête, la solution obtenue est correcte mais il n'existe aucun critère pour savoir a priori si l'algorithme va s'arrêter.

L'analyse systématique de tous les fonctionnements d'un circuit quelconque et donc le test de son appartenance à l'ensemble des circuits de l'électronique de puissance est donc actuellement impossible.

Conclusion

Dans ce chapitre, des résultats de la théorie des circuits électriques, nécessaires à la compréhension du chapitre suivant, ont été introduits. Puis, une modélisation originale des convertisseurs statiques, basée sur le formalisme des systèmes hybrides, a été proposée. Elle permet d'utiliser les outils qui ont été développés récemment dans ce domaine. L'un d'entre eux a été décrit et a fourni des résultats très satisfaisants sur le hacheur série quasi-résonnant. En effet, il permet de détecter tous les fonctionnements périodiques possibles de ce circuit. Nous avons ensuite expliqué que des résultats aussi probants ne peuvent malheureusement pas être obtenus pour des circuits quelconques. Ce travail conclut sur l'impossibilité de tester, dans le cas général, si un circuit composé, de sources de tension, de composants réactifs et d'interrupteurs, est ou non un circuit de l'électronique de puissance.

Chapitre 6

Nouveaux outils d'analyse

Introduction

L'objectif de ce chapitre est de présenter les outils d'analyse à partir desquels les propriétés intrinsèques aux circuits de l'électronique de puissance et le cahier des charges sont définis. Ces outils ont été mis au point lors de l'analyse des solutions fournies par le système. Le premier outil détermine un ensemble, dit *de connexions*, et a été élaboré pour détecter les circuits qui possèdent des interrupteurs pouvant être supprimés sans que le fonctionnement du circuit en soit modifié. Le graphe de connexions énergétiques, présenté en seconde section, a été inventé pour rendre compte des transferts d'énergie qui ont lieu durant chaque mode de fonctionnement. Grâce à ce graphe, les circuits qui possèdent des éléments réactifs ne participant pas au transfert d'énergie entre la source et la charge ont, par exemple, pu être écartés des solutions. Dans un troisième temps, une analyse qualitative de chaque mode de fonctionnement est proposée. Celle-ci permet notamment d'éliminer les circuits accumulant à l'infini de l'énergie et ceci quelle que soit la commande des interrupteurs choisie. Elle permet également de spécifier un cahier des charges dans les mêmes termes que ceux utilisés par les ingénieurs. Enfin, une approximation du système hybride, présenté dans le partie 5.3, est proposée. Son étude permet de calculer l'ensemble de commandes du circuit conduisant a priori à un fonctionnement périodique durant lequel la source et la charge échangent de l'énergie. Si cet ensemble de commandes est vide, le circuit peut être éliminé car il ne vérifie pas la définition d'un circuit de l'électronique de puissance.

Tous les outils de ce chapitre sont présentés pour les abstractions pour lesquelles ils ont été définis initialement. Les versions modifiées, qui peuvent être appliquées aux abstractions de rang inférieur ou supérieur, seront également présentées.

6.1 Ensemble de connexions

6.1.1 Définition

L'ensemble de connexions a été défini lors de l'analyse des structures engendrées par le système. D'après le paragraphe 3.3.2, les arêtes des structures sont associées à des interrupteurs ou à des dipôles linéaires. Ces abstractions contiennent donc l'information sur les connexions des dipôles linéaires qui sont réalisées par le circuit pour les différents états des interrupteurs. La structure de la Figure 6.1 est, par exemple, constituée de deux dipôles linéaires DL_1 et DL_2 et de trois interrupteurs S_1, S_2 et S_3. Elle permet de connecter les dipôles linéaires de cinq façons différentes. Dans le premier cas de figure, DL_1 et DL_2 sont simultanément en circuit ouvert. Cette interconnexion est réalisée lorsque les trois interrupteurs sont ouverts. Dans une seconde configuration, DL_1 et DL_2 sont simultanément en court-circuit. Celle-ci est obtenue pour quatre modes distincts. Le premier mode est celui où S_1 est ouvert et S_2 et S_3 sont fermés, le second celui où S_2 ouvert et S_1 et S_3 sont fermés, le troisième celui où S_3 est ouvert et S_1 et S_2 fermés et le quatrième est celui où les trois interrupteurs sont fermés. Dans la troisième configuration, DL_1 et DL_2 sont connectés en parallèle. Cette connexion est réalisée lorsque S_1 est fermé et S_2 et S_3 ouverts. Dans le quatrième cas, qui se produit quand S_1 et S_2 sont ouverts et S_3 est fermé, DL_1 est en circuit ouvert et DL_2 est court-circuité. Enfin, DL_1 est court-circuité et DL_2 est en circuit ouvert si S_1 et S_3 sont ouverts et si S_2 est fermé.

Cet exemple montre que les dipôles linéaires peuvent être connectés «de la même façon» dans plusieurs modes. Deux modes sont alors dits *équivalents* ou *réalisent la même connexion* si les systèmes constitués des équations 5.3 et 5.4 (qui traduisent la loi des mailles et la loi des nœuds) sont équivalents. Les modes obtenus en ne retenant qu'un mode quand deux sont équivalents définissent l'*ensemble de connexions* du circuit. Celui du circuit de la Figure 6.1 est, par exemple, composé des cinq configurations décrites ci-dessus. Celle où les dipôles DL_1 et DL_2 sont simultanément court-circuités est réalisée par quatre modes équivalents.

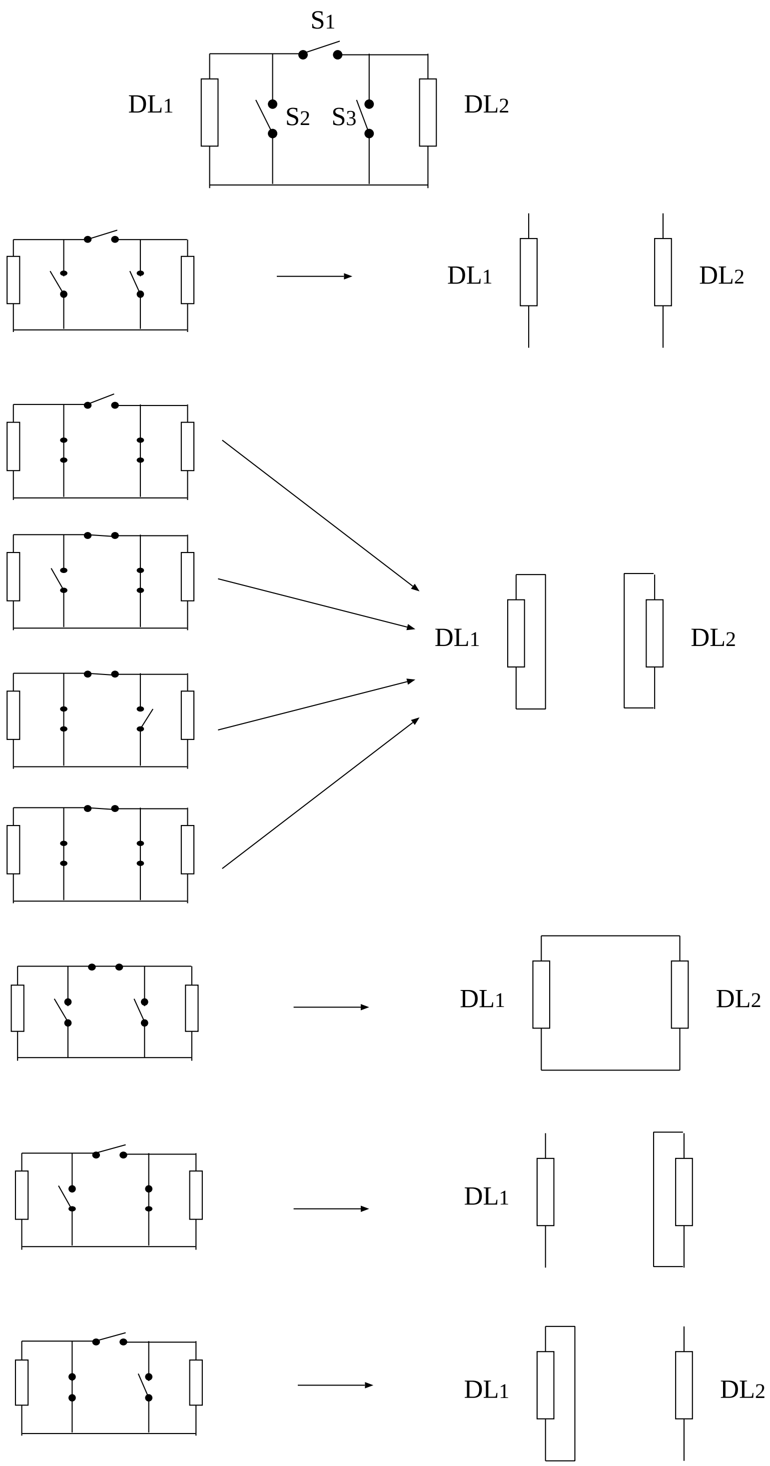


FIG. 6.1 – Exemple d'abstraction et ensemble de connexions associé.

6.1.2 Simplification des interrupteurs

En laissant l'interrupteur S_0 de la structure représentée sur la Figure 6.2 constamment fermé, l'ensemble de connexions (qui est d'ailleurs identique à celui reporté en Figure 6.1) est inchangé. Cet interrupteur peut donc être remplacé par un court-circuit. En d'autres termes, il ne modifie pas l'ensemble de connexions de la structure dans laquelle il est inséré. Plus généralement, un interrupteur S d'une structure C est dit *simplifiable* si l'ensemble de connexions de C est réalisable avec S ayant le même état pour tous les modes.

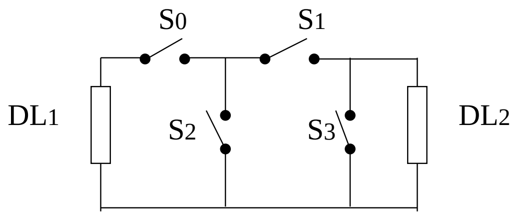


FIG. 6.2 – L'interrupteur I_0 est simplifiable.

6.1.3 Heuristiques associées

Une structure qui possède un interrupteur simplifiable ne présente aucun intérêt pour un concepteur car ce composant représente un surcoût mais n'apporte pas de fonctionnalité supplémentaire au circuit. De telles structures sont donc éliminées des solutions. Celles qui possèdent un ensemble de connexions de cardinal inférieur à deux sont également supprimées car elles ne permettent pas de modifier l'interconnexion entre les composants du circuit.

Des critères similaires peuvent également être appliqués aux schémas de principe. L'ensemble des modes, pris en considération pour calculer l'ensemble de connexions, est alors restreint aux modes viables. Comme cet ensemble est de cardinal inférieur à celui des structures associées, certains interrupteurs qui n'étaient pas simplifiables précédemment le sont à ce niveau d'abstraction. C'est le cas, par exemple, de l'interrupteur S_2 du schéma de principe de la Figure 6.3. En effet, en le laissant constamment fermé, l'ensemble de connexions, présenté sur la même figure, est inchangé. Le schéma de principe du hacheur à accumulation inductive est alors retrouvé.

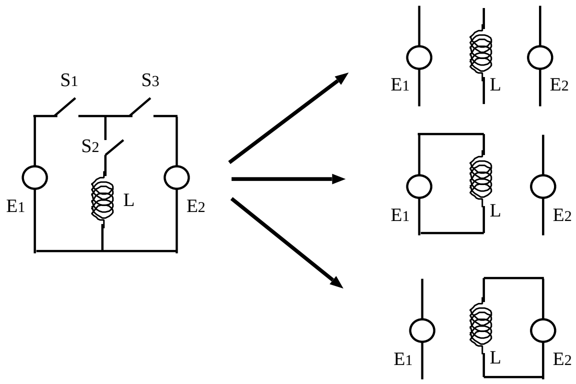


FIG. 6.3 – Un schéma de principe possédant un interrupteur simplifiable.

Il est important de remarquer qu'un interrupteur en parallèle avec une source de tension ne peut pas être fermé et peut donc être simplifié. Il en est de même pour un interrupteur en série avec une source de courant. Ces deux critères peuvent être appliqués sans avoir à calculer les ensembles de connexions des circuits. Il suffit pour cela de détecter les éléments qui sont en série dans le circuit. Grâce à la représentation par graphes de liens, ce test est immédiat. En effet, il suffit de détecter les interrupteurs connectés à une source de courant par l'intermédiaire d'une jonction série, et ceux connectés à une source de tension grâce à une jonction parallèle.

6.2 Graphe de connexions énergétiques

Le graphe de connexions énergétiques a été inventé initialement pour les schémas de principe, en partant du constat que deux dipôles peuvent être connectés par les interrupteurs sans pour autant échanger de l'énergie. Nous montrerons que l'analyse de ce graphe permet de détecter les composants qui ne participent pas au transfert d'énergie entre la source et la charge. Il fournit également a posteriori une heuristique très puissante applicable dès les graphes simples.

6.2.1 Définition

D'après le paragraphe 1.2.2, le fonctionnement d'une alimentation à découpage est une succession de transferts d'énergie entre les dipôles qui la composent. A notre connaissance, les conditions d'existence de tels transferts n'ont pas été étudiées dans la littérature. Aucun algorithme ne permet notamment de déterminer si la résistance R, la source de courant I et l'inductance L_1 du circuit de la Figure 6.4 échangent ou non de l'énergie. De façon informelle, le raisonnement qui permet de répondre à cette question est le suivant. La puissance dissipée dans la résistance est proportionnelle au carré de la tension à ses bornes. Celle-ci est fixée par la source E_2, imposant une tension indépendante de la valeur de I. Cette dernière ne fournit donc pas d'énergie à la résistance R. En ce qui concerne la source de courant I et l'inductance L_1, on remarque tout d'abord que le courant dans L_1 est imposé par la source I. Conformément à l'hypothèse sur la continuité des variables d'état, il n'a pas subi de discontinuité lors d'un éventuel changement de mode. Comme I est une source de courant constant, la tension aux bornes de L_1 est nulle et l'énergie emmagasinée dans L_1 est constante. Les deux composants n'échangent donc pas d'énergie.

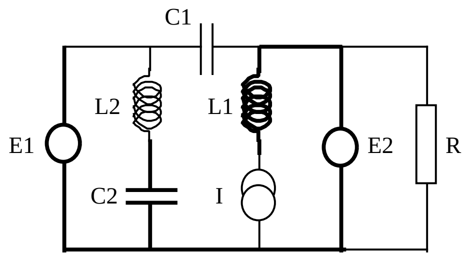


FIG. 6.4 – Les dipôles I et R sont connectés mais n'échangent pas d'énergie.

Plus formellement, un transfert d'énergie d'un dipôle D_1 vers un dipôle D_2 a lieu si D_1 contribue à la variation de l'énergie emmagasinée, restituée ou dissipée dans D_2. Si un tel transfert existe, D_2 est dit *connecté énergétiquement* à D_1. Par conséquent, un dipôle D est connecté énergétiquement à une source si la puissance dans D est non nulle et fonction de la grandeur imposée par la source. De même, un dipôle est connecté énergétiquement à un condensateur ou une inductance, s'il est connecté énergétiquement, respectivement à une source de tension constante placée en série avec le condensateur, ou à une source de courant constant placée en parallèle avec l'inductance. Ces sources placées en série ou en parallèle modélisent les éventuelles charges initiales des composants réactifs. Quant aux résistances, elles ne restituent pas l'énergie leur ayant été préalablement fournie. Par conséquent, aucun transfert d'énergie n'est possible d'une résistance vers un autre dipôle mais l'inverse est évidement possible. Le paragraphe suivant décrit brièvement les outils mis en œuvre pour tester si deux éléments sont connectés énergétiquement.

6.2.2 Test de connexion énergétique

La connexion énergétique entre deux composants est, d'après le paragraphe précédent, liée à l'expression de la puissance dans l'un des deux dipôles. Celle-ci est toujours le produit du courant qui traverse le dipôle et de la tension à ses bornes. Cependant, cette puissance s'exprime de deux façons différentes pour un dipôle réactif, suivant son appartenance à un arbre couvrant normal ou à un co-arbre couvrant normal (cf. définitions §5.1.4). En effet, si un condensateur est dans un arbre normal, il est traversé par un courant imposé par le reste du circuit. La puissance qui lui est transmise s'exprime alors comme le produit de ce courant et de l'intégrale de celui-ci. S'il est dans un co-arbre couvrant normal, la tension à ses bornes est fixée par le reste du circuit. Dans ce cas, la puissance est le produit de cette tension et de la dérivée de celle-ci. Dans la terminologie des graphes de liens, il est en causalité intégrale dans le premier cas et en causalité dérivée dans le second. Dans le Tableau 6.1 est reportée l'expression de la puissance, pour chaque type de dipôle, en fonction de son appartenance à un arbre couvrant normal ou au co-arbre. Si une source de courant ne peut pas être placée dans un co-arbre ou si une source de tension ne peut pas être incluse dans un arbre couvrant, le circuit est non viable et la puissance n'est pas définie.

TAB. 6.1 – Expression de la puissance dans un dipôle.

Type de dipôle	Élément d'un arbre normal	Élément du co-arbre normal
Inductance	$P_L = i_L * L * di_L/dt$	$P_L = u_L/L * \int u_L dt$
Condensateur	$P_C = i_C/C * \int i_C dt$	$P_C = u_C * C * du_C/dt$
Résistance	$P_R = R * {i_R}^2$	$P_R = 1/R * {u_R}^2$
Source tension	$P_E = E * i_E$	non définie
Source courant	non définie	$P_I = I * u_I$

Si un condensateur est un arbre couvrant normal, la puissance qu'il absorbe est fonction du courant qui le traverse. D'après l'équation 5.19, ce dernier est une combinaison linéaire des sources du circuit. Un condensateur est donc connecté énergétiquement à une de ces sources si le cœfficient associé à cette source est non nul. Par exemple, le condensateur C_1 est élément du seul arbre normal du circuit de la Figure 6.4. Ce condensateur reçoit de l'énergie de la source E_1 et de l'inductance L_2 car le courant qui le traverse est fonction du courant initial dans l'inductance L_2 et de la valeur de la tension aux bornes de E_1. De même, si une inductance est dans un co-arbre couvrant normal, la puissance qu'elle absorbe est fonction de la tension à ses bornes. Celle-ci s'exprime, d'après l'équation 5.20, comme une combinaison linéaire des sources du circuit. Par conséquent, elle reçoit de l'énergie d'une de ces sources si le cœfficient associé est non nul. Par exemple, l'inductance L_2 reçoit de l'énergie de la source E_1 et du condensateur C_2 car la tension à ses bornes est fonction de la valeur de E_1 et de la tension initiale aux bornes de C_2.

Si un condensateur est dans un co-arbre couvrant normal, il est élément d'une maille constituée de lui-même et d'une ou plusieurs sources de tension. En effet, si ce n'était pas le cas, il pourrait être mis dans l'arbre couvrant. Comme ces sources sont constantes, la tension à ses bornes l'est aussi. Par conséquent, la dérivée de la tension aux bornes du condensateur est nulle et la puissance qu'il absorbe est nulle également. En d'autres termes, un condensateur en causalité dérivée n'est connecté énergétiquement à aucun élément du circuit. C'est le cas, par exemple du condensateur C_1, du circuit de la Figure 6.4. De même, lorsqu'une inductance est dans un arbre normal, elle est dans une coupe constituée d'elle-même et de sources de courant. Comme ces dernières sont constantes, le courant que traverse l'inductance est constant et donc la puissance qu'elle absorbe est nulle. C'est le cas, par exemple, de l'inductance L_1 du circuit de la Figure 6.4.

6.2.3 Graphe de connexions énergétiques

Le graphe orienté G, tel que chaque dipôle D_i d'un circuit C est un sommet de G et tel que le couple (D_i, D_j) est une arête de G si D_j est connecté énergétiquement à D_i, est appelé *graphe de connexions énergétiques* de C. Par exemple, celui du circuit de la Figure 6.5 est présenté sur la Figure 6.4.

La décomposition du graphe de connexions énergétiques d'un circuit en ses composantes connexes permet de détecter les dipôles formant des sous-circuits au fonctionnement indépendant. Par exemple, la simple lecture du graphe de la Figure 6.4 laisse apparaître que les dipôles E_1, L_2 et C_2 échangent de l'énergie indépendamment des autres éléments du circuit. Ce graphe permet également de visualiser le fait que les composants C_1 et L_1 n'échangent pas d'énergie. Enfin, ce graphe montre que la source de tension E_2 fournit de la puissance à la résistance R et à la source I qui lui en restitue.

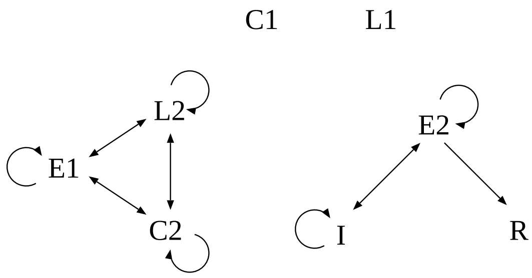


FIG. 6.5 – Le graphe de connexions énergétiques du circuit de la Figure 6.4.

6.2.4 Heuristiques associés

L'union des graphes de connexions énergétiques associés à chaque mode d'un circuit (possédant des interrupteurs) est appelée *graphe de connexions énergétiques globales.* Un simple test de connexité de ce graphe permet de détecter des circuits sans intérêt. En effet, si ce graphe n'est pas connecté, il possède, par définition, au moins deux composantes connexes. Si la source et la charge ne sont pas dans la même composante, alors le circuit ne répond pas à la définition des circuits de l'électronique de puissance proposée dans le paragraphe 1.2.2 car aucune succession de modes n'autorise le transfert d'énergie entre ces deux composants. Si la source et la charge sont dans la même composante connexe, alors les dipôles associés aux sommets qui sont dans l'autre composante ne participent pas au transfert d'énergie entre ces deux composants. Ils représentent ainsi un surcoût qui n'apporte pas de fonctionnalité supplémentaire. Par conséquent, les circuits qui possèdent un graphe de connexions énergétiques globales non connecté peuvent être éliminés des solutions. Il est important de noter qu'il n'est pas nécessaire de calculer explicitement ce graphe pour appliquer le critère. Par exemple, lorsqu'un circuit possède une inductance L en série avec une source de courant constant ou un condensateur C en parallèle avec une source de tension constante, L et C ne reçoivent pas d'énergie et ceci quel que soit le mode du circuit. Son graphe de connexions énergétiques globales possède donc des sommets isolés. Grâce à la représentation par graphes de liens, ce test est immédiat.

Ce critère peut également être appliqué aux schémas fonctionnels. Les dipôles réactifs capacitifs et les sources de tension court-circuitables ne peuvent pas échanger d'énergie sans élément susceptible d'emmagasiner et de restituer de l'énergie sous forme d'énergie cinétique. Par conséquent, les schémas fonctionnels qui ne possèdent que des dipôles de ce type sont associés à des circuits qui ont un graphe de connexions énergétiques globales non connecté. Ils peuvent donc être supprimés de l'ensemble des solutions. Il en est de même des schémas fonctionnels qui ne possèdent que des sources de courant ouvrables et des dipôles réactifs inductifs.

Enfin, d'après la remarque du paragraphe 5.1.2, les circuits qui ne sont pas 2-connectés peuvent être décomposés en sous-circuits aux fonctionnements indépendants. De tels circuits possèdent donc un graphe de connexions énergétiques globales non connecté. Ainsi, seuls les graphes simples 2-connectés doivent être pris en compte pour engendrer les topologies.

6.3 Analyse qualitative

6.3.1 Travaux antérieurs

Modéliser le raisonnement des êtres humains est un des objectifs majeurs de l'intelligence artificielle. Cette tâche est infiniment complexe dans le cas général. C'est pourquoi, certains chercheurs tentent de modéliser le raisonnement qu'effectuent les ingénieurs lorsqu'ils analysent des systèmes physiques. Ce travail est plus abordable car les connaissances mises en jeu sont restreintes à un domaine technique mais aussi parce que les données sur lesquelles raisonnent un ingénieur sont connues. En effet, elles regroupent principalement les modèles classiques des systèmes physiques et les outils d'analyse associés. Comme l'homme appréhende le monde et réagit à de multiples situations, non pas en résolvant des équations différentielles, mais en raisonnant sur des modèles mentaux de nature qualitative, les chercheurs ont proposé des modèles de raisonnement de ce type. Ces travaux ont donné lieu à un domaine de l'intelligence artificielle appelé raisonnement qualitatif ou physique qualitative.

Un recueil d'articles permet de se faire une idée précise des enjeux et problèmes rencontrés [Weld and de Kleer, 1990]. Dans toutes les approches proposées, l'infinité de valeurs que peuvent prendre les grandeurs des systèmes physiques «continus», est segmentée et chaque segment est associé à un symbole, appelée *valeur qualitative*. Pour De Kleer, par exemple, les grandeurs ne peuvent prendre que trois valeurs : lorsqu'elles sont strictement négatives, leur valeur qualitative est «-», lorsqu'elles sont nulles, leur valeur est «0» et enfin lorsqu'elles sont positives, leur valeur est «+» [de Kleer, 1984]. Dans un second temps, les chercheurs proposent une algèbre qui redéfinit les opérations usuelles sur les valeurs qualitatives. A ce stade, une difficulté apparaît. En effet, comme une valeur qualitative est, par définition, moins précise que la valeur originale, cette perte d'information engendre des ambiguïtés. Par exemple, l'addition d'une valeur «+» et d'une valeur «-» peut être égale à «0», «+» ou «-». Dans un troisième temps, il s'agit de proposer une modélisation des systèmes physiques et des outils d'analyse, adaptés à l'algèbre qualitative définie préalablement. Les trois principaux modèles proposés sont ceux de De Kleer, de Kuipers et de Forbus [Kuipers, 1986; Forbus, 1984].

De nombreux outils utilisent ces modèles pour analyser le fonctionnement des systèmes physiques. Par exemple, l'outil de simulation qualitative QSIM, proposé par Kuipers, a pour objectif de décrire l'ensemble des fonctionnements possibles d'un système donné. En pratique, les ambiguïtés dues à l'utilisation d'une algèbre qualitative introduisent des comportements qui n'ont pas d'interprétation physique. Pour les supprimer, les auteurs ont utilisé des outils mathématiques complexes. QSIM a ainsi été amélioré à de nombreuses reprises [Struss, 1988; Kuipers *et al.*, 1991; Fouché and Kuipers, 1992]. Les modifications qui ont été apportées aux différents outils d'analyse qualitative, si elles ont amélioré les résultats, ont fait perdre aux systèmes leur objectif premier qui est de modéliser le raisonnement des ingénieurs. Les outils proposés sont ainsi devenus, peu à peu, des outils d'analyse de systèmes physiques dont les éléments ne sont pas caractérisés avec précision.

Dans ces conditions, l'algorithme de bi-simulation présenté en 5.3.3 est l'outil d'analyse qualitative des circuits de l'électronique de puissance par excellence. En effet, il partitionne l'espace de grandeurs en sous-espaces regroupant les points aux propriétés dynamiques communes. En associant à chacun de ces sous-espaces une valeur qualitative, il est alors possible d'envisager l'ensemble des comportements possibles du système, et ceci, sans ambiguïté. Cependant, les difficultés qui ont été présentées dans le paragraphe 5.3.4, nous ont conduit à recentrer nos efforts sur la modélisation du raisonnement des ingénieurs. Pour cela, nous allons proposer dans les paragraphes suivants des outils qui décrivent les différents modes de fonctionnement et les transitions entre ces modes dans les mêmes termes que ceux employés par les experts.

6.3.2 Description qualitative des modes

Lors de l'étude du hacheur à deux thyristors présenté en 1.2.2, les modes de fonctionnement du circuit ont été décrits à un niveau d'abstraction élevé. En effet, des termes ont été utilisés tels que : le condensateur «se charge», le courant dans l'inductance «croît linéairement», les composants réactifs entrent en «résonance», la source de tension est en «circuit ouvert» ou la source de courant est en «court-circuit». Chaque terme est généralement employé pour désigner le comportement élémentaire d'un des composants du circuit. En électronique de puissance, de telles descriptions sont souvent suffisantes pour comprendre et expliquer le fonctionnement d'un circuit. Dans les trois paragraphes suivants, nous définissons successivement les termes employés pour décrire le comportement des éléments réactifs, des sources et des interrupteurs. Dans un quatrième paragraphe, ces définitions sont utilisées pour définir des modes de fonctionnement particuliers.

Comportements élémentaires : cas des composants réactifs

Nous avons recensé cinq comportements élémentaires d'une inductance. Lorsqu'elle forme une coupure avec des interrupteurs ouverts, le courant qui la traverse est nul et elle n'échange alors pas d'énergie avec le reste du circuit. Elle est alors dite en état d'*énergie nulle*. Elle est, par contre, en état d'*énergie imposée* si elle forme une coupure avec un ensemble S de sources de courant et avec des interrupteurs ouverts. Dans ce cas, le courant qui la traverse est imposé par les sources de courant de S. Elle n'échange pas d'énergie non plus avec le reste du circuit car, d'après l'hypothèse de continuité des variables d'état, l'énergie imposée par les sources S doit être égale à celle emmagasinée par l'inductance au moment du changement de mode. Dans le troisième cas, l'inductance et des interrupteurs fermés forment une maille. Cet état est appelé état de *roue libre*, car le courant qui traverse l'inductance est égal au courant I_0 qui la traversait à l'instant où le circuit a atteint le mode. Dans ce troisième cas également, l'inductance n'échange pas d'énergie avec le reste du circuit. Lorsqu'elle est dans une maille constituée d'un ensemble S de sources de tension et d'interrupteurs fermés, la tension à ses bornes est imposée par les sources de S. Comme ces dernières sont constantes, le courant dans l'inductance évolue linéairement. Dans cet état, appelé état d'*évolution linéaire*, un échange d'énergie a lieu entre les sources de S et l'inductance, et la pente de l'évolution linéaire est donnée par la valeur des sources de S.

Dans tous les autres cas, l'évolution du courant qui traverse l'inductance est quelconque. Cependant, comme les circuits sont composés exclusivement de sources et de dipôles réactifs, il n'y a pas d'amortissement et les grandeurs sont sinusoïdales. On parle donc d'état de *résonance*. Les éléments avec lesquels l'inductance résonne et avec lesquels elle échange de l'énergie, sont ceux qui sont dans la même composante connexe du graphe de connexions énergétiques associé au mode.

Les comportements élémentaires d'un condensateur ne sont pas décrits car ils sont tout à fait similaires à ceux des inductances.

Comportements élémentaires : cas des sources

Seuls trois comportements élémentaires d'une source de courant sont distingués (et sont similaires pour une source de tension). Lorsqu'elle est dans une maille constituée d'interrupteurs fermés, ou lorsqu'elle est connectée en série uniquement avec des inductances et des interrupteurs fermés, la tension à ses bornes est nulle. Dans ces deux cas, elle n'échange pas d'énergie avec le reste du circuit. On parle alors de *roue libre*. Si la source de courant se trouve dans une maille constituée d'un ensemble S de sources de tension et d'interrupteurs fermés, la tension à ses bornes est imposée par les sources de S. Comme ces dernières sont constantes, la puissance débitée par la source de courant est également constante. Cet état est donc appelé *transfert à puissance constante*. Dans tous les autres cas, la puissance fournie par la source de courant au reste du circuit n'est pas constante. Lors de ce *transfert à puissance variable*, les dipôles échangeant de l'énergie avec cette source sont ceux qui sont dans la même composante connexe du graphe de connexions énergétiques associé au mode considéré.

L'algorithme, qui permet de détecter les comportements élémentaires des sources et des éléments réactifs, est basé sur la recherche de mailles et de coupures particulières. Ces sous-graphes sont obtenus respectivement grâce aux algorithmes de Tarjan [Tarjan, 1973] et de Tsukiyama et ses collègues [Tsukiyama *et al.*, 1980].

Comportements élémentaires : cas des interrupteurs

Nous distinguons trois comportements élémentaires pour un interrupteur fermé. Celui-ci est *neutre* si le courant que le traverse est nul. Il est *stable* si ce même courant est constant (et non nul) et il est *susceptible de commuter spontanément* dans tous les autres cas.

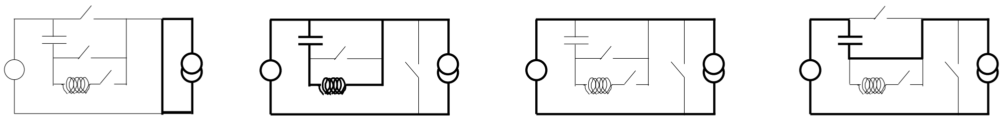
Pour déterminer l'état d'un interrupteur fermé, il suffit de connaître les comportements élémentaires des composants réactifs et les sources. En effet, le courant dans un interrupteur fermé s'exprime comme une somme de courants dans les sources de courant, dans des inductances (en causalité intégrale) et dans les condensateurs (en causalité dérivée). Le courant dans une source de courant est, par hypothèse, constant. Lorsqu'une inductance est en causalité intégrale, elle est soit en roue libre, soit en évolution linéaire, soit en résonance. Dans le premier cas, le courant qui la traverse est constant mais dans les deux autres, le courant est variable. Lorsqu'un condensateur est en causalité dérivée, il est soit en état d'énergie nulle, soit en état d'énergie imposée. Dans les deux cas, le courant qui le traverse est nul. Ces considérations et la loi des nœuds permettent de déduire facilement l'évolution du courant dans l'interrupteur étudié.

Pour un interrupteur ouvert, la terminologie est identique mais le raisonnement, qui permet de savoir si la tension à ses bornes est constante ou non, est le raisonnement dual de celui qui a été décrit ci-dessus.

Caractérisation des modes de fonctionnement

A partir des comportement élémentaires des dipôles réactifs, des sources et des interrupteurs, il est possible de détecter des modes particuliers. En effet, les ingénieurs utilisent souvent le terme «repos» pour désigner un mode dans lequel aucune source ne fournit de l'énergie, où les interrupteurs ne sont pas susceptibles de changer d'état et où les composants réactifs n'échangent pas d'énergie. Un tel mode de fonctionnement est alors détecté en recherchant les modes où les sources sont en roue libre, où les interrupteurs sont stables et où les composants réactifs sont soit en état d'énergie nulle, soit en roue libre, soit en état d'énergie imposée. De même, il est intéressant de rechercher, pour les circuits qui autorisent le transfert d'énergie entre une source de courant et une source de tension, les modes où ces sources fournissent de l'énergie à puissance constante et où elles sont directement connectées. Un tel mode est appelé mode de *transfert d'énergie direct* (entre la source et la charge).

Exemple : hacheur à deux thyristors Les algorithmes qui déterminent les comportements élémentaires de tous les composants du circuit ont été implantés. Ces algorithmes appliqués sur les quatre modes de fonctionnement du hacheur à deux thyristors présentés au paragraphe 1.2.2, fournissent les résultats reportés sur la Figure 6.6. Ils permettent de détecter un mode de repos et deux modes de connexion directe entre les sources. Les transitions entre les différents modes sont analysées dans le paragraphe suivant.



mode	1	2	3	4
E	Roue libre	Puiss. constante	Puiss. constante	Puiss. constante
C	Roue libre	Résonance	Roue Libre	Croissance Linéaire
L	Energie nulle	Résonance	Energie nulle	Energie nulle
I	Roue libre	Puiss. constante	Puiss. constante	Puiss. variable
Tp	Stable	Suscep. commuter	Stable	Suscep. commuter
Ts	Stable	Suscep. commuter	Stable	Stable
Dl	Stable	Suscep. commuter	Stable	Neutre
Drl	Stable	Stable	Stable	Suscep. commuter
Classe	Repos	Transfert direct	Transfert direct	

FIG. 6.6 – Description qualitative des quatre modes de fonctionnement du hacheur à deux thyristors.

6.3.3 Description qualitative des transitions

Existence

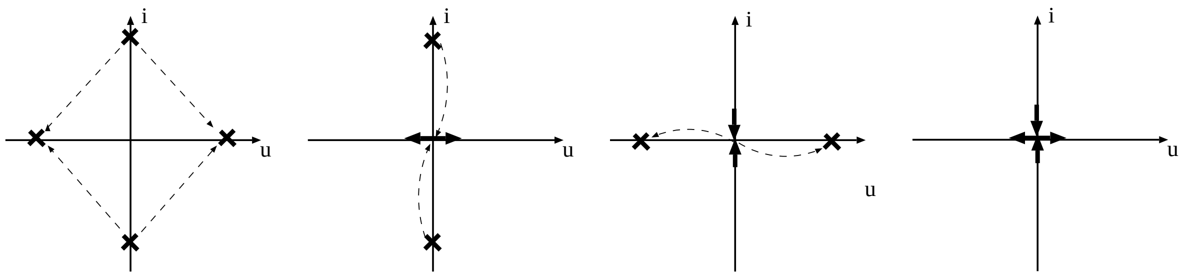
D'après le chapitre 5.3, il n'existe actuellement aucun algorithme qui détermine les conditions de transitions lorsque celles-ci n'ont pas lieu le long de la caractéristique statique des interrupteurs. Cependant, les interrupteurs des schémas de principe sont parfaits. Dans ce cas particulier, toute transition entre les modes q et q' est permise, sauf si elle provoque une discontinuité des variables d'état du circuit. C'est le cas, par exemple, lorsqu'une inductance est en état d'énergie imposée dans les modes q et q' et que les courants qui lui sont imposés dans ces deux modes sont distincts.

Caractérisation des commutations

Quatre types de commutations sont habituellement distinguées par les ingénieurs, pour décrire le passage d'un interrupteur s de l'état passant à l'état ouvert, lors de la transition d'un mode q à un mode q' à l'instant t_0 :

- Si le courant qui traverse l'interrupteur s est constant (et non nul) dans le mode q et, que la tension à ses bornes est constante (et non nulle) dans le mode q', s ne change d'état que s'il reçoit un ordre de commande, ou si une tension non nulle est appliquée à ses bornes. Dans ces deux cas, la commutation est dite *forcée*.
- Si le courant dans s s'annule spontanément à l'instant t_0, et que la tension aux bornes de s est constante et non nulle dans le mode q', la commutation s'effectue à zéro de courant. On parle alors de commutation *ZCS* (Zero Current Switch).
- Si le courant dans s est constant (et non nul) dans le mode q, et que la tension à ses bornes s'établit à partir de zéro dans le mode q', la commutation s'effectue à zéro de tension. On parle dans ce cas de commutation *ZVS* (Zero Voltage Switch).
- Si le courant dans s s'annule spontanément à l'instant t_0, et que la tension à ses bornes s'établit à partir de zéro dans le mode q', la commutation s'effectue à zéro de tension et zéro de courant. On parle dans ce cas de commutation *douce*.

Une représentation graphique des quatre types d'ouverture décrites ci-dessus est proposée sur la Figure 6.7. La terminologie est identique pour le blocage d'un interrupteur. L'algorithme de classification des commutations est basé sur une comparaison des comportements élémentaires des composants réactifs avant et après la transition.



Ouvertures forcées Ouvertures ZVS Ouvertures ZCS Ouvertures douces

FIG. 6.7 – Les quatre types d'ouverture des interrupteurs.

Exemple : hacheur à deux thyristors Seules les commutations, qui ont lieu lors du fonctionnement classique du hacheur à thyristor, sont reportées dans le Tableau 6.2. Dans celui-ci, les abréviations «F.» et «O.» désignent respectivement une fermeture et une ouverture. Il est important de remarquer que l'algorithme calcule une conjonction de types de commutations. Cette ambiguïté est due au fait qu'il n'est pas toujours possible de savoir si la transition a lieu à zéro de courant ou à zéro de tension. Par exemple, quand la tension aux bornes d'un interrupteur est variable, et que l'on n'a aucune indication sur l'instant de commutation, celle-ci peut se produire lorsque la tension est nulle ou non. C'est pourquoi, la fermeture de la diode D_{rl} lors de la transition du mode 4 au mode 1 est classée comme une transition forcée ou ZVS alors qu'elle a lieu en pratique à zéro de tension.

TAB. 6.2 – Commutations lors du fonctionnement classique du hacheur à deux thyristors.

	T_p	T_s	D_l	D_{rl}
mode 1 à 2	F. forcée		F. douce ou ZCS	O. forcée
mode 2 à 3			O. douce ou ZCS	
mode 3 à 4	O. forcée ou ZVS	F. forcée ou ZVS		
mode 4 à 1		O. forcée ou ZVS		F. forcée ou ZVS

6.3.4 Heuristiques associés

Si un composant réactif ne possède qu'une seule phase linéaire, des états d'énergie nulle, des états d'énergie imposée et des phases de roue libre, alors l'évolution du courant ou de la tension est monotone, et ceci quelle que soit la commande des interrupteurs. Dans un tel cas, le circuit, dans lequel ce composant est inséré, n'est pas une alimentation à découpage car il est impossible de synthétiser une commande de ses interrupteurs qui conduit à un fonctionnement périodique. Ce critère a permis d'éliminer, par exemple, le circuit représenté sur la Figure 2.5. Elle permet de supprimer également tous les circuits qui possèdent, une source de tension connectée en parallèle avec une inductance, ou une source de courant connectée en série avec un condensateur.

Nous montrerons, dans le chapitre 7.3, que ces outils d'analyse qualitative sont également très utiles pour spécifier un cahier des charges. Par exemple, l'existence d'un mode de repos et d'un mode de connexion directe entre la source et la charge sera un critère permettant de rechercher les hacheurs à thyristors.

6.4 Simulation qualitative

Dans la partie précédente, une description qualitative des modes d'un schéma de principe et des transitions entre ces modes a été proposée. Ce travail va être mis à profit dans cette partie pour approximer le système hybride d'un tel schéma. Cette approximation, appelé système hybride qualitatif, permettra de synthétiser une commande des interrupteurs susceptible d'autoriser le transfert d'énergie entre la source et la charge. Enfin, un exemple sera utilisé pour illustrer nos propos.

6.4.1 Système hybride qualitatif

Les modes du système hybride qualitatif associé à un schéma de principe, sa dimension, ses variables continues, ses variables d'entrées, et ses conditions initiales, correspondent aux définitions qui ont été proposées dans le paragraphe 5.3.2 pour les systèmes hybrides «classiques». L'invariant et l'espace de définition sont également inchangés. Cependant, il est important de remarquer que ces deux sous-espaces sont égaux, car les interrupteurs des schémas de principe sont parfaits. Avec la terminologie introduite dans le paragraphe 6.3.2, ces espaces ne sont restreints que par les éléments réactifs qui sont en état d'énergie imposée ou en état d'énergie nulle. Par exemple, dans le mode 4 du circuit du hacheur à deux thyristors (cf. Figure 6.6), l'inductance est en état d'énergie nulle. La tension aux bornes du condensateur évolue, par contre, linéairement. Par conséquent, l'espace de définition (et l'invariant) du mode 4 est le sous-espace $\{(i_l, u_c) \in \Re^2 | i_l = 0\}$. Les définitions, relatives aux transitions entre les modes, sont également inchangées. Cependant, comme les interrupteurs sont parfaits, le sous-espace de déclenchement est égal à l'invariant. Pour la même raison, l'ensemble de garde et l'espace de réinitialisation, associés à la transition du mode q vers le mode q', sont égaux à l'intersection des espaces de définition de q et de q'.

En ce qui concerne les distinctions, les champs de vecteurs sont utilisés dans les systèmes hybrides classiques pour étudier l'évolution des différentes grandeurs du circuit. Cette évolution est, dans le cas des systèmes hybrides qualitatifs, décrite par les comportements élémentaires des différents composants. De plus, pour étudier les transferts d'énergie entre les dipôles, le graphe de connexions énergétiques est associé à chaque mode du système hybride qualitatif. Enfin, les caractéristiques des commutations, décrites dans le paragraphe

6.3.3, sont prises en compte pour étudier les transitions entre les modes.

6.4.2 Synthèse de commande

D'après le paragraphe 1.2.3, la synthèse d'une commande consiste à trouver une séquence de modes et de transitions, permettant un fonctionnement périodique du circuit, et durant lequel tous les composants du circuit échangent de l'énergie avec au moins un autre élément du circuit. Or, une séquence de modes et de transitions, permettant un fonctionnement périodique, correspond nécessairement à un cycle du graphe associé au système hybride qualitatif du circuit. Pour que ce cycle conduise à un fonctionnement périodique, il faut également que les variables d'état reprennent leurs valeurs initiales à la fin du cycle et donc, que l'évolution de ces grandeurs ne soit pas monotone. Enfin, pour que tous les composants du circuit échangent de l'énergie lors du cycle, l'union des graphes de connexions associés à chaque mode de ce cycle doit être connectée. Par conséquent, une commande est *a priori intéressante* si l'évolution, au cours du cycle associé à cette commande, des composants réactifs n'est pas monotone, et si l'union des graphes de connexions énergétiques associés aux modes inclus dans le cycle est connectée. Il est important de remarquer qu'une commande a priori intéressante ne conduit pas forcément à un fonctionnement périodique. En effet, les informations fournies par le système hybride qualitatif sur les évolutions des différentes grandeurs ne sont pas assez précises pour garantir l'existence d'un tel fonctionnement.

Les cycles des systèmes hybrides qualitatifs peuvent être énumérés grâce à l'algorithme de Tarjan [Tarjan, 1973]. En pratique, la recherche de l'ensemble des cycles d'un graphe est coûteuse en temps de calcul. Cependant, cet algorithme permet de les déterminer de façon incrémentale. Il est alors possible d'arrêter la recherche d'une commande dès qu'un cycle ayant des caractéristiques recherchées est trouvé.

6.4.3 Exemple

Le hacheur série quasi-résonnant, et le graphe associé à son système hybride qualitatif, sont représentés sur la Figure 6.8. Pour des raisons de lisibilité, les invariants, les espaces de définition et les ensembles de garde n'ont pas été reportés sur le schéma. Pour la même raison, les ouvertures et fermetures des interrupteurs sont indifférenciées. Ce hacheur possède quatre modes viables. Toutes les transitions entre ces modes sont possibles, car aucune d'entre elles ne provoque de discontinuité des variables d'état.

Le système détecte neuf commandes a priori intéressantes parmi les quinze cycles du graphe. Celle qui correspond au fonctionnement classique de ce hacheur est retrouvée. Il est possible de simuler ce fonctionnement en utilisant les seules informations contenues dans le système hybride qualitatif (celles qui sont physiquement incorrectes, car engendrées par des imprécisions du modèle sont indiquées entre parenthèses) :

1. Le mode initial, noté q_{01}, est celui où l'interrupteur T_h est ouvert et où D est passante. L'inductance et le condensateur sont en état d'énergie nulle. Les sources sont, quant à elles, en roue libre. Comme aucun dipôle n'échange d'énergie, le circuit est à l'état de repos. La fermeture de T_h s'effectue à zéro de courant.

2. Lors du second mode de fonctionnement, noté q_{11}, les deux interrupteurs sont passants. La source de tension fournit de l'énergie à l'inductance, qui voit alors le courant qui la traverse évoluer linéairement. Le condensateur et la source de courant sont, quant à eux, respectivement en état d'énergie nulle et en phase de roue libre. L'évolution linéaire du courant dans l'inductance provoque l'ouverture à zéro de tension (ou douce) de D.

3. L'interrupteur T_h est fermé et D est ouvert lors du troisième mode de fonctionnement, noté q_{10}. Les deux composants réactifs entrent en résonance et les deux sources fournissent une puissance variable. L'annulation du courant dans l'inductance provoque l'ouverture à zéro de courant (ou douce) de l'interrupteur T_h.

4. Le dernier mode rencontré, noté q_{00}, est celui où les deux interrupteurs sont ouverts. La source de courant fournit de l'énergie au condensateur qui voit alors la tension à ses bornes évoluer linéairement. L'inductance et la source de tension sont, quant à elles, respectivement en état d'énergie nulle et en phase de roue libre. L'évolution linéaire de la tension aux bornes du condensateur provoque la fermeture à zéro de tension de la diode D. Le mode initial est alors atteint.

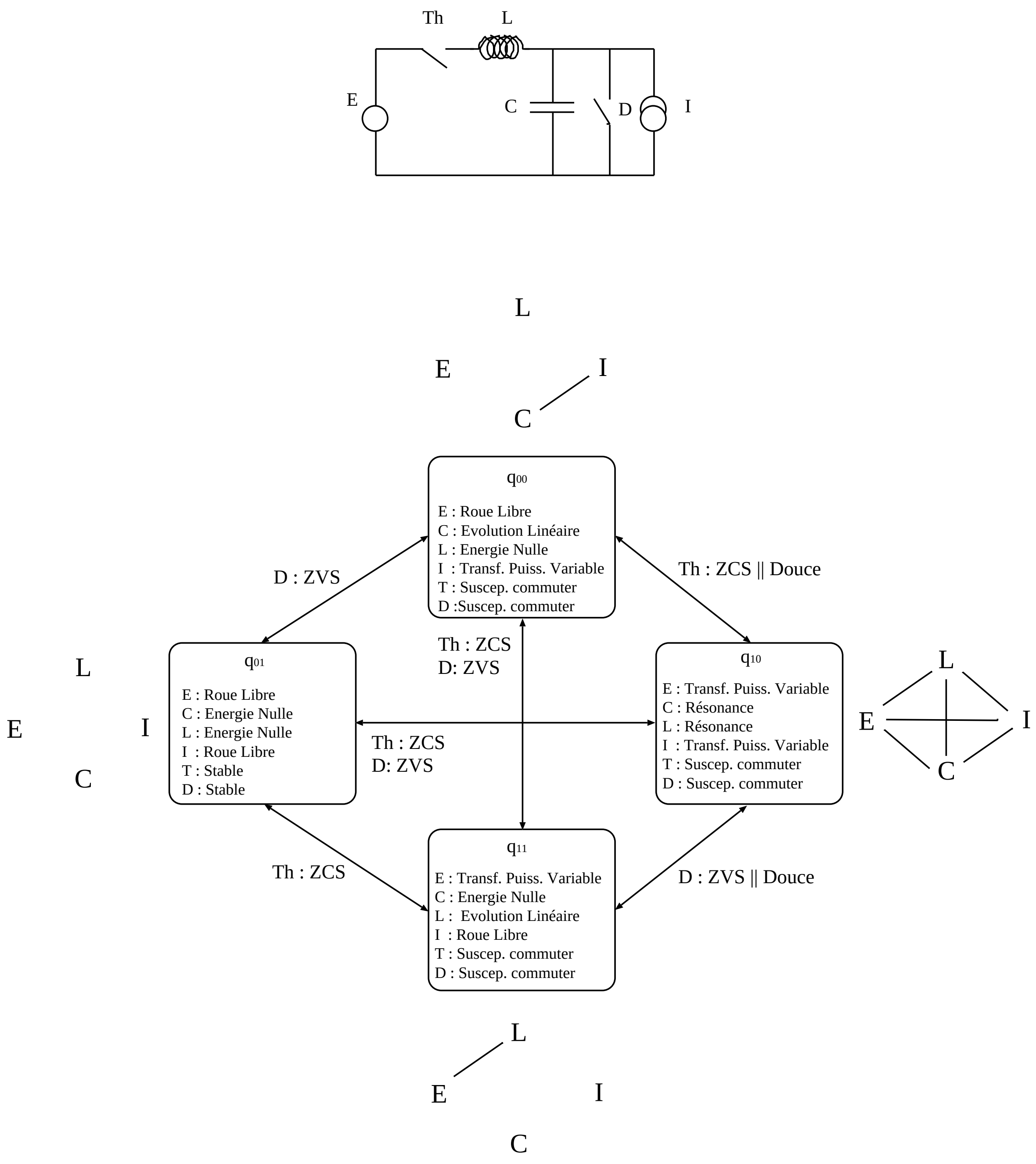


FIG. 6.8 – Le système hybride qualitatif associé au hacheur série quasi-résonnant.

On détecte sur cet exemple une certaine imprécision sur la description des transitions. En effet, lors de la transition du mode q_{10} au mode q_{00}, la commutation de T_h est, d'après le système, ZCS ou douce. Or, en pratique, elle est de type ZCS. L'erreur vient du fait qu'après la commutation, la tension supportée par T_h est la somme des tensions aux bornes de la source de tension et du condensateur. La transition est douce si cette somme est nulle. Pour savoir, qu'en pratique, elle ne l'est pas, il est nécessaire d'étudier l'évolution de la tension aux bornes du condensateur lors des modes précédents. En effet, cette étude nous apprend que la tension initiale supportée par T_h est égale (au signe près) à la valeur de la tension imposée par la source de tension. Plus généralement, l'imprécision sur les transitions ne peut être levée qu'en appréhendant l'évolution des variables d'état lors de l'intégralité du cycle de fonctionnement. Cependant, la description du fonctionnement proposée par le système (re-formulée en langage naturel par nos soins) est tout à fait comparable à celle présentée par Ferrieux et Forest en page 89 de leur livre [Ferrieux and Forest, 1994].

6.4.4 Heuristiques associées

Une des propriétés intrinsèques aux circuits de l'électronique de puissance est qu'ils possèdent tous une commande a priori intéressante. Si ce n'était pas le cas, aucune commande des interrupteurs ne pourrait conduire à un fonctionnement périodique.

Nous montrerons, dans le chapitre 7.3, que les outils de synthèse de commandes sont également très utiles pour spécifier un cahier des charges. Par exemple, l'existence d'une commande, où toutes les commutations entre les modes s'effectuent à zéro de courant ou de tension, sera un critère permettant de rechercher les hacheurs dit *à commutation naturelle.*

Conclusion

Les outils d'analyse, qui ont été présentés dans ce chapitre, sont utilisés pour exprimer les propriétés intrinsèques aux alimentations à découpage et pour spécifier un cahier des charges. Le Tableau 6.3 reporte les différentes heuristiques, qui découlent des outils décrits dans ce chapitre, et indique sur quels types d'abstractions elles sont applicables.

TAB. 6.3 – Application des outils d'analyse pour les différentes abstractions.

	Ensemble de connexions	Graphe de connexions énergétiques	Analyse qualitative	Système hybride qualitatif
Graphes simples		$\star$		
Topologies				
Structures	$\star$			
Schémas fonctionnels		$\star$		
Schémas de principes	$\star$	$\star$	$\star$	$\star$

Les outils d'analyse présentés peuvent également être utilisés indépendamment du système. Par exemple, le test de connexion énergétique permettrait de supprimer des liens dans la représentation par graphes de liens. Ainsi, ceux restants, correspondraient à un transfert *effectif* d'énergie entre les composants du circuit, alors que les liens ne correspondent actuellement qu'à un transfert *possible*. Les outils d'analyse qualitative décrivent le fonctionnement des alimentations à découpage dans les mêmes termes que les experts. Ce travail pourrait permettre de classer précisément les circuits en fonction des comportements élémentaires rencontrés lors de leur fonctionnement. Le système hybride qualitatif, en fournissant une description intuitive du fonctionnement des alimentations à découpage, peut également être un support pédagogique original, pour des circuits qui ont un nombre de modes viables peu élevé. Enfin, les outils de synthèse de commande peuvent être utilisés en vérification. Ils permettraient, en effet, d'étudier le fonctionnement du circuit si un interrupteur est détruit.

Chapitre 7

Expérimentations

Introduction

Ce chapitre décrit les expérimentations qui ont été réalisées pour prouver l'intérêt et l'efficacité de l'approche proposée. Dans un premier temps, l'espace de recherche dans lequel se trouvent les circuits utilisés en pratique est précisé et sa taille est estimée. Ce calcul permet de quantifier, dans un second temps, l'apport des méthodes de combinatoire et de l'utilisation des graphes de liens. Cependant, ces résultats montrent que de telles précautions ne réduisent pas suffisamment le nombre de solutions à envisager. L'intérêt de l'utilisation de la hiérarchie d'abstractions est alors mis en évidence. En effet, nous montrons que cette technique permet de réduire drastiquement le nombre de circuits à tester. Ces circuits sont encore relativement nombreux car ils ne vérifient que la définition des circuits de l'électronique de puissance. Pour prouver l'efficacité de l'approche en conception, nous recherchons les circuits qui, au contraire, sont liés à une fonction particulière. A cet effet, trois types particuliers de circuits sont étudiés.

7.1 Protocole expérimental

7.1.1 Étude préliminaire

Dans la partie 3.4, nous avons expliqué que l'espace de recherche est spécifié par une hiérarchie d'abstractions, des règles de réécriture et un ensemble de graphe simples. Le choix de cet espace dépend des caractéristiques des circuits de l'électronique de puissance que l'on souhaite engendrer. Pour avoir une idée de la taille et de la composition de ces circuits, nous avons recensé les 28 hacheurs décrits dans des livres classiques d'enseignement de l'électronique de puissance [Baussière *et al.*, 1987; Cocquerelle, 1993; Ferrieux and Forest, 1994; Sadarnac, 1997]. Ces circuits, présentés en Annexe C, constitueront l'ensemble des circuits *de référence*. Leur étude montre qu'ils possèdent au plus deux inductances, deux condensateurs et cinq interrupteurs. Étant donné que les alimentations à découpage relient deux sources, ces circuits sont constitués au plus de onze dipôles. Ce nombre relativement réduit de composants s'explique par le fait que, d'après le paragraphe 1.2.3, le prix et la masse des circuits intervient de façon prépondérante dans le choix d'un convertisseur statique et que ces deux paramètres sont d'autant plus importants que le circuit possède de dipôles.

7.1.2 Espace de recherche

La hiérarchie des abstractions utilisée par la suite est celle qui a été présentée dans le paragraphe 3.3.2. Ce choix ne peut être validé que si la hiérarchie améliore la recherche des circuits. Cette évaluation sera abordée dans le paragraphe 7.2.2. En ce qui concerne les règles de réécriture, celles qui sont prises en considération dans cette partie sont celles qui ont été décrites dans le Tableau 3.2. En effet, elles permettent d'engendrer tous les circuits de référence. L'ensemble des graphes simples initiaux est restreint, quant à lui, aux graphes (2-connectés) possédant moins de huit arêtes. Il est constitué, d'après le tableau présenté en 3.1, de quinze éléments qui sont représentés en annexe D.

L'espace des possibles obtenus avec l'ensemble de graphes initiaux et les règles de réécriture qui ont été choisies, contient 22 des 28 circuits de référence, soit 80% des solutions qui ont été proposées par les ingénieurs.

7.1.3 Heuristiques

Les heuristiques qui sont appliquées dans ce chapitre sont celles qui traduisent les propriétés intrinsèques aux circuits de l'électronique de puissance. Elles ont été décrites dans le chapitre précédent. Des contraintes supplémentaires ont été ajoutées pour restreindre la taille des circuits engendrés. Nous avons ainsi choisi de limiter le nombre d'inductances et celui des condensateurs à deux et le nombre d'interrupteurs à cinq. D'après les considérations du paragraphe 7.1.1, ces contraintes sont vérifiées par tous les circuits de référence.

7.2 Évaluation des performances

7.2.1 Suppression des doublons

Dans ce paragraphe, nous évaluons le gain apporté par les techniques mises en œuvre pour supprimer les doublons de l'espace de recherche. A cet effet, pour chaque graphe g de l'ensemble G des graphes simples initiaux, trois nombres sont calculés. Le premier, noté $h_1(g)$, est le nombre de circuits obtenus à partir de g en utilisant l'algorithme de recherche aveugle décrit en 3.1.3. Or, les règles de réécriture qui ont été choisies associent 20 dipôles distincts aux arêtes des graphes simples. Par conséquent, $h_1(g)$ est égal à $20^{|E(g)|}$ si g possède $|E(g)|$ arêtes. Le second, noté $h_2(g)$ est le nombre de circuits obtenus à partir de g en appliquant l'algorithme de recherche aveugle, mais en supprimant un circuit quand deux sont isomorphes. Le dernier $h_3(g)$ est le nombre de circuits obtenus par l'algorithme de recherche aveugle, en tenant compte des symétries, mais en utilisant la représentation par graphes de liens.

La somme des $h_1(g)$ sur l'ensemble des graphes de G est égale à 9,2 milliards d'éléments. Cette somme, calculée pour $h_2(g)$ et $h_3(g)$, est respectivement égale à 2,45 milliards et 484 millions. Par conséquent, en ne retenant qu'un circuit quand deux sont isomorphes, l'espace de recherche est réduit d'un facteur 3,8. En utilisant également les graphes de liens comme représentation interne, cet espace est réduit d'un facteur 19. Ce résultat met en évidence l'intérêt de la prise en compte des symétries mais surtout de la représentation par graphes de liens.

7.2.2 Utilisation des abstractions

Dans le paragraphe 3.2.2 nous avons expliqué que, pour évaluer l'apport de la hiérarchie d'abstractions, il est nécessaire de déterminer le nombre de nœuds sur lesquels sont appliquées les contraintes. Celui-ci est égal au nombre d'abstractions et d'objets concrets engendrés. Or, à partir des 15 graphes simples, 265 topologies sont engendrées. Celles-ci permettent ensuite de calculer 183 structures, choisies dans un ensemble de 2287 éléments. Puis, 8785 schémas fonctionnels sont retenus parmi les 28150 engendrés. Enfin, la générations des 40628 schémas de principe donne lieu à 256145 tests. Par conséquent, à l'aide de la hiérarchie d'abstractions, les contraintes ont été appliquées à 286862 reprises. Ce nombre est à comparer au 484 millions de tests qu'il aurait fallu effectuer avec un algorithme de recherche aveugle simple. Ainsi, la hiérarchie d'abstractions réduit (sans modifier les résultats) le nombre de solutions à envisager d'un facteur 1687. Grâce à cette organisation des connaissances, l'ensemble des schémas de principe est engendré en une journée environ. Ce résultat justifie a posteriori la hiérarchie choisie.

7.2.3 Statistiques

Répartition des circuits engendrés

D'après le paragraphe précédent, les circuits engendrés qui vérifient les propriétés intrinsèques, qui relient deux sources et qui possèdent au plus quatre composants réactifs et cinq interrupteurs, sont au nombre de 40628. Comme l'espace de recherche est constitué de 484 millions d'éléments, ce résultat prouve qu'il n'existe environ qu'une solution pour 12000 circuits. Le Tableau 7.1 donne la répartition des solutions en fonction du nombre d'interrupteurs et de composants réactifs qu'elles contiennent. Il est important de remarquer que l'ensemble des solutions qui possèdent au plus deux composants réactifs, ne contient que 2293 circuits. Ces circuits représentent 50% des circuits de référence.

TAB. 7.1 – Nombre de circuits en fonction du nombre d'interrupteurs i et de composants réactifs r qu'ils contiennent.

	r=1	r=2	r=3	r=4
$i \leq 2$	4 (100%)	63 (100%)	340 (100%)	556 (95%)
$i \leq 3$	8 (100%)	421 (100%)	2446 (99%)	3962 (98%)
$i \leq 4$	18 (100%)	1318 (67%)	8008 (48.4%)	13135 (37%)
$i \leq 5$	21 (81%)	2272 (43%)	14360 (30%)	23973 (25%)

Estimation du nombre total de solutions

Le problème abordé dans ce paragraphe est de savoir quel est le pourcentage des solutions qui ont été proposées, par rapport au nombre de circuits qui possèdent au plus cinq interrupteurs et six dipôles linéaires, mais qui seraient engendrés sans limiter la taille des graphes simples initiaux. Ce nombre «total» de solutions est borné. En effet, ces circuits contiennent au plus 11 dipôles élémentaires. Par conséquent, aucune solution ne peut être obtenue à partir de graphes simples constitués de plus de 11 arêtes. De même, pour les circuits qui possèdent au plus trois interrupteurs et quatre composants linéaires, un graphe simple à huit arêtes ne permet pas d'engendrer de solution. Ainsi, pour ce type particulier de circuits, il est possible d'affirmer que toutes les solutions ont été envisagées.

Pour obtenir des résultats similaires pour d'autres classes de circuits, il est nécessaire d'étudier la répartition des solutions en fonction du nombre d'arêtes des graphes simples à partir desquels elles ont été engendrées. Par exemple, en rapportant sur la Figure 7.1 la répartition des solutions qui possèdent au plus trois interrupteurs, on constate que le nombre de solutions augmente, dans un premier temps, avec le nombre d'arêtes du graphe simple, puis diminue. Ceci s'explique par le fait que, pour un nombre de composants linéaires donné, plus un circuit est engendré à partir d'un graphe simple ayant un nombre élevé d'arêtes, plus il est susceptible de posséder des interrupteurs qui peuvent être simplifiés. En estimant ces distributions par des gaussiennes, il est alors possible d'évaluer le nombre de solutions qui auraient été engendrées à partir de graphes simples possédant plus de sept arêtes. Cette évaluation permet alors de calculer le pourcentage de solutions obtenues sur le nombre de solutions totales. Les résultats sont reportés entre parenthèses dans le Tableau 7.1.

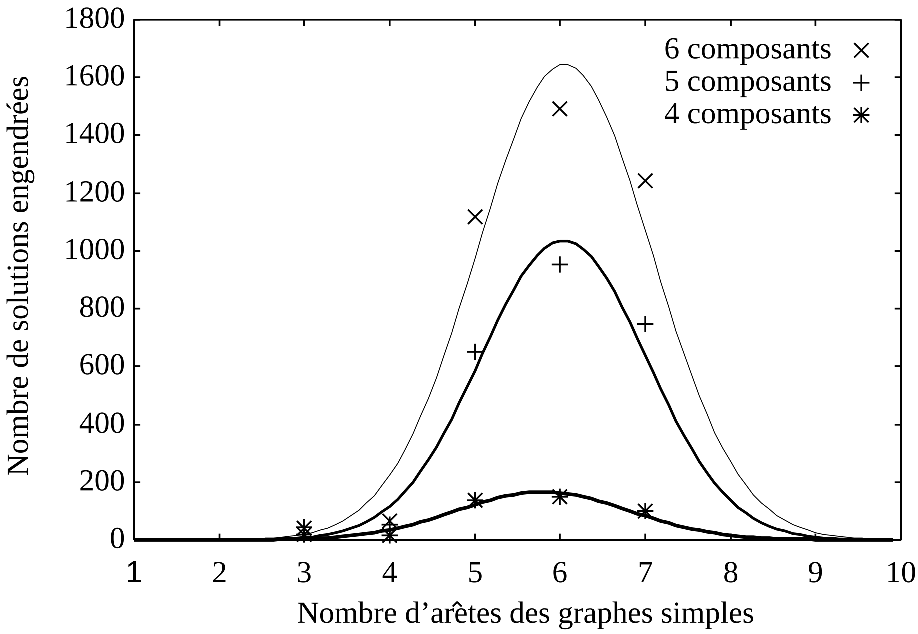


FIG. 7.1 – Distribution des solutions en fonction du nombre d'arêtes du graphe simple à partir desquelles elles ont été engendrées.

Ces estimations permettent d'avoir un ordre de grandeur du nombre de convertisseurs statiques qui possèdent au plus cinq interrupteurs, deux sources, au plus deux inductances et au plus deux condensateurs : il est de 150000. Or, parmi les circuits de référence, aucun convertisseur continu/continu ne possède autant de composants. Ce nombre constitue donc une borne supérieure.

Répartition par fonction

La répartition des circuits, en fonction du nombre d'interrupteurs et de composants linéaires, permet d'estimer le nombre total de solutions mais n'est pas très parlante pour un électrotechnicien. Pour ce dernier, il est préférable de les classer en fonction des sources qu'ils connectent. Trois cas sont alors à prendre en considération. Dans le premier cas, le circuit relie deux sources de tension. Il réalise alors une conversion de type «tension-tension». Dans le second, il connecte une source de tension et une source de courant et réalise une conversion «tension-courant». Enfin, lorsqu'il relie deux sources de courant, il est appelé convertisseur de type «courant-courant». Dans le Tableau 7.2 est reporté le nombre de circuits de chacun de ces trois types en fonction du nombre de composants réactifs qu'ils contiennent, la notation (C=x,L=z) signifiant que les circuits possèdent exactement x condensateurs et z inductances.

TAB. 7.2 – Classification des solutions en fonction du type de sources qu'elles relient.

Convertisseurs tension-tension	Convertisseurs tension-courant	Convertisseurs courant-courant
(C=0,L=0)=0 (C=0,L=1)=10 (C=0,L=2)=167	(C=0,L=0)=2 (C=0,L=1)=0 (C=0,L=2)=0	(C=0,L=0)=0 (C=0,L=1)=0 (C=0,L=2)=0
(C=1,L=0)=0 (C=1,L=1)=253 (C=1,L=2)=1810	(C=1,L=0)=0 (C=1,L=1)=1070 (C=1,L=2)=4079	(C=1,L=0)=11 (C=1,L=1)=485 (C=1,L=2)=1176
(C=2,L=0)=0 (C=2,L=1)=747 (C=2,L=2)=6180	(C=2,L=0)=0 (C=2,L=1)=3877 (C=2,L=2)=13154	(C=2,L=0)=297 (C=2,L=1)=2671 (C=2,L=2)=4639

D'après ce tableau, le système n'a engendré aucun circuit possédant deux sources de même nature et aucun composant passif. Ce résultat s'explique par le fait que la conversion directe, c'est-à-dire sans élément de stockage de l'énergie, n'est possible qu'entre deux sources de type distinct. De même, les deux sources d'un convertisseur tension-tension qui ne possèdent comme éléments réactifs que des condensateurs ne peuvent pas leur transmettre de l'énergie. De tels circuits n'ont donc pas de représentant dans l'ensemble des solutions. Pour la même raison, aucun convertisseur tension-courant, ne possédant qu'un seul type d'élément réactif et aucun convertisseur courant-courant sans condensateur, n'est retenu.

7.3 Conception automatique

Les interrupteurs de puissance disponibles dans les années 70 étaient les diodes et les thyristors. Les chercheurs et ingénieurs ont donc été amenés à réaliser les fonctions de conversion décrites dans le paragraphe 1.2.1 avec ces seuls interrupteurs. Ces travaux ont donné lieu à une classe très importante de circuits appelés hacheurs à thyristors. Dans les années 90, l'augmentation de la fréquence de fonctionnement des convertisseurs et la mise en œuvre de nouveaux composants comme le transistor bipolaire, a permis de diminuer considérablement l'encombrement des circuits, leur poids et donc leur coût. Cette montée en fréquence a été rendue possible grâce à des structures nouvelles respectant les conditions naturelles de commutation des interrupteurs. C'est pourquoi, ces circuits sont dits *à commutation naturelle*.

Dans cette partie, une reconstruction rationnelle de cette évolution est proposée. Dans un premier temps, nous présentons les circuits fondamentaux de l'électronique de puissance qui ont été retrouvés par le système. Puis, nous expliquons quelles sont les propriétés des hacheurs à thyristors et traduisons ces caractéristiques sous forme de contraintes. Nous montrons ensuite que le système retrouve les représentants de cette famille de circuits dans un ensemble très restreint de solutions. Dans un dernier temps, une étude similaire est réalisée pour les hacheurs à commutation naturelle.

7.3.1 Circuits fondamentaux

D'après le paragraphe précédent, le système n'a engendré que deux circuits qui connectent une source de tension et une source de courant sans élément additionnel de stockage. Le premier est le hacheur série, dont le fonctionnement a été décrit en 1.2.2, et le second est le hacheur direct en pont. Ce sont les deux seuls circuits de l'ensemble de référence qui ont ces propriétés.

Le système a engendré dix circuits possédant deux sources de tension et un composant passif. Parmi ces solutions, les trois hacheurs fondamentaux sont retrouvés. Il s'agit de la structure Buck (ou hacheur série), Buck-Boost (ou hacheur à stockage inductif) et du hacheur en pont, représentés en Figure 7.2. Les sept autres circuits autorisent une phase de roue libre de l'inductance. Cette propriété n'est jamais recherchée en pratique car elle nécessite l'utilisation d'au moins un interrupteur supplémentaire. Ce défaut n'est pas, d'après nous, suffisamment grave pour éliminer ces circuits de l'ensemble des solutions. Les alimentations à découpage qui connectent deux sources de courant avec un seul condensateur sont également redécouverts.

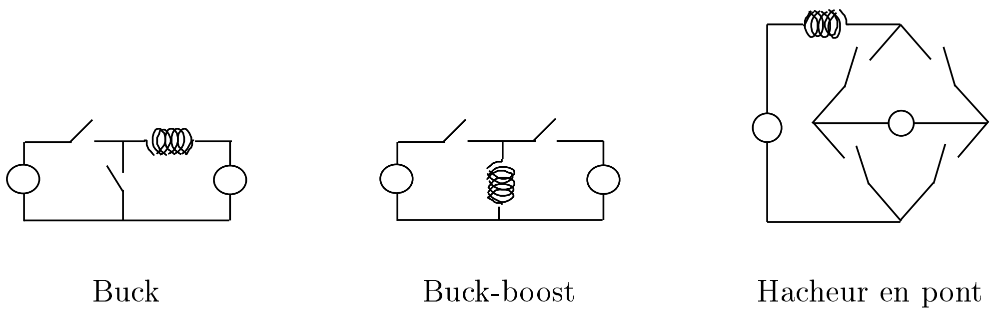


FIG. 7.2 – Circuits engendrés possédant deux sources de tension et au plus un composant passif.

7.3.2 Hacheurs à thyristors

Description

Les hacheurs à thyristors ont été très largement utilisés pour alimenter les machines à courant continu des locomotives. La source qui les alimente est de type source de tension. Le moteur est, quant à lui, une charge inductive qui est considérée en première approximation comme une source de courant. Les hacheurs à thyristors permettent de faire varier la tension aux bornes du moteur et, par suite, la vitesse de la locomotive. L'ensemble des circuits de référence contient 14 hacheurs à thyristor.

Cahier des charges

Le thyristor est un interrupteur semi-commandé car l'ordre peut lui être donné de se fermer mais il ne s'ouvre que lorsque le courant à ses bornes s'annule. Deux techniques sont utilisées pour éteindre un thyristor. La première consiste à dériver le courant qui le traverse jusqu'à l'annuler. La seconde consiste à appliquer une tension négative à ses bornes lorsqu'il est passant. Un courant de très grande amplitude de signe opposé à celui qui traverse le thyristor tend alors à s'établir instantanément. Lorsque le courant passe par la valeur nulle, le thyristor se bloque puis supporte la tension qui lui est appliquée. Le thyristor est dit *soufflé*. Ces deux techniques utilisent uniquement une inductance et un condensateur. De plus, parmi les 14 circuits de référence, sept d'entre eux ne possèdent que quatre interrupteurs. Nous restreignons alors la recherche aux circuits constitués d'un condensateur et d'une inductance, d'une source de tension, d'une source de courant et d'au plus quatre interrupteurs.

Les puissances mises en jeu en traction sont importantes. Pour diminuer les pertes qui pourraient devenir prohibitives, le circuit doit posséder un mode où le transfert d'énergie entre la source et le moteur est direct. Il doit également présenter une phase où ces deux composants sont en roue libre et où les éléments réactifs sont, soit en roue libre, soit en état d'énergie nulle. La définition et les méthodes permettant de détecter de tels modes ont été proposées dans la partie 6.3. De plus, comme les interrupteurs susceptibles de conduire un courant important sont très chers, un seul d'entre eux doit être passant lors de la phase de transfert d'énergie direct et lors de la phase de roue libre. Dans ces deux modes, les interrupteurs doivent également être stables pour pouvoir fixer la durée de ces deux phases par la commande.

Règles de réécriture

Le cahier des charges permet de modifier les règles de réécriture. En effet, pour que la source et la charge échangent de l'énergie directement, aucun composant réactif ne doit être connecté entre ces deux composants lors de cette phase. Par conséquent, les sources prises en considération ne contiennent pas d'élément réactif. De plus, comme un seul interrupteur doit conduire le courant de charge lorsque celle-ci est en phase de roue libre, la source de courant est connectée en parallèle à un interrupteur. Enfin, les dipôles résonnants, c'est-à-dire constitués d'une inductance et d'un condensateur connectés en série ou en parallèle, ne sont pas pris en considération. Ainsi, les règles de réécriture qui sont utilisées pour engendrer les hacheurs à thyristor sont les suivantes :

TAB. 7.3 – Règles de réécriture pour engendrer les hacheurs à thyristors.

Étapes	Règles de réécriture associées
Graphes simples à topologies	$\emptyset \rightarrow \{D, D\|\|D\}$
Topologies à structure	$D \rightarrow \{DL, SP\}$ $D\|\|D \rightarrow \{DL\|\|SP\}$
Structures à schémas fonctionnels	$DL \rightarrow \{E_{cc}, Z_i, Z_c\}$ $DL\|\|SP \rightarrow \{E_{cc}\|\|SP, I_o\|\|SP, Z_i\|\|SP, Z_c\|\|SP\}$
Schémas fonctionnels à schémas de principe	$E_{cc} \rightarrow \{E\}$ $Z_o \rightarrow \{C\}$ $Z_i \rightarrow \{L\}$ $I_i\|\|SP \rightarrow \{I\|\|SP\}$ $Z_o\|\|SP \rightarrow \{C\|\|SP\}$
Schémas de principe à modèles de référence	$SP \rightarrow \{S\}$

Résultats

Le système trouve 26 circuits qui vérifient le cahier des charges proposé ci-dessus. Les sept circuits de référence (qui ne possèdent que quatre interrupteurs) sont éléments de cet ensemble. Ce résultat prouve que le cahier des charges a été suffisamment affiné pour trouver une nombre restreint de circuits. Il est important de noter qu'aucun circuit comportant moins de quatre interrupteurs n'a été obtenu. Il est ainsi démontré qu'un circuit constitué d'une inductance, d'un condensateur, d'une source de tension, d'une source de courant, qui possède un mode de connexion directe entre les sources et un mode de roue libre, doit posséder au moins quatre interrupteurs.

Dans le paragraphe 1.2.2, nous avons décrit le fonctionnement du hacheur à deux thyristors, nommé H2SCR. Ce hacheur possèdent, en plus de la phase de roue libre et de celle de transfert d'énergie direct, une phase de charge du condensateur et une phase de résonance entre les composants réactifs. Le système a détecté, parmi les 26 circuits obtenus précédemment, six hacheurs qui possèdent ces deux phases supplémentaires et qui ont donc un fonctionnement très proche de celui de H2SCR. Parmi ces six circuits, quatre sont connus, les deux restants sont reportés en Figure 7.3. Ils n'ont, à notre connaissance, jamais été proposés dans la littérature.

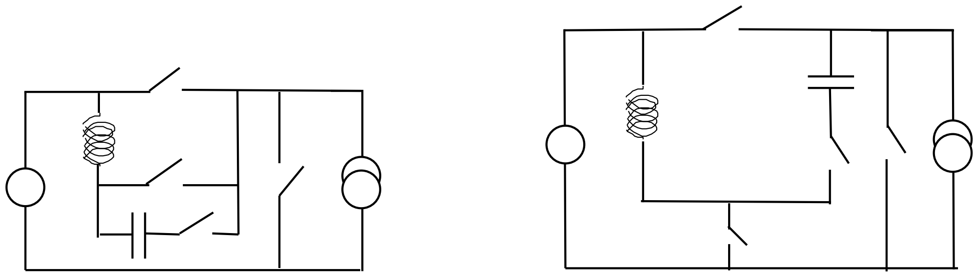


FIG. 7.3 – Deux circuits aux caractéristiques similaires au hacheur à deux thyristors de la Figure 1.4.

7.3.3 Hacheur à commutation naturelle

Description

Pour réduire la taille des composants réactifs, les ingénieurs ont augmenté la fréquence de fonctionnement des alimentations à découpage. En contrepartie, les commutations sont beaucoup plus nombreuses. Pour diminuer les pertes associées, ces transitions ont lieu sur la caractéristique statique des interrupteurs. Les hacheurs à commutation naturelle sont généralement utilisés en faible et moyenne puissance. Il existe six hacheurs à commutation naturelle de référence.

Cahier des charges

Pour qu'un hacheur présente un fonctionnement où toutes les transitions ont lieu sur la caractéristique statique des interrupteurs, son système hybride qualitatif doit posséder un cycle où toutes les transitions sont de type ZVS, ZCS ou douces. Cette contrainte peut être vérifiée grâce à l'algorithme de synthèse de commande qui a été proposé dans le paragraphe 6.4.2. Parmi les six hacheurs à commutation naturelle de référence, trois réalisent une conversion tension-courant et trois une conversion tension-tension. Dans le premier cas, une inductance et un condensateur sont utilisés. Dans le second, une inductance supplémentaire est mise en œuvre. Dans les deux cas, les circuits possèdent seulement deux interrupteurs. Le cahier des charges choisi restreint la recherche aux circuits qui ont un nombre de composants identiques aux hacheurs de référence. Il stipule également que les solutions doivent présenter une phase de résonance.

Ce cahier des charges, simple, ne permet pas d'imposer des contraintes topologiques sur les circuits à engendrer. Par conséquent, les règles de réécriture sont celles qui ont été décrites dans le Tableau 3.2

Résultats

Le système détecte seulement 34 convertisseurs tension-courant à commutation naturelle. Les trois circuits de référence qui réalisent une telle conversion sont redécouverts. Comme deux d'entre eux, dont le hacheur série quasi-résonnant (HSRA1), présentent une phase de repos, nous avons fait rechercher au système les circuits qui autorisent une telle phase. Celui-ci a trouvé quatre circuits ayant cette propriété. Les deux «nouveaux» circuits sont représentés sur la Figure 7.4. Nous avons alors comparé ces quatre solutions en fonction des contraintes qu'elles imposent aux composants réactifs lors de la phase de repos. Le condensateur du circuit a) supporte la tension imposée par la source de tension ; l'inductance est traversée, quant à elle, par le courant de la source de courant. Les contraintes sur les composants réactifs sont donc très importantes. En ce qui concerne le circuit b), seule l'inductance conduit le courant de la source de courant lors de la phase de repos. Le circuit de référence appelé HQR2, impose, quant à lui, uniquement la tension aux bornes du condensateur. Enfin, le courant dans l'inductance et la tension aux bornes du condensateur sont nuls lors de la phase de repos de HSRA1. Par conséquent, ce circuit est celui qui impose des contraintes les plus faibles. Par contre, le circuits b) de la Figure 7.4 possède des caractéristiques tout à fait similaires à celles du circuit HQR2. Enfin, le circuit a) de la figure précédemment citée est celui qui apparaît comme le moins performant des quatre circuits étudiés.

Le système redécouvre les trois convertisseurs tension-tension à commutation naturelle de référence dans un ensemble de 52 éléments. Il est important de remarquer que les hacheurs de type CUK et SEPIC sont également éléments de cet ensemble. En effet, ces circuits possèdent exactement les mêmes propriétés que les hacheurs à commutation naturelle. Seule la valeur élevée du condensateur permet de les distinguer.

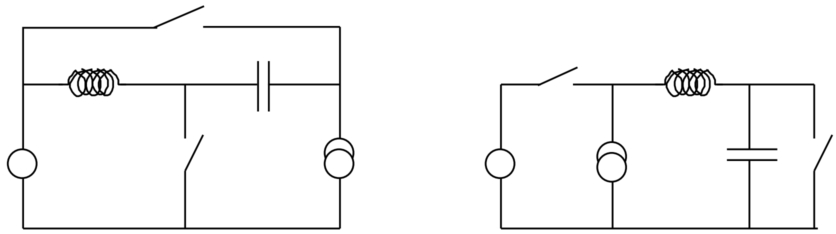


FIG. 7.4 – Deux hacheurs à commutation naturelle qui possèdent une phase de repos.

7.3.4 Bilan conception

Sur les 28 circuits de référence, 22 d'entres eux ont été redécouverts par le système. Ces derniers ont été retrouvés dans un ensemble constitué de 112 circuits seulement. Les six hacheur à thyristors qui n'ont pas été obtenus, peuvent l'être en prenant en considération des graphes simples plus complexes. Des circuits ayant des propriétés très proches des circuits de référence ont également été proposés. Ils sont donc de très bons candidats pour des circuits nouveaux. Seule une étude plus poussée de ces derniers permettra de déterminer s'ils sont ou non plus intéressants que ceux utilisés en pratique. Or, pour connaître précisément leurs propriétés, il faut notamment trouver une séquence de mise en marche, calculer les valeurs efficaces et moyennes de toutes les grandeurs et étudier leur comportement en fonctionnement dégradé. Pour donner une idée de la difficulté de cette tâche d'analyse, le circuit H3SCR (cf. annexe C) présente un fonctionnement périodique après une séquence de 22 phases distinctes.

Conclusion

Dans ce chapitre, la viabilité de l'approche proposée a été démontrée. En effet, l'utilisation d'une hiérarchie d'abstractions et d'une représentation appropriée a permis d'explorer un espace de recherche composé initialement d'environ 9 milliards d'éléments. Les heuristiques qui sont basées sur les outils d'analyse présentés dans le chapitre précédent ont également prouvé leur efficacité. Le système a permis de montrer que l'ensemble des alimentations à découpage est constitué d'environ 150000 éléments. La quasi totalité des circuits de référence, c'est-à-dire décrits dans les livres d'enseignement de l'électronique de puissance, a été retrouvée dans un ensemble très restreint de solutions. Nous avons également montré que plusieurs de ces solutions ont des caractéristiques très proches des circuits de référence et sont donc susceptibles de présenter des performances comparables. Le système apparaît donc comme un outil d'aide à la conception tout à fait viable.

Conclusion

Au cours de cette thèse, nous avons présenté un système proposant les circuits qui répondent à un cahier des charges fourni par l'utilisateur et qui vérifient les propriétés intrinsèques aux alimentations à découpage. Dans les paragraphes suivants, les principaux résultats, limitations et perspectives, qui ont parfois déjà été évoqués dans le manuscrit, sont résumés. Étant donné que les résultats touchent l'intelligence artificielle, l'électronique de puissance et la représentation par graphes de liens, nous les présenterons séparément.

Contributions

Intelligence artificielle

Dans cette thèse, nous avons mimé, à l'aide d'un système informatique, deux activités intellectuelles complexes. La première est celle qui conduit les ingénieurs à inventer des circuits de l'électronique de puissance. La méthode générale mise en œuvre pour simuler cette première activité est inspirée des travaux réalisés dans le cadre de la découverte guidée par la théorie [Buchanan *et al.*, 1969; Valdés-Pérez, 1994]. L'algorithme qui «invente» les circuits est un algorithme de recherche heuristique. La principale originalité du travail a été d'organiser l'espace de recherche en hiérarchie d'abstractions. Nous avons montré que cette organisation des connaissances réduisait de plus de trois ordres de grandeur le nombre de cas à envisager et rendait ainsi l'approche viable. Le système prouve, par ailleurs, l'intérêt de l'utilisation des abstractions sur un problème concret. Pour une hiérarchie donnée, l'espace est spécifié par un ensemble de graphes et par des règles de réécriture. Les graphes permettent de fixer la structure des circuits recherchés. Les règles de réécriture permettent, quant à elles, de prendre en compte des contraintes topologiques qui peuvent être complexes. Des contraintes fonctionnelles sont également appliquées pour éviter d'explorer des sous-espaces où ne se trouve a priori aucune solution. Nous avons montré, par une série d'expérimentations, que des contraintes très efficaces ont été imaginées en interaction avec le système.

La seconde activité simulée est le raisonnement des ingénieurs lorsqu'ils décrivent le fonctionnement des circuits de l'électronique de puissance. L'approche qui a été proposée pour aborder ce problème est originale. En effet, les chercheurs en physique qualitative ont généralement proposé des modèles simplifiés de systèmes physiques. A cet effet, les valeurs que peuvent prendre les différentes variables sont segmentées en intervalles. Puis, les équations qui régissent le fonctionnement du système sont modifiées. Enfin, le comportement du système est appréhendé en résolvant ces équations à l'aide d'une algèbre appropriée. Notre approche, quant à elle, ne vise pas à simplifier les modèles mais à donner une description intuitive du fonctionnement global du système. A cet effet, les équations et des considérations physiques sont utilisées pour analyser le comportement de chaque dipôle du circuit. La description globale du fonctionnement est déduite de cette analyse. Cette description met en œuvre des termes identiques à ceux utilisés par les ingénieurs. Nous avons montré, sur un exemple non trivial, que la traduction (réalisée par nos soins) en langage naturel de l'analyse effectuée par le système est comparable à celle qui peut être trouvée dans des livres d'enseignement de l'électronique de puissance. Ces outils d'analyse qualitative permettent, par ailleurs, de spécifier précisément les circuits qui doivent être inventés par le système. Notre approche met alors en évidence l'intérêt du couplage des techniques de physique qualitative et de découverte scientifique.

La simulation de ces deux activités a permis d'expliquer rationnellement le choix des circuits utilisés actuellement. En effet, le système a retrouvé la plupart des alimentations qui ont été découvertes ces quarante dernières années. Nous avons alors pu comparer les solutions fournies par le système et celles avancées par les ingénieurs. Il s'est avéré que ces derniers ont trouvé la majorité des solutions.

Électronique de puissance

Tout d'abord, nous avons présenté une méthode permettant de modéliser, à l'aide du formalisme des systèmes dynamiques hybrides, une classe particulière d'alimentations à découpage (les hacheurs à commutation naturelle). Ce travail et un outil issu de la théorie des systèmes hybrides, nous a permis de déterminer l'ensemble des fonctionnements du hacheur quasi-résonnant. A notre connaissance, aucune étude de ce type n'avait été réalisée auparavant. Grâce à la modélisation proposée, nous avons également mis en évidence que, dans le cas général, l'étude exhaustive de l'ensemble des fonctionnements des hacheurs est actuellement impossible.

Cette constatation nous a conduit à proposer d'autres outils d'analyse des alimentations à découpage. Le premier d'entre eux détermine les transferts d'énergie qui ont lieu lors du fonctionnement d'un circuit. Pour cela, il dérive formellement les équations décrivant l'évolution des différentes grandeurs du circuit. Ce calcul est une généralisation à des circuits quelconques, des formules topologiques proposées par Chen pour des circuits particuliers appelés 2-ports passifs. Le second outil décrit le fonctionnement des alimentations à découpage dans des termes identiques à ceux utilisés par les experts. A cet effet, les concepts associés à ces termes ont été préalablement formalisés. Nous avons proposé des algorithmes qui détectent, par exemple, les phases de *roue libre* des sources, les modes de *repos* du convertisseur et les commutations *douces* ou *ZVS* des interrupteurs. Nous avons également proposé un algorithme qui calcule une approximation du système hybride associé à un circuit. De ce travail découle un algorithme de synthèse d'une commande qui conduit a priori à un fonctionnement périodique du circuit durant lequel la source et la charge échangent de l'énergie. A notre connaissance, aucun algorithme de synthèse de commande n'avait été proposé auparavant. Cependant, les commandes obtenues ne garantissent pas un fonctionnement périodique du circuit. Il faut vérifier les commandes proposées «à la main» pour les cas les plus simples ou à l'aide de programmes de simulation. Par conséquent, les différents outils qui ont été proposés apparaissent comme un complément idéal aux outils classiques.

Les outils d'analyse décrits précédemment permettent de caractériser les circuits constitués de sources, d'éléments réactifs et d'interrupteurs. Nous avons alors recherché l'ensemble des propriétés qui distinguent les alimentations à découpage des circuits quelconques. Nous ne prétendons pas avoir déterminé exhaustivement cet ensemble. Cependant, celui qui a été obtenu semble très acceptable car il permet de n'engendrer que les circuits ne présentant que des défauts mineurs. En d'autres termes, nous avons proposé une définition satisfaisante des alimentations à découpage et surtout implanté des algorithmes qui détectent de tels circuits. Nous avons également isolé les spécificités des hacheurs à thyristor et des hacheurs à commutation naturelle.

Graphes de liens

La représentation par graphes de liens a été utilisée pour engendrer les circuits car elle rend compte des propriétés physiques des systèmes qu'elle représente. Son formalisme, en particulier, supprime l'information sur l'ordre des éléments en série. Cependant, les algorithmes qui ont été proposés dans la littérature pour transformer un circuit en un graphe de liens, ne suppriment pas systématiquement cette information. Nous avons alors proposé un algorithme de transformation original qui ne présente pas cet inconvénient. Il s'est révélé très efficace pour supprimer les doublons de l'espace de recherche. Plus généralement, ce travail représente trois autres contributions.

Tout d'abord, grâce à l'algorithme proposé, les composants en série ou en parallèle dans le circuit sont systématiquement connectés par l'intermédiaire respectivement d'une jonction série et d'une jonction parallèle. Les graphes de liens obtenus sont donc parfaitement adaptés au formalisme. Par ailleurs, l'algorithme proposé formalise la méthode par inspection suggérée dans la littérature [Karnopp and Rosenberg, 1975].

De plus, les outils développés pour analyser les graphes de liens semblent plus efficaces lorsqu'ils sont appliqués sur ceux obtenus par notre méthode. En effet, sur un algorithme aussi simple que celui qui assigne la causalité, l'amélioration est notable. En effet, considérons, par exemple, le circuit représenté en Figure 7.5. Le graphe de liens obtenu à l'aide de l'algorithme de transformation que nous avons proposé, et celui obtenu à l'aide de l'algorithme classique (en prenant le point A comme masse), sont reportés sur la même figure. Ils sont respectivement notés a) et b). Si l'on applique la première étape de l'algorithme de propagation de la causalité (cf. §4.1.3) sur le graphe de liens a), la causalité de tous les liens est affectée. Ce résultat, reporté sur le graphe de liens a), s'explique physiquement. En effet, la source de courant S_f fait circuler un courant à travers les résistance R_2 et R_3 et la source de tension provoque l'apparition de la tension aux bornes de R_1. Si l'on applique la première étape de l'algorithme de propagation de la causalité sur le graphe de liens b), seuls les liens associés aux sources voient leur causalité affectée. Pour les autres liens, les étapes suivantes de l'algorithme doivent être abordées.

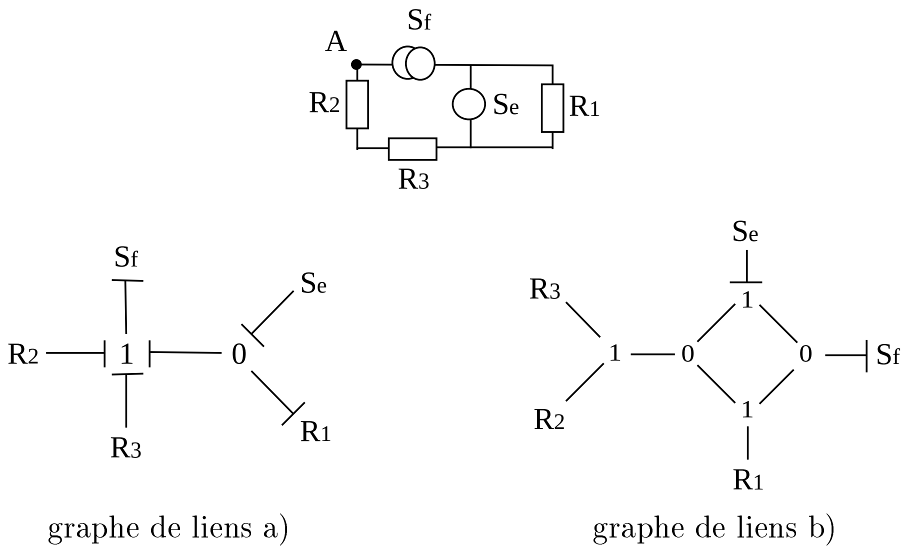


FIG. 7.5 – Première étape de l'algorithme de propagation de la causalité appliquée à deux graphes de liens distincts.

Enfin, l'algorithme de transformation proposé semble ajouter une caractéristique très intéressante à la représentation par graphes de liens. En effet, deux circuits qui ont le même fonctionnement semblent avoir le même graphe de liens. Cette propriété n'était pas vérifiée en utilisant les algorithmes proposés dans la littérature. Ainsi, la représentation par graphes de liens apparaît comme la représentation idéale pour détecter des circuits (topologiquement) distincts mais électriquement équivalents. L'une des perspectives ouverte par ce travail est de démontrer que la représentation par graphes de liens est la représentation fonctionnelle.

Discussion

La première limitation à l'approche qui a été proposée est qu'elle met en œuvre une recherche heuristique. Le nombre de solutions potentielles augmente alors a priori de façon exponentielle avec la taille des graphes simples initiaux. Cependant il n'en est rien car, pour des raisons liées au cahier des charges des circuits recherchés, le nombre maximum de dipôles dont sont constituées les solutions est borné. Dans ce cas, le nombre de solutions est également borné. Par exemple, nous avons montré dans le paragraphe 7.2.3, qu'il n'existe environ que 150000 alimentations à découpage qui possèdent exactement une source et une charge et qui sont constituées d'au plus cinq interrupteurs, deux inductances et deux condensateurs. Tous les circuits recensés sont éléments de cet ensemble. De plus, même si l'espace de recherche envisagé est très vaste, l'efficacité des contraintes, l'utilisation de la hiérarchie d'abstractions et la mise en œuvre des techniques de suppression des doublons, permettent de réduire considérablement le temps de calcul. Pour l'exemple qui a été détaillé dans la partie 7.2, le gain est de 30000 environ. Par conséquent, le problème de la complexité a été levé dans le cas particulier des circuits de l'électronique de puissance. Cependant, l'approche proposée n'est pas appropriée pour découvrir des circuits de taille beaucoup plus importante. Par exemple, elle ne peut pas être utilisée pour engendrer les filtres qui ont été conçus par le système de Koza et de ses collègues [Koza *et al.*, 1996].

La seconde limitation est dans la mise en œuvre de la hiérarchie d'abstractions. En effet, il a déjà été mentionné que la détermination de cette hiérarchie est une étape très délicate car chaque abstraction doit être associée à des contraintes permettant de réduire le nombre de solutions potentielles à tester. Cette détermination des abstractions se fait, en pratique, en interaction avec le système. En particulier, la hiérarchie varie en fonction de l'efficacité des heuristiques appliquées et des outils d'analyse disponibles. De plus, ces derniers n'existent que très rarement car les ingénieurs ont développé des outils pour les objets concrets mais pas pour des objets qui contiennent moins d'information que ces derniers. Il s'agit donc d'imaginer et d'implémenter autant d'outils d'analyse qu'il existe de niveaux d'abstractions.

La troisième limitation est que l'approche proposée semble spécifique au domaine de l'électronique de puissance. Cependant, l'utilisation de la représentation par graphes de liens, qui est basée sur l'existence d'analogies entre les différents domaines de la physique, amène à penser que cette approche peut être mise en œuvre pour découvrir des systèmes physiques d'autres domaines. En effet, l'architecture du système est tout à fait réutilisable. Par contre, la hiérarchie des abstractions et les heuristiques ne sont, a priori, pas directement applicables.

Perspectives

Intelligence artificielle

Tout d'abord, nous souhaitons modifier le système de telle sorte que les connaissances puissent être intégrées dans le système de façon déclarative. En particulier, celles qui sont utilisées pour sélectionner des circuits particuliers devront pouvoir être facilement modifiées à chaque expérimentation, ce qui n'est pas le cas actuellement. A cet effet, il convient de trouver un langage qui spécifie le cahier des charges, qui définit les propriétés intrinsèques et qui précise l'espace de recherche. Ce langage devra ainsi permettre de (re)définir facilement des primitives de fonctionnement des composants particulières. Des critères détectent déjà certaines d'entre elles mais ils ne sont pas aisément modifiables. Ce langage devra également permettre de préciser les caractéristiques des modes et des transitions rencontrés lors des cycles de fonctionnement des circuits recherchés.

Un tel langage caractérisera alors précisément les circuits de l'électronique de puissance et, en particulier, ceux déjà connus. Il sera donc possible, à l'aide d'algorithmes d'apprentissage que l'on peut trouver dans la littérature [Ganascia, 1987; Michalski *et al.*, 1983], d'envisager la détermination automatique des propriétés intrinsèques aux alimentations à découpage. Cette perspective, qui avait été écartée dans le paragraphe 2.1.3, a été rendue possible grâce aux outils d'analyse qui ont été imaginés et implantés en interaction avec le système. Les algorithmes d'apprentissage trouveront de nouvelles propriétés intrinsèques, qui, dans un second temps, restreindront l'ensemble des solutions fournies par le système. Le couplage des algorithmes de génération et d'apprentissage autorisera alors une étude complète et systématique de l'électronique de puissance.

Électronique de puissance

Nous avons montré dans la partie 7.3 que le système retrouve les alimentations à découpage classiques dans un ensemble très restreint de solutions. Il semble donc pouvoir être utilisé pour découvrir des circuits répondant aux problèmes actuels de conception décrits dans le paragraphe 1.3.2. Cependant, deux modifications doivent préalablement être apportées. Tout d'abord, l'ergonomie du système doit être améliorée. Le langage de description qui a été évoqué précédemment et l'utilisation de connaissances déclaratives contribueront à cette amélioration. Il sera nécessaire également de développer une interface graphique sur laquelle le cahier des charges sera spécifié et sur laquelle les circuits proposés seront visualisés. Ensuite, les ingénieurs désireront que le système propose des circuits possédant des interrupteurs «réels» (diodes, thyristors et transistors). A cet effet, des outils d'analyse de ce type de circuits devront être imaginés et implantés.

Le travail qui a été réalisé sur la modélisation des alimentations à découpage à l'aide du formalisme des systèmes hybrides ouvre d'ailleurs des perspectives nouvelles pour le développement de tels outils d'analyse. En effet, la bi-simulation est apparue dans le paragraphe 5.3.3 comme l'outil parfaitement adapté pour étudier tous les fonctionnements d'un circuit. Un tel outil peut être utilisé pour synthétiser des commandes originales de circuits connus ou pour tester la viabilité de nouveaux circuits. Il semble alors possible de développer des programmes d'analyse beaucoup plus performants que ceux utilisés actuellement. Cependant, les difficultés présentées dans le paragraphe 5.3.4, et notamment celles qui concernent les transitions entre les modes, devront préalablement être levées.

Une autre perspective est liée à l'enseignement assisté par ordinateur. Actuellement, les professeurs expliquent le fonctionnement des circuits et utilisent comme support pédagogique les tracés décrivant quantitativement l'évolution des différentes grandeurs du circuit. Sur la Figure 7.6, nous avons reporté les formes d'ondes de la tension aux bornes du condensateur et du courant dans l'inductance lors du fonctionnement du hacheur quasi-résonnant représenté sur la Figure 6.8. Nous retrouvons la phase de repos (notée q_{01}), l'évolution linéaire du courant dans l'inductance (q_{11}), la phase de résonance (q_{10}) et l'évolution linéaire de la tension aux bornes du condensateur (q_{10}). Ces phases ont été décrites plus précisément dans le paragraphe 6.4.3. Il nous semble alors tout à fait judicieux de coupler les outils d'analyse qualitative à un logiciel classique de simulation afin de développer un didacticiel susceptible de fournir une description du fonctionnement des alimentations à découpage proche de celle que pourrait proposer un professeur. En effet, la simulation numérique permettrait de *visualiser* l'évolution des différentes grandeurs et l'analyse qualitative d'*expliquer* cette évolution. De plus, à l'aide du système hybride qualitatif, l'étudiant pourrait appréhender aisément les autres fonctionnements possibles du circuit.

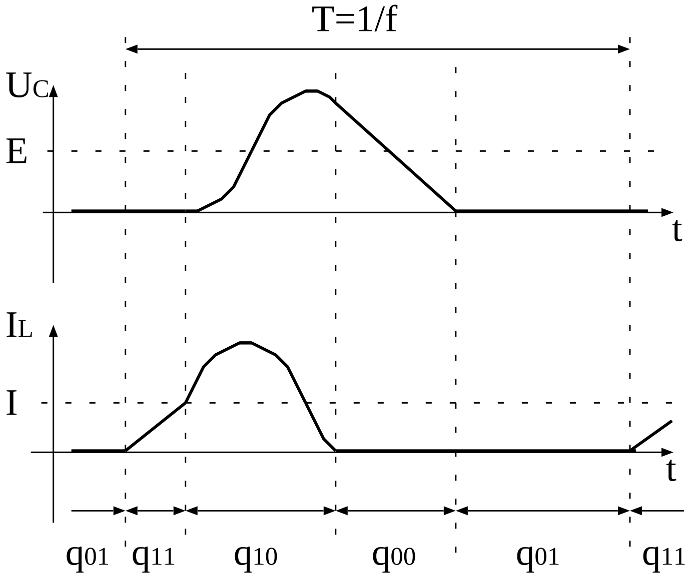


FIG. 7.6 – Formes d'ondes du hacheur de la Figure 6.8.

Bilan

L'ensemble des travaux vise à prouver que l'utilisation d'outils informatiques en interaction avec l'utilisateur peut permettre de découvrir «des connaissances nouvelles, intéressantes, plausibles et intelligibles dans le domaine d'étude» [Valdés-Pérez, 1999]. Nous avons également cherché, tout au long de cette thèse, à améliorer la compréhension et la connaissance des circuits de l'électronique de puissance *via* une formalisation du domaine.

Lors de l'introduction, nous avons opposé les sciences et les techniques. Cette thèse semble montrer que les idées et concepts développés en découverte scientifique peuvent être appliqués avec succès à un domaine technique. Il semble ainsi que les démarches intellectuelles permettant d'aboutir aux solutions sont identiques.

Annexe A

Classification des convertisseurs statiques

A.1 Description

A.1.1 Caractéristiques

Les circuits de l'électronique de puissance permettent l'interconnexion entre deux dispositifs électriques qui ne fonctionneraient pas correctement s'ils étaient directement connectés. L'un est généralement appelé *source* car il fournit de l'énergie et l'autre est appelé *charge* car il en absorbe. Cette distinction est néanmoins arbitraire car les caractéristiques d'un composant ne sont pas liées à sa position ou à sa fonction dans un circuit. Une charge peut ainsi être décrite exactement de la même façon qu'une source. Trois données permettent de distinguer les dispositifs électriques.

La première donnée correspond au **type** de l'élément. Celui-ci est de type *source de tension* s'il a la particularité de présenter à ses bornes une tension indépendante du courant qui le traverse. En d'autres termes, un tel composant impose sa tension au reste du circuit. La tension aux bornes d'un composant de type source de tension est appelée *grandeur caractéristique*. Au contraire, un élément ayant un courant qui le traverse indépendant de la tension à ses bornes est de type *source de courant*. Dans ce cas, il impose son courant au reste du circuit et sa grandeur caractéristique est le courant qui le traverse. Le courant et la tension sont des grandeurs physiques dites duales car elles ne peuvent exister l'une sans l'autre. On dit aussi que la grandeur duale du courant est la tension et réciproquement. Pour une source ou une charge, la grandeur duale de la grandeur caractéristique est appelée *grandeur duale.*

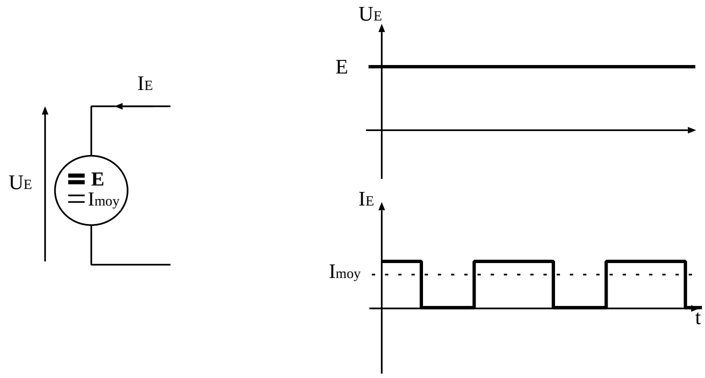
La deuxième donnée qui caractérise un composant est le couple constitué de la **nature et la valeur de sa grandeur caractéristique**. Si cette grandeur est périodique et de valeur moyenne nulle sur une période, alors le composant est de *nature alternative* ou plus simplement alternatif. En électronique de puissance, une grandeur alternative est caractérisée par sa fréquence et sa valeur efficace. Ce couple forme la valeur de la grandeur alternative. C'est pourquoi, deux grandeurs alternatives sont généralement considérées comme identiques si elles ont la même fréquence et la même valeur efficace. Une source est, au contraire, dite de nature *continue* ou simplement continue si sa grandeur caractéristique est soit constante, soit périodique et de valeur moyenne non nulle sur une période. Habituellement, une grandeur continue est caractérisée uniquement par sa valeur moyenne car les oscillations périodiques autour de sa valeur moyenne sont de faible amplitude. Ainsi, deux grandeurs continues sont généralement considérées comme identiques si elles ont la même valeur moyenne. Il est par ailleurs important de remarquer qu'une grandeur continue ne peut pas être identique à une grandeur alternative.

En pratique, une source n'est jamais parfaite et la valeur de sa grandeur caractéristique n'est indépendante de la valeur de la grandeur duale que dans une zone précise. Cette zone est appelée *zone de validité*. Lorsqu'une source sort de cette zone, elle est soit détruite soit elle ne se comporte plus comme une source. De même, une charge ne fonctionne que pour une plage donnée de valeurs de sa grandeur duale. Cette plage est appelée *zone de fonctionnement*. Un moteur à courant continu, par exemple, ne fonctionne que pour certaines valeurs de tension à ces bornes. Si cette tension est trop importante le moteur est détruit. Par conséquent, le couple constitué de la **nature et la valeur de la grandeur duale** est la troisième donnée qui caractérise un composant. On dira qu'une charge absorbe sa grandeur caractéristique quand elle est alimentée par sa grandeur duale et qu'une source impose sa grandeur caractéristique quand elle fournit sa grandeur duale.

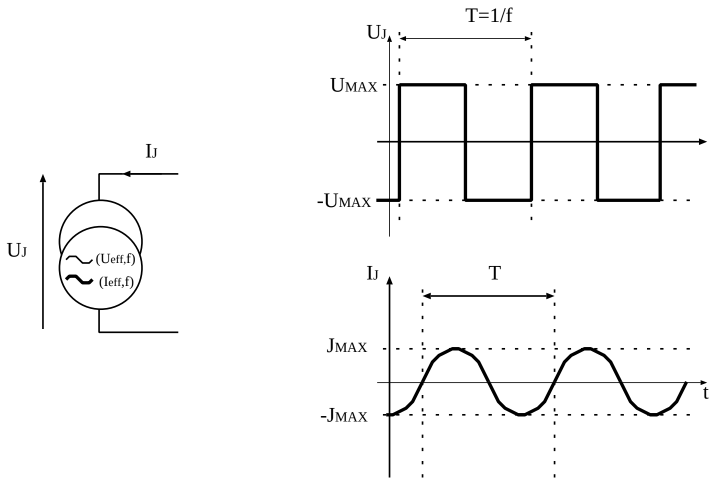
Remarque Les caractéristiques de la grandeur duale ne sont jamais évoquées dans la littérature car, d'une part, l'étude est toujours implicitement placée dans la zone de validité ou la plage de fonctionnement des composants et, d'autre part, les grandeurs caractéristiques et duales sont de même nature pour la majorité des sources et des charges. En effet, les machines à courant continu fonctionnant en moteur absorbent un courant continu quand elles sont alimentées en tension continue. Les machines synchrones ou asynchrones fonctionnant en générateur imposent une tension alternative pour un courant fourni alternatif. De même, les dispositifs de chauffage par induction sont des charges absorbant un courant alternatif quant elles sont alimentées en tension alternative. Cependant, pour certains composants, la nature de la grandeur caractéristique et celle de sa duale sont distinctes. Par exemple, une inductance de grande valeur est traditionnellement considérée comme une source de courant continu mais ce n'est le cas que si elle est alimentée par une tension alternative. De même, un condensateur utilisé comme source de tension intermédiaire entre deux convertisseurs n'impose une tension continue que si le courant qui l'alimente est alternatif.

Nous utilisons par la suite plusieurs symboles pour représenter les différents éléments. Un composant de type source de tension est symbolisé par un cercle alors qu'un élément de type source de courant est symbolisé par deux cercles entrelacés. La nature de la grandeur caractéristique et celle de sa duale sont ajoutées sur le symbole de l'élément. Afin de les distinguer, la première est en gras. Une grandeur alternative est symbolisée par un «$\sim$» alors qu'une grandeur continue est symbolisée par un «=». La valeur de chaque grandeur est précisée si nécessaire : pour une grandeur alternative, le couple fréquence-valeur efficace est indiqué alors que pour une grandeur continue, seule la valeur moyenne est mentionnée.

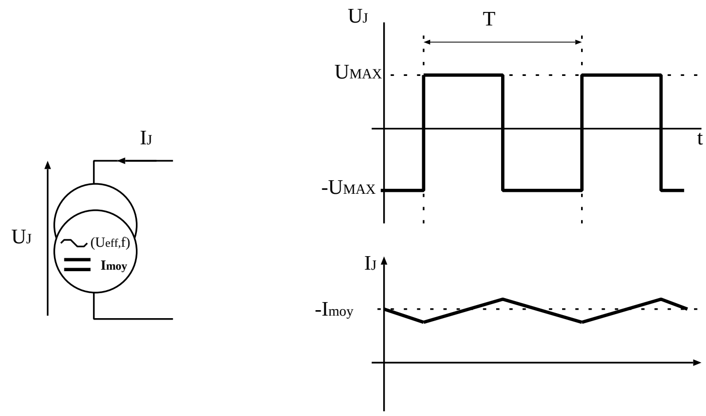
La Figure A.1 représente trois différents types de sources (ou de charges) et leurs formes d'ondes associées. Dans le premier cas, la grandeur caractéristique de l'élément est la tension. Elle est continue ainsi que le courant qui le traverse. Dans le second cas, un courant alternatif est absorbé par l'élément, ce dernier étant alimenté par une tension alternative. Ces formes d'ondes sont caractéristiques de celles d'un dispositif de chauffage par induction. Enfin, dans le troisième cas, un courant continu est imposé par l'élément, ce dernier étant alimenté par une tension alternative. Ces formes d'ondes sont celles que l'on peut observer, par exemple, aux bornes d'une inductance.



Cas 1 : Élément de type source de tension continue fournissant un courant continu.



Cas 2 : Élément de type source de courant alternatif alimenté par une tension alternative.



Cas 3 : Élément de type source de courant continu alimenté par une tension alternative.

FIG. A.1 – Différentes sources et formes d'ondes associées.

A.1.2 Compatibilité

Les sources et les charges ne peuvent pas être interconnectées sans précaution. En premier lieu, seuls deux éléments de types distincts peuvent être directement connectés. En effet, si deux sources de tension sont connectées en parallèle, le courant qui traverse alors les deux éléments est très important (théoriquement infini) et est susceptible de détruire au moins une des sources. Il en est de même pour la connexion directe de deux sources de courant. En outre, la source et la charge doivent être de même nature. En effet, le fonctionnement d'une charge devant être alimentée en alternatif est impossible si celle-ci est branchée à une source délivrant du continu et réciproquement. Enfin, une charge doit être connectée à une source qui la positionne dans sa plage de fonctionnement et la source doit elle-même travailler dans sa zone de validité. Ces différentes considérations permettent de donner une définition de la compatibilité entre une source et une charge.

Définition 6 *Une source S et une charge C sont compatibles si elles sont de types distincts, si la grandeur duale de C est identique à la grandeur caractéristique de S et si la grandeur caractéristique de C est identique à la grandeur duale de S.*

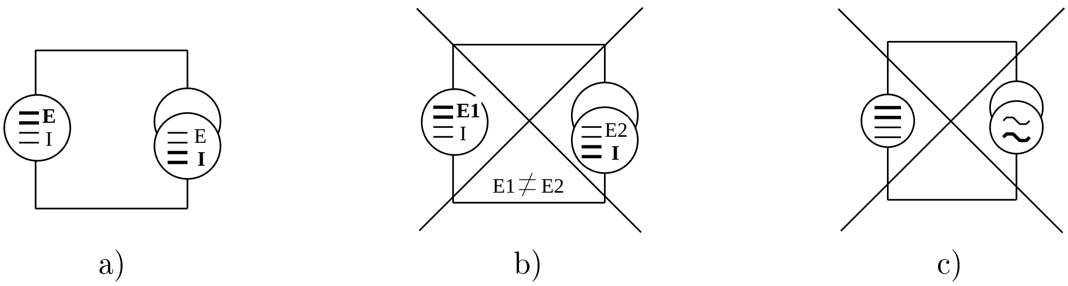


FIG. A.2 – Compatibilité entre sources et charges.

La Figure A.2 représente trois connexions entre des sources et des charges différentes. Sur le schéma de la Figure A.2 a), les deux composants sont compatibles car un des éléments impose une tension continue de valeur E en fournissant un courant de valeur I et l'autre élément absorbe un courant continu de valeur I quand il est alimenté par une tension de valeur E. Dans le cas représenté sur la Figure A.2 b), les deux éléments sont de types distincts et sont de même nature, mais la source de tension impose une tension différente de la tension d'alimentation de la source de courant. Les deux éléments sont donc incompatibles. Dans le cas reporté sur la Figure A.2 c), les éléments sont de types distincts mais leur nature est différente. Les grandeurs ne peuvent donc pas être identiques et les éléments sont incompatibles.

A.1.3 Fonctions

La fonction des circuits de l'électronique de puissance est de relier une source et une charge incompatibles. Par exemple, un circuit intermédiaire est nécessaire pour connecter les deux dispositifs de la Figure A.2 c). Le circuit résultant est représenté en Figure A.3. Dans ce cas, la charge «voit» l'ensemble constitué du circuit de l'électronique de puissance et de la source comme une source compatible. La source initiale incompatible est donc «convertie» en une source compatible grâce au circuit. C'est pourquoi les circuits de l'électronique de puissance sont aussi appelés *convertisseurs*. Par abus de langage, l'ensemble constitué de la charge, de la source et du circuit permettant de les relier sera également appelé convertisseur.

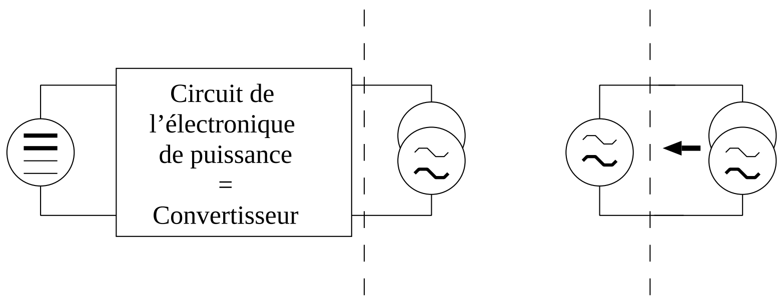


FIG. A.3 – Utilisation d'un circuit de l'électronique de puissance.

Par la suite et par souci de simplification, les charges et les sources considérées sont usuelles, c'est-à-dire que leurs grandeurs caractéristiques et duales sont de même nature. Dans ce cas, il n'existe que quatre types de composants : les sources de tension alternative, les sources de tension continue, les sources de courant alternatif et les sources de courant continu. Il convient alors de classer les 16 convertisseurs reliant ces différents types d'éléments afin de dégager les principales fonctions réalisées par les circuits de l'électronique de puissance.

A.2 Classification traditionnelle

Traditionnellement, les convertisseurs sont classés uniquement en fonction de la nature des sources et des charges. Quand un circuit relie une source alternative et une source continue, il est appelé *redresseur*. Lorsqu'il relie une source continue et une source alternative, il est nommé *onduleur*. Quand il permet la connexion entre deux éléments continus, c'est un *hacheur* et enfin, dans le cas où la source et la charge sont alternatives, il est appelé *cycloconvertisseur*. Les principaux types de convertisseurs et leur classe sont reportés sur la Figure A.4. Cette classification est simple mais présente deux inconvénients majeurs. Tout d'abord, elle distingue la source de la charge alors que cette distinction est arbitraire. De plus, comme elle est basée uniquement sur la nature des sources et des charges, elle ne met en évidence que la fonction de conversion de fréquence (de l'alternatif vers le continu ou réciproquement) du convertisseur alors que ces circuits peuvent également modifier le type et la valeur du composant. Une classification ne présentant pas ces deux inconvénients est proposée dans la partie suivante.

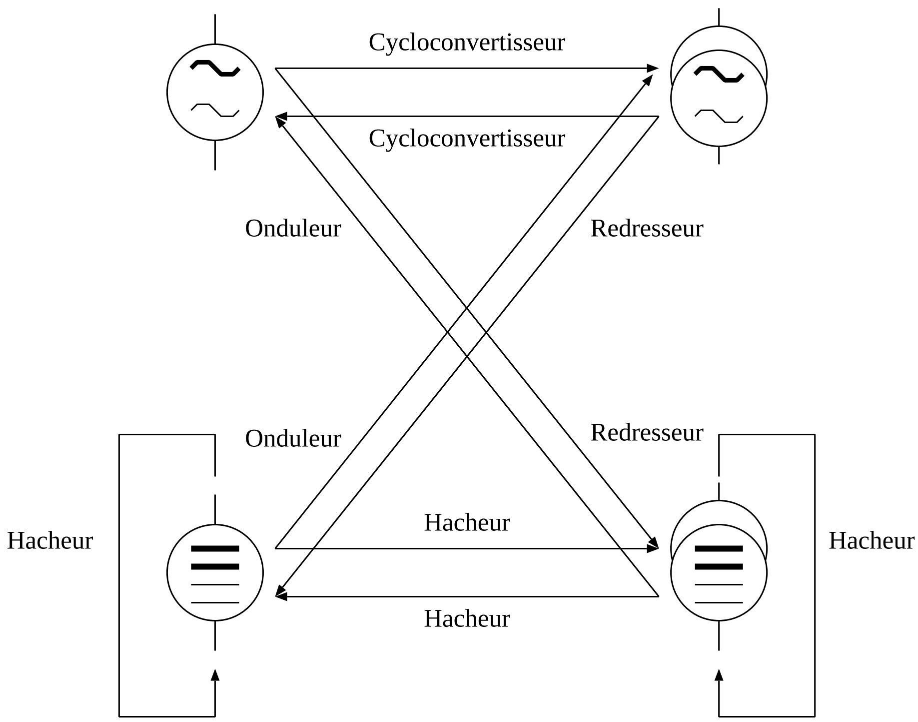


FIG. A.4 – Classification traditionnelle des circuits de l'électronique de puissance.

A.3 Classification proposée

Dans le cas où les éléments à connecter sont de types distincts et que leurs grandeurs caractéristiques sont de même nature, l'unique fonction du convertisseur est d'adapter la valeur des grandeurs caractéristiques et duales. Plus précisément, lorsque la nature des éléments à connecter est continue, le convertisseur ajuste la valeur moyenne des tensions et des courants et lorsque les éléments sont alternatifs, il adapte leur fréquence et leur valeur efficace. Les circuits qui réalisent cette adaptation sont des *convertisseurs de valeurs*. Lorsque les éléments à connecter sont de types et de natures distincts, le convertisseur a pour rôle d'adapter la nature de la source à celle de la charge. Plus précisément, lorsqu'un des éléments est une source de courant continu et que le second élément est une source de tension alternative, le convertisseur a pour fonction de créer un courant alternatif de fréquence et de valeur efficace données à partir d'un courant continu et de créer une tension continue à partir d'une tension alternative. De même, lorsqu'un des éléments est une source de courant alternatif et que le second élément est une source de tension continue, le convertisseur a pour fonction de créer un courant continu à partir d'un courant alternatif et de créer une tension de fréquence et de valeur efficace données à partir d'une tension continue. Les circuits qui réalisent cette adaptation sont des *convertisseurs de nature*. De ces deux familles découlent les deux dernières. En effet, lorsqu'en plus de la conversion de valeurs le circuit réalise l'adaptation de type, il est un élément de la classe des *convertisseurs de type et de valeurs*. Enfin, lorsque le convertisseur adapte le type en plus de la conversion de nature, il est appelé *convertisseur de type et de nature*. Cette classification est présentée en Figure A.5.

Le hacheur direct, décrit dans le paragraphe 1.2.2, a pour seul rôle d'adapter la valeur des tensions et des courants. Par contre, les circuits qui connectent deux dispositifs continus de même type doivent, en outre, modifier le type de la source ou de la charge. C'est d'ailleurs pourquoi, un moins un composant réactif est mis en œuvre par ces circuits pour stocker temporairement de l'énergie. Cette distinction de fonctionnalité est mise en évidence par la classification proposée. En effet, les hacheurs directs sont des convertisseurs de valeurs (continues) alors que les hacheurs à stockage inductifs ou capacitifs sont des convertisseurs de type et de valeurs. La classification proposée, contrairement à celle qui est communément admise, met ainsi en évidence la fonction de conversion de type des circuits de l'électronique de puissance.

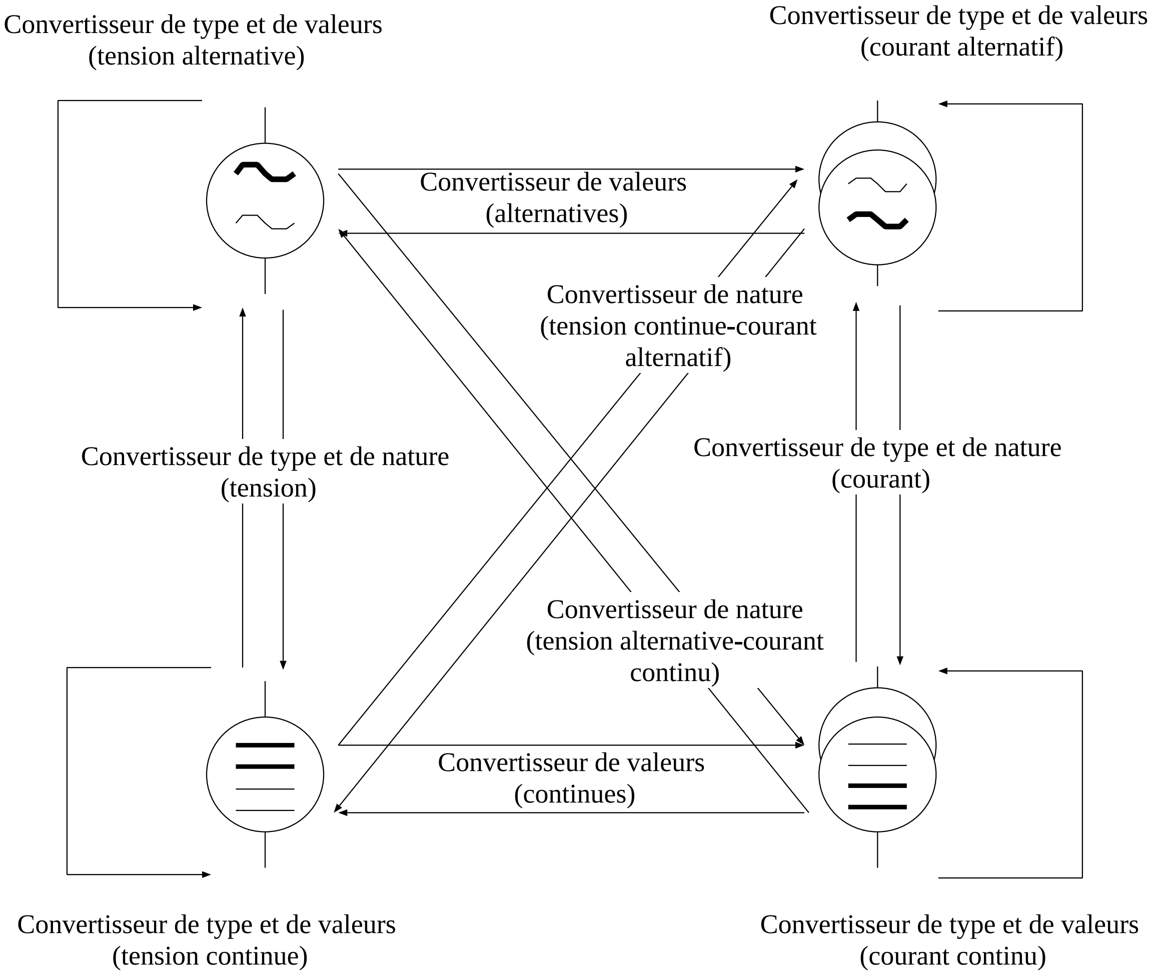


FIG. A.5 – Classification proposée des circuits.

Annexe B

Outils de combinatoire

Introduction

Dans la partie 3.1.2, les circuits sont considérés comme des graphes simples à arêtes étiquetées. Nous avons également montré que l'ensemble des applications des arêtes d'un graphe g vers un ensemble de dipôles T correspond à un ensemble de circuits, appelé ensemble des possibles du couple (T, g). Dans le chapitre 4, nous avons expliqué que la représentation par graphes de liens est mieux adaptée pour engendrer les circuits que la classique représentation par composants-connexions. Comme chaque arête de g correspond à un sommet externe (cf définition §4.1.2) du graphe de liens g', obtenu à partir de g en utilisant l'algorithme proposé au paragraphe 4.2.3, l'ensemble des possibles de g est l'ensemble des applications des sommets externes de g' vers l'ensemble de dipôles T. Dans cette annexe, nous présentons les outils qui permettent d'éliminer de l'ensemble des possibles, un graphe de liens quand deux sont égaux, c'est-à-dire que leur représentation graphique ne diffèrent que d'une rotation ou d'un retournement.

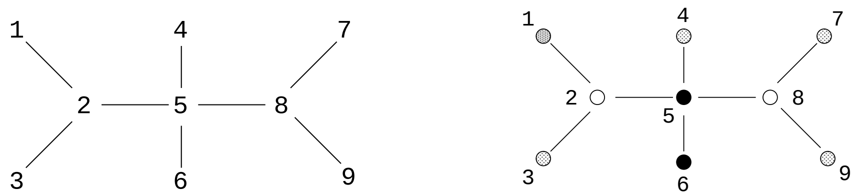
Les graphes de liens sont des graphes dont les sommets sont associés à des dipôles ou à des jonctions. Ces objets mathématiques, appelés plus généralement graphes à sommets colorés, sont tout d'abord présentés. L'action d'une permutation sur de tels graphes est ensuite décrite. Puis l'ensemble des permutations qui correspondent à une rotation ou un retournement d'un graphe particulier est défini. Cet ensemble est appelé groupe d'automorphisme du graphe. Enfin, nous montrons que ce groupe permet de supprimer les doublons de l'ensemble des possibles. Le lecteur pourra trouver dans la littérature des compléments d'information sur les principes de combinatoire [Berge, 1968].

B.1 Définitions

B.1.1 Graphes à sommets colorés

Un *graphe simple à sommets colorés* est un quadruplet $G = (V, E, T, \theta)$. Le couple (V, E) est un graphe simple (cf définition §1.1.1), $T = \{t_1, \ldots, t_m\}$ est un ensemble de couleurs et θ une application de l'ensemble V dans T. Cette application est appelée *coloration* des sommets de G.

Le graphe 2 de la Figure B.1 est un graphe à sommets colorés. Il est obtenu à partir du graphe simple 1 de la Figure B.1. L'ensemble des couleurs est $T = \{n, b, g\}$, avec n, b et g désignant respectivement les couleurs noir, blanc et gris. La coloration est, quant à elle, égale à $\theta_0 : \left(\begin{smallmatrix} 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 \\ g & b & g & g & n & n & g & b & g \end{smallmatrix}\right)$.



Graphe 1 Graphe 2

FIG. B.1 – Graphe simple et graphe à sommets colorés.

B.1.2 Image par une permutation d'un graphe simple à sommets colorés

Une *permutation de degré n* est une application bijective d'un ensemble $X = \{1, 2, \ldots, n\}$ dans lui-même. On note $\gamma(i)$ l'image d'un élément i par une permutation γ. Par exemple, l'application $\gamma_0 : \left(\begin{smallmatrix} 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 \\ 5 & 2 & 3 & 4 & 1 & 6 & 9 & 8 & 7 \end{smallmatrix}\right)$, est une permutation. Elle transpose les éléments 1 et 5 et les éléments 7 et 9. On a donc $\gamma_0(1) = 5$ et $\gamma_0(7) = 9$. L'ensemble des permutations de degré n forment un groupe S_n, appelé *groupe symétrique* (à n variables).

L'image d'une coloration θ des sommets d'un graphe par une permutation γ est aussi une coloration qui associe à tout $i \in V$, la couleur $\theta(\gamma(i))$. Elle est notée $\theta * \gamma$ par la suite. Par exemple, l'image de la coloration θ_0 par la permutation γ_0 est la coloration $\left(\begin{smallmatrix} 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 \\ n & b & g & g & g & n & g & b & g \end{smallmatrix}\right)$

L'image d'un couple (i, j) par une permutation γ est le couple $(\gamma(i), \gamma(j))$. On note $\gamma * E$, l'image d'un ensemble E de couples par une permutation γ.

Si $G_\theta = (V, E, T, \theta)$ est un graphe simple à sommets colorés à n sommets et γ une permutation de degré n, alors l'image du graphe G_θ par la permutation γ désigne le graphe $(V, \gamma * E, T, \theta * \gamma)$. Ce dernier est également noté $\gamma * G_\theta$. Par exemple, l'image du graphe de la Figure B.1 par la permutation γ est reportée en Figure B.2. Il est important de noter que pour obtenir l'image d'un graphe par une permutation, il suffit de changer les labels des sommets.

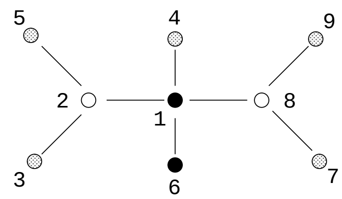


FIG. B.2 – Image du graphe coloré de la Figure B.1 par la permutation γ_0.

B.1.3 Groupe d'automorphisme d'un graphe simple à sommets colorés

Les permutations γ qui laissent le graphe simple à sommets colorés $G_\theta = (V, E, T, \theta)$ invariant, c'est-à-dire telles que $G_\theta = \gamma * G_\theta$, forment un groupe. Celui-ci est appelé *groupe d'automorphisme* du graphe à sommets colorés G_θ. Par la suite, il sera noté Γ_{G_θ}. Le programme Nauty détermine le groupe d'automorphisme d'un graphe quelconque [McKay, 1990]. Celui du graphe 2 de la Figure B.1 possède huit éléments qui sont engendrés par les trois générateurs suivants :

$$\gamma_1 : \begin{pmatrix} 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 \\ 3 & 2 & 1 & 4 & 5 & 6 & 7 & 8 & 9 \end{pmatrix}$$
$$\gamma_2 : \begin{pmatrix} 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 \\ 1 & 2 & 3 & 4 & 5 & 6 & 9 & 8 & 7 \end{pmatrix}$$
$$\gamma_3 : \begin{pmatrix} 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 \\ 7 & 8 & 9 & 4 & 5 & 6 & 1 & 2 & 3 \end{pmatrix}$$

Les couleurs d'un graphe à sommets colorés G_θ partitionnent l'ensemble des sommets en un ensemble de cellules. Soit $\Pi = \{\pi_0, \ldots, \pi_k\}$ cette partition. Toute cellule π_l de cette partition est, par définition, invariante par le groupe d'automorphisme Γ_{G_θ} du graphe coloré. Par conséquent, on a $\pi_l * \gamma_i = \pi_l$ pour tout $\gamma_i \in \Gamma_{G_\theta}$. Pour tout élément $\gamma_i \in \Gamma_{G_\theta}$, on associe la permutation $\gamma_i' : \pi_l \to \pi_l$ telle $\gamma_i'(j) = \gamma_i(j)$ pour tout $i \in \pi_l$. L'ensemble des permutations γ_i' forment un groupe. Celui-ci est appelé *groupe d'automorphisme de G_θ restreint aux sommets de la partition π_l* et est noté $\Gamma_{G_{\pi_l}}$. Par exemple, le groupe d'automorphisme du graphe 2 de la Figure B.1 restreint aux sommets gris est le groupe engendré par les permutations ci-dessous :

$$\gamma_1' : \begin{pmatrix} 1 & 3 & 4 & 7 & 9 \\ 3 & 1 & 4 & 7 & 9 \end{pmatrix}$$
$$\gamma_2' : \begin{pmatrix} 1 & 3 & 4 & 7 & 9 \\ 1 & 3 & 4 & 9 & 7 \end{pmatrix}$$
$$\gamma_3' : \begin{pmatrix} 1 & 3 & 4 & 7 & 9 \\ 7 & 9 & 4 & 1 & 3 \end{pmatrix}$$

B.2 Algorithme

B.2.1 Schémas

Soit un ensemble d'objets $X = \{1, \ldots, n\}$, Γ un sous-groupe de S_n et α une application de X dans un ensemble $A = \{a_1, a_2, \ldots, a_m\}$ de couleurs. Comme l'application α associe à chaque objet $i \in X$ une couleur $\alpha(i) \in A$, α est une coloration (des objets de l'ensemble X). Si γ est une permutation du groupe symétrique à n variables, l'application composée $\alpha * \gamma$ est également une coloration des objets de X. Celle-ci associe à $i \in X$, la couleur $\alpha(\gamma(i))$. On peut vérifier que si Γ est un sous-groupe de S_n, Γ agit à droite sur l'ensemble, noté A^X, des colorations de X dans A. Cette action permet de définir une relation d'équivalence. Ainsi, deux colorations α_1 et α_2 sont dites équivalentes s'il existe une permutation $\gamma \in \Gamma$ telle que $\alpha_1 = \alpha_2 * \gamma$. Cette relation d'équivalence partage l'ensemble A^X en classes d'équivalence, ou schémas.

B.2.2 Détermination des schémas

L'algorithme reporté sur la Figure B.3 calcule les schémas de l'ensemble des colorations de X dans A. Il consiste d'abord à calculer A^X et à l'associer à la variable *Col*. Puis, pour tout élément $\alpha \in Col$, l'image de α par tout élément du groupe Γ est calculée. Ces images sont, par définition, équivalentes à α. Celles qui sont distinctes de cette dernière sont éliminées de l'ensemble Col. Ainsi, à la fin de l'exécution de l'algorithme, seule une représentante de chaque classe d'équivalence est retenue.

```
permutation γ ;
groupe Γ ;
coloration α ;
ensemble_colorations Col ;

CalculeClassesEquivalences()
  Col = A^X
  Pour tout α ∈ Col
    Pour tout γ ∈ Γ
      Si alpha * γ ≠ alpha
        Supprimer alpha * γ de l'ensemble des colorations Col
```

FIG. B.3 – Algorithme de calcul des classes d'équivalence.

B.2.3 Exemple

On désire colorier les sommets gris du graphe G_θ de la Figure B.4 à l'aide de deux couleurs, noir et blanc et supprimer des graphes ainsi obtenus, un graphe quand deux sont égaux. Dans ces conditions, l'ensemble X est l'ensemble des sommets gris soit $X = \{1, 2, 3\}$, l'ensemble des couleurs est $A = \{n, b\}$ et le sous-groupe de S_3 à considérer est le groupe d'automorphisme de G_θ restreint aux sommets gris. Celui-ci est noté $\Gamma_{G_{gris}}$ et est composé des six permutations suivantes :

$$\gamma_1 : \begin{pmatrix} 1 & 2 & 3 \\ 1 & 2 & 3 \end{pmatrix} \gamma_2 : \begin{pmatrix} 1 & 2 & 3 \\ 1 & 3 & 2 \end{pmatrix} \gamma_3 : \begin{pmatrix} 1 & 2 & 3 \\ 3 & 2 & 1 \end{pmatrix} \gamma_4 : \begin{pmatrix} 1 & 2 & 3 \\ 2 & 1 & 3 \end{pmatrix} \gamma_5 : \begin{pmatrix} 1 & 2 & 3 \\ 3 & 1 & 2 \end{pmatrix} \gamma_6 : \begin{pmatrix} 1 & 2 & 3 \\ 2 & 3 & 1 \end{pmatrix}$$

D'après l'algorithme décrit dans le paragraphe précédent, il est avant tout nécessaire d'énumérer l'ensemble des colorations possibles. Chaque sommet peut être associé à deux couleurs, il y a trois sommets donc il y a 2^3 colorations possibles. Celles-ci sont reportées ci-dessous :

$$\alpha_1 : \begin{pmatrix} 1 & 2 & 3 \\ b & b & b \end{pmatrix} \alpha_2 : \begin{pmatrix} 1 & 2 & 3 \\ b & b & n \end{pmatrix} \alpha_3 : \begin{pmatrix} 1 & 2 & 3 \\ b & n & b \end{pmatrix} \alpha_4 : \begin{pmatrix} 1 & 2 & 3 \\ b & n & n \end{pmatrix}$$

$$\alpha_5 : \begin{pmatrix} 1 & 2 & 3 \\ n & b & b \end{pmatrix} \alpha_6 : \begin{pmatrix} 1 & 2 & 3 \\ n & b & n \end{pmatrix} \alpha_7 : \begin{pmatrix} 1 & 2 & 3 \\ n & n & b \end{pmatrix} \alpha_8 : \begin{pmatrix} 1 & 2 & 3 \\ n & n & n \end{pmatrix}$$

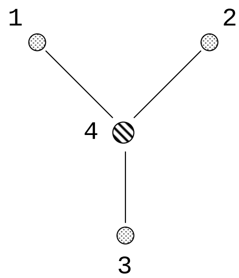


FIG. B.4 – Graphe à sommets colorés.

Le Tableau B.1 illustre la mise en oeuvre de l'algorithme. La coloration α_1 est invariante par les éléments de $\Gamma_{G_{gris}}$. Par contre, la coloration α_2 a pour images les colorations $\{\alpha_2, \alpha_3, \alpha_5\}$. Par conséquent α_3 et α_5 sont éliminées de l'ensemble Col. De même, les colorations α_6 et α_7 sont éliminées de Col car elles sont obtenus à partir de α_4. Enfin, α_8 est invariante par les éléments de $\Gamma_{G_{gris}}$.

TAB. B.1 – Exemple de mise en œuvre de l'algorithme reporté sur la Figure B.3.

	γ_1	γ_2	γ_3	γ_4	γ_5	γ_6
α_1	α_1	α_1	α_1	α_1	α_1	α_1
α_2	α_2	α_3	α_5	α_2	α_5	α_3
α_4	α_4	α_4	α_7	α_6	α_6	α_7
α_8	α_8	α_8	α_8	α_8	α_8	α_8

On obtient donc quatre schémas distincts pour la coloration des sommets gris du graphe de la Figure B.4. Ces colorations sont reportées en Figure B.5.

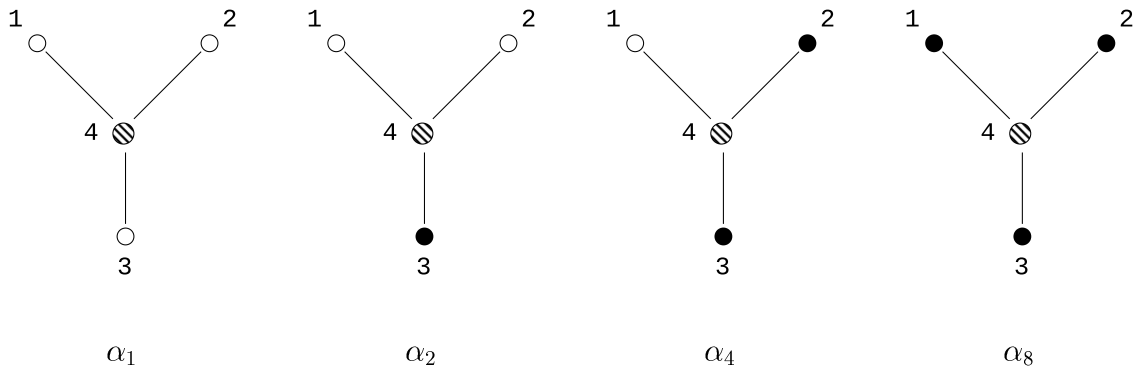


FIG. B.5 – Les quatre colorations du graphe de la Figure B.4.

Conclusion

Si les graphes considérés sont des squelettes de graphes de liens et que l'on associe aux sommets externes de ces graphes des associations de dipôles, alors des graphes de liens sont obtenus et les outils et l'algorithme qui ont été présentés dans cette annexe permettent de supprimer les doublons de l'ensemble engendré. Dans l'exemple ci-dessus, si la couleur noire et la couleur blanche sont associées respectivement aux dipôles $I||S$ et C et que le sommet hachuré du graphe de la Figure B.4 est une jonction série, quatre graphes de liens distincts sont obtenus. D'après l'exemple 3.2, sans utiliser les outils de combinatoire proposés, huit circuits seraient obtenus.

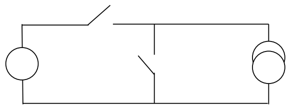
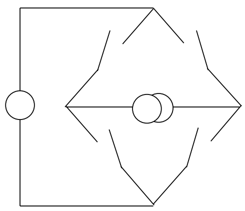
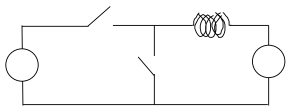
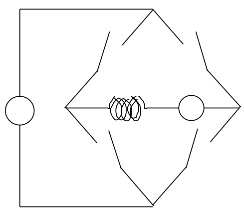
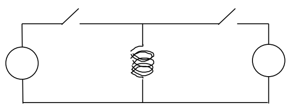
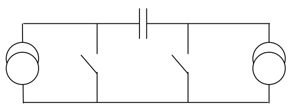
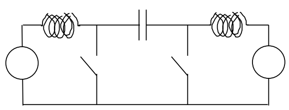
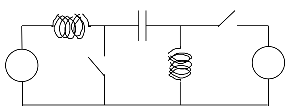
Annexe C

Circuits de référence

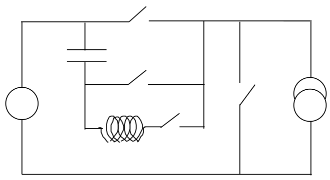
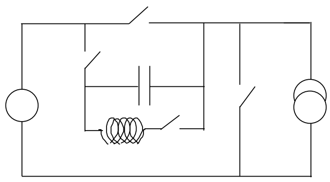
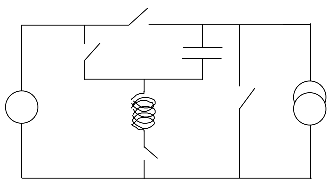
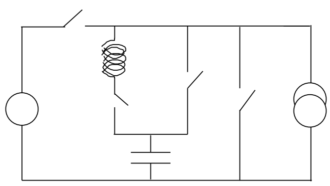
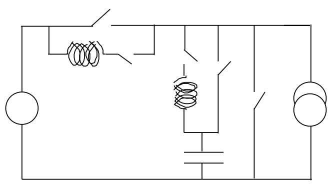
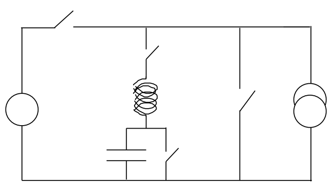
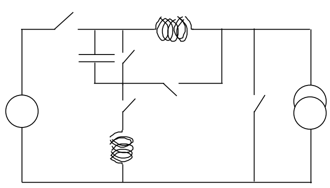
Dans cette annexe, les circuits de l'électronique de puissance qui constituent l'ensemble des circuits dits «de référence» sont présentés. Nous ne prétendons nullement avoir fait l'inventaire de l'ensemble de convertisseurs imaginés par les chercheurs et les ingénieurs. Nous avons seulement cherché à reporter les circuits les plus classiques et les plus étudiés. La plupart d'entre eux sont extraits de manuels d'enseignement destinés à des élèves du second cycle et d'écoles d'ingénieurs. De légères modifications ont cependant été apportées à ces circuits. En effet, les interrupteurs «réels » ont été remplacés par des interrupteurs génériques et les résistances des circuits de décharge des condensateurs ont été supprimées.

Les circuits de référence sont classés relativement aux expérimentations qui ont été décrites dans la partie 7.3. Ainsi, les structures fondamentales sont présentées dans le Tableau C.1. Les hacheurs à thyristors sont ensuite reportés dans les Tableaux C.2 et C.3. Enfin, les hacheurs à commutation naturelle sont rapportés dans le Tableau C.4.

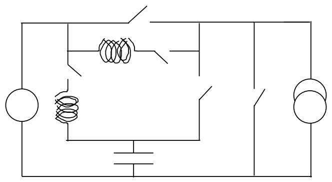
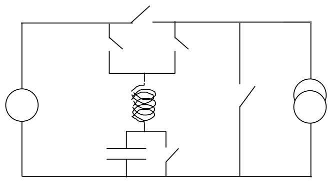
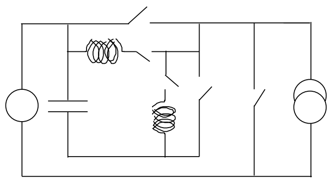
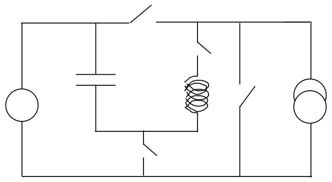
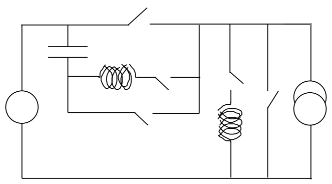
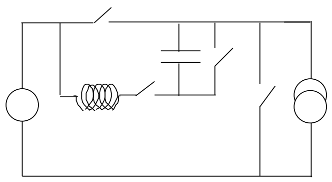
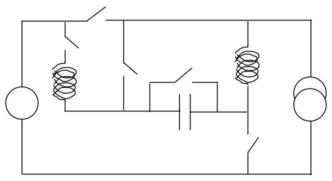
TAB. C.1 – Les 8 circuits fondamentaux de référence.

Circuits	Appellation	Référence
	Hacheur simple (ou direct)	[Baussière *et al.*, 1987] (p 108)
	Hacheur en pont	[Baussière *et al.*, 1987] (p 119)
	Hacheur série (ou Buck)	[Baussière *et al.*, 1987] (p 148)
	Hacheur en pont	[Baussière *et al.*, 1987] (p 171)
	Hacheur à accumulation inductive	[Baussière *et al.*, 1987] (p 134)
	Hacheur à accumulation capacitive	[Baussière *et al.*, 1987] (p 141)
	CUK	[Sadarnac, 1997]
	SEPIC et ZETA	[Sadarnac, 1997]

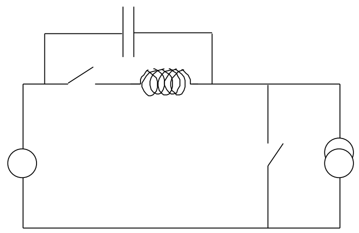
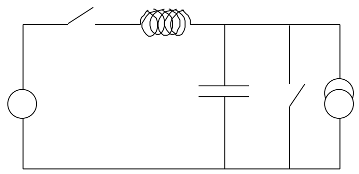
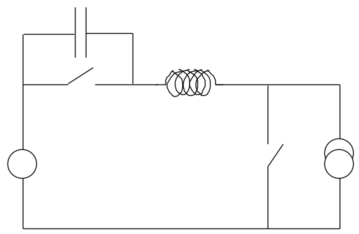
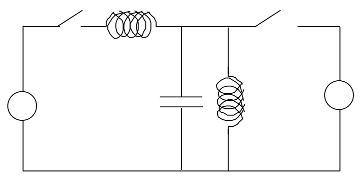
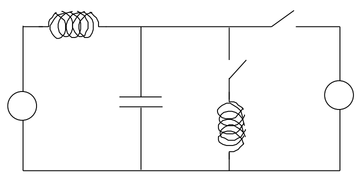
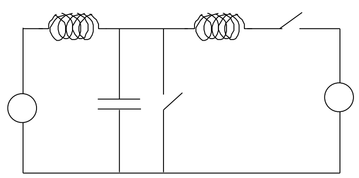
TAB. C.2 – Les 14 hacheurs à thyristors de référence.

Circuits	Appellation	Référence
	Hacheur abaisseur à deux thyristors et une diode (H2SRC)	[Cocquerelle, 1993] (p 58)
	Hacheur abaisseur à trois thyristors (H3SRC)	[Cocquerelle, 1993] (p 65)
	Hacheur abaisseur à trois thyristors sans initialisation obligatoire	[Cocquerelle, 1993] (p 72)
	Hacheur à commutation parallèle par capacité (HCPC)	[Baussière *et al.*, 1987] (p 219)
	Hacheur à commutation parallèle par capacité et circuit de décharge (HCPCCD)	[Baussière *et al.*, 1987] (p 223)
	Hacheur à commutation parallèle par circuit oscillant (HCPCO)	[Baussière *et al.*, 1987] (p 229)
	Hacheur à commutation série (HCS)	[Baussière *et al.*, 1987] (p 242)

TAB. C.3 – Les 14 hacheurs à thyristors de référence (suite).

Circuits	Appellation	Référence
	Hacheur obtenu à partir de HCPCCD par modification topologique	[Baussière *et al.*, 1987] (p 257)
	Hacheur obtenu à partir de HCPCO par ajout d'un interrupteur	[Baussière *et al.*, 1987] (p 257)
	Hacheur obtenu à partir de HCPCCD par déplacement d'une des bornes du condensateur d'extinction	[Baussière *et al.*, 1987] (p 258)
	Hacheur obtenu à partir de HCPCO par déplacement d'une des bornes du condensateur d'extinction	[Baussière *et al.*, 1987] (p 258)
	Hacheur parallèle obtenu à partir de HCPC	[Baussière *et al.*, 1987] (p 263)
	Hacheur parallèle obtenu à partir de HCPCO	[Baussière *et al.*, 1987] (p 264)
	Hacheur parallèle obtenu à partir de HCS	[Baussière *et al.*, 1987] (p 265)

TAB. C.4 – Les 6 hacheurs à commutation naturelle de référence.

Circuits	Appellation	Référence
	Hacheur boost ZCS quasi-résonnant (HQR2)	[Ferrieux and Forest, 1994] (p 88)
	Hacheur boost ZCS quasi-résonnant (HSRA1)	[Ferrieux and Forest, 1994] (p 89)
	Hacheur boost ZVS quasi-résonnant (HSRB1)	[Ferrieux and Forest, 1994] (p 88)
	HIRA	[Ferrieux and Forest, 1994] (p 103)
	Hacheur boost ZCS quasi-résonnant	[Szabo *et al.*, 1998]
	Hacheur boost ZVS quasi-résonnant	[Szabo *et al.*, 1998]

Annexe D

Ensemble de graphes simples initiaux

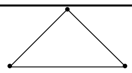
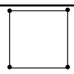
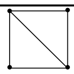
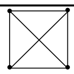
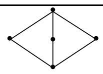
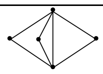
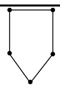
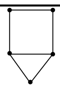
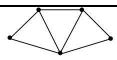
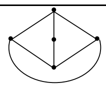
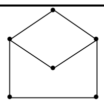
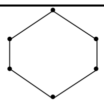
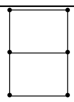
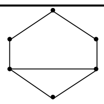
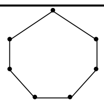
L'ensemble des graphes simples utilisés pour engendrer les circuits est reporté dans cette annexe. Cet ensemble regroupe les graphes 2-connectés possédant au plus sept arêtes et a été engendré par le programme Geng, écrit en C par McKay. Une description des algorithmes utilisés et un manuel d'utilisation peut être trouvé dans la littérature [McKay, 1990].

Pour information, les circuits du Tableau D.1 sont obtenus à l'aide de la commande suivante :

```
./geng -C n 0:7 fichier.g6
```

- L'option «-C» indique que seuls les graphes 2-connectés sont retenus.
- L'argument «n» spécifie le nombre de sommets que possèdent les graphes engendrés. Pour obtenir, par exemple, l'ensemble des graphes simples initiaux, la valeur de n varie de 1 à 7. En effet, pour $n \geq 8$, aucun graphe 2-connecté n'est engendré par Geng.
- L'option «0:7» indique que le nombre d'arêtes des graphes engendrés est compris entre 0 et 7.
- L'argument «fichier.g6» spécifie le fichier dans lequel les graphes engendrés. Ils sont stockés, par défaut, au format «graph6».

TAB. D.1 – Les 15 graphes simples 2-connectés.

Graphe simple	Notation au format «graph6»
	Bw
	C]
	C∧
	C∼
	DFw
	DF{
	DUW
	DUw
	DU{
	D]w
	ECxo
	EEh_
	EEj_
	EEho
	FQIQO

Bibliographie

[Alur *et al.*, 2000]Rajeev Alur, Thomas A. Henzinger, Gerardo Lafferriere, and Georges J. Pappas. Discrete abstractions of hybrid systems. *Proceedings IEEE 2000*, 88(2) :971–984, july 2000.

[Ariyoshi *et al.*, 1971]Hiromu Ariyoshi, Isao Shirakawa, and Hiroshi Ozaki. Decomposition of a graph into compactly connected two-terminal subgraphs. *IEEE Transaction on Circuit Theory*, 18(4) :430–435, july 1971.

[Asplund and Zhang, 1995]Gunnar Asplund and Wenyan Zhang. Filtres actifs à courant continu pour installations CCHT. *Revue ABB*, pages 17–21, 1995.

[Baussière *et al.*, 1987]R. Baussière, F. Labrique, and G. Séguier. *Les convertisseurs de l'électronique de puissance (tome 3).* Lavoisier, 1987.

[Berge, 1968]C. Berge. *Principes de combinatoire.* Dunod, 1968.

[Berge, 1973]C. Berge. *Graphs and algorithms.* North Holland, 1973.

[Birkett and Roe, 1989a]S.H. Birkett and P.H. Roe. The mathematical foundations of bond graphs : algebraic theory. *Journal of the Franklin Institute*, 326 :329–350, 1989.

[Birkett and Roe, 1989b]S.H. Birkett and P.H. Roe. The mathematical foundations of bond graphs : matrix representations and causality. *Journal of the Franklin Institute*, 326 :329–350, 1989.

[Buchanan and Feigenbaum, 1978]B. G. Buchanan and E. A. Feigenbaum. DENDRAL and meta-DENDRAL : their applications dimension. *Journal of Artificial Intelligence*, 11 :5–24, 1978.

[Buchanan *et al.*, 1969]B. G. Buchanan, G. L. Sutherland, and E. A. Feigenbaum. Heuristic DENDRAL : a program for generating explanatory hypotheses in organic chemistry. *Machine Intelligence*, 4 :209–254, 1969.

[Buchanan *et al.*, 1976]B. G. Buchanan, D. Smith, W. White, R. Gritter, E. A. Feigenbaum, J. Lederberg, and C. Djerassi. Applications of artificial intelligence for chemical inference. *Journal of the American Chemical Society*, 98(20) :6168–6178, 1976.

[Buisson *et al.*, 2000]Jean Buisson, Hervé Cormerais, and Pierre-Yves Richard. Using trees to built non-singular bond graphs from electric circuit graphs. *Journal of the Franklin Institute*, 337 :543–554, 2000.

[Bundy *et al.*, 1996]Alan Bundy, Fausto Giunchiglia, Roberto Sebastiani, and Toby Walsh. Computing abstraction hierarchies by numerical simulation. In *Proceedings of AAAI*, pages 523–529. MIT Press, USA, 1996.

[Chen, 1971]W.K. Chen. *Applied graph theory.* North Holland, Amsterdam, 1971.

[Chhaya and Bose, 1992]Sunil M. Chhaya and Bimal K. Bose. Expert system based automated design technique of a voltage-fed inverter for induction motor drive. In *Conference record of the IEEE Industrial application society annual meeting*, volume 1, pages 770–778, Houston, October 1992.

[Choueiry *et al.*, 1998]B. Choueiry, S. McIlraith, Y. Iwasaky, T. Loeser, T. Neller, R. Engelmore, and R. Fikes. Thoughts on a practical theory of reformulation for reasoning about physical systems. In *Proceedings of Symposium on Abstraction, Reformulation and Approximation*, pages 25–36, Pacific Grove, Californie, 1998.

[Chung, 1988]F. Chung. The average distance and the independence number. *Journal of Graph Theory*, 12(2) :229–235, 1988.

[Cocquerelle, 1993]Jean-Louis Cocquerelle. *L'éléctronique de commutation : analyse des circuits par la méthode de l'invariance relative.* Technip, 1993.

[Corey and Wipke, 1969]E. J. Corey and W. T. Wipke. Computer assisted design of complex organic synthesis. *Science*, 166 :178–192, 1969.

[Corruble and Ganascia, 1997]Vincent Corruble and Jean-Gabriel Ganascia. Induction and the discovery of the causes of scurvy : a computational reconstruction. *Artificial Intelligence*, 91 :205–223, 1997.

[Dauphin-Tanguy, 2000]Geneviève Dauphin-Tanguy. *Les bond graphs.* Hermes, Paris, 2000.

[de Kleer, 1984]Johan de Kleer. How circuits work. *Artificial Intelligence*, 24 :205–280, 1984.

[Ellman, 1993]T. Ellman. Synthesis of abstraction hierarchies for constraint satisfaction by clustering approximatly equivalent objects. In *Proceedings of International Conference on Machine Learning*, pages 104–111, Amherst, MA, 1993.

[Fajtlowicz, 1988]S. Fajtlowicz. On conjecture on GRAFFITI. *Discrete Math.*, 72 :113–118, 1988.

[Ferrieux and Forest, 1994]J.P. Ferrieux and F. Forest. *Les alimentations à découpage*. Masson, 1994.

[Fezzani *et al.*, 1997]Djamel Fezzani, Hubert Piquet, and Henri Foch. Expert system for the CAD in power electronics - application to UPS. *IEEE Transactions on Power Electronics*, 12(3) :578–586, May 1997.

[Forbus, 1984]K. D. Forbus. Qualitative process theory. *Artificial Intelligence*, 24 :85–268, 1984.

[Foster, 1932]M.R. Foster. Geometrical circuits of electrical networks. *Transaction of the American Institute of Electrical Engineers*, 51 :309–317, 1932.

[Fouché and Kuipers, 1992]P. Fouché and B. J. Kuipers. Reasoning about energy in qualitative simulation. *IEEE Transaction on Systems, Man, and Cybernetics*, 22(1) :47–63, 1992.

[Ganascia, 1987]Jean-Gabriel Ganascia. *AGAPE et CHARADE : deux techniques d'apprentissage symbolique appliquées à la construction de base de connaisssances*. Thèse d'état, Université Paris-Sud, april 1987.

[Gelernter *et al.*, 1977]H. L. Gelernter, A. F. Sanders, D. L. Larsen, K. K. Agarival, R. H. Boivie, G. A. Spritzer, and J. E. Searleman. Empirical exploration of SYNCHEM. *Science*, 197 :1041–1049, 1977.

[Gerbaud *et al.*, 1993]L. Gerbaud, J. Bigeon, and G. Champenois. Expert system bases to automate selection of drive structures. In *Proceedings of IECON*, pages 360–365, 1993.

[Giunchiglia and Walsh, 1992]Fausto Giunchiglia and Toby Walsh. A theory of abstraction. *Artificial Intelligence*, 56 :323–390, 1992.

[Giunchiglia *et al.*, 1993]Fausto Giunchiglia, Roberto Sebastiani, Adolpho Villafiorita, and Toby Walsh. A general purpose reasoner for abstraction. Technical Report 9301-08, Istituto Trentino Di Cultura, Janvier 1993.

[Grossman *et al.*, 1993]Robert L. Grossman, Anil Nerode, Anders P. Ravn, and Rischel Hans. Hybrid systems. *Lectures Notes In Computer Science*, 736, 1993.

[Holland, 1975]J. Holland. *Adaptation in natural and artificial systems.* University of Michigan Press, Ann Harbor, 1975.

[Hopcroft and Tarjan, 1973]J. Hopcroft and R. E. Tarjan. Dividing a graph into tri-connected components. *SIAM Journal of Computing*, 2(3) :135–158, 1973.

[Kant, 1993]Michel Kant. Motorisation d'un véhicule électrique. *Revue Générale de l'Electricité*, pages 29–38, Novembre 1993.

[Karnopp and Rosenberg, 1975]D.C. Karnopp and R.C. Rosenberg. *System dynamics - a unified approach.* Wiley, New York, 1975.

[Knoblock, 1994]Craig A. Knoblock. Automatically generating abstractions for planning. *Artificial Intelligence*, 68(2) :243–302, 1994.

[Koza *et al.*, 1996]J.R. Koza, F.H. Bennett, D. Andre, and M.A. Keane. Automated WYWIWYG design of both the topology and component values of analog electrical circuits using genetic programming. In *Genetic programming 1996 : Proceedings of the first annual conference*, pages 123–131, 1996.

[Kuipers *et al.*, 1991]Benjamin Kuipers, C. Chiu, D. T. Dalle Molle, and D. R. Throop. Higher-order derivative constraints in qualitative simulation. *Artificial Intelligence*, 51 :343–379, 1991.

[Kuipers, 1986]Benjamin Kuipers. Qualitative simulation. *Artificial Intelligence*, 29 :289–338, 1986.

[Lafferriere *et al.*, 2001]Gerardo Lafferriere, Georges J. Pappas, Gerardo Schneider, and Sergio Levine. Symbolic reachability computation for families of linear vector fields. *Journal of Symbolic Computation*, 32(3) :231–253, september 2001.

[Langley *et al.*, 1987]P. Langley, H.A. Simon, G. Bradshaw, and J. Zytkow. *Scientific discovery : computational exploration of the creative process.* MIT Press, Cambridge, 1987.

[Leclerc, 1992]Jacques Leclerc. L'électronique de puissance dans les véhicules de transport ferroviaire. *Revue Générale de l'Electricité*, pages 55–60, Juin 1992.

[Macmahon, 1892]P.A. Macmahon. The combination of resistors. *Electrician*, 28 :601–602, 1892.

[McKay, 1990]B.D. McKay. Nauty user's guide (version 1.5). Technical Report TR-CS-90-02, Australian National University, 1990.

[Michalewicz, 1994]Zbigniew Michalewicz. *Genetic algorithms + Data structures = Evolution programs*. Springer Verlag, New York, 2nd edition, 1994.

[Michalski *et al.*, 1983]R. Michalski, J. Carbonell, and T. Mitchell, editors. *Machine learning : an artificial intelligence approach*. Morgan Kaufmann, 1983.

[Mostermann and Biswas, 1997]P. Mostermann and G. Biswas. Formal specifications for hybrid dynamical systems. In *IJCAI-97*, pages 568–573, 1997.

[Mustière *et al.*, 2000]Sébastien Mustière, Jean-Daniel Zucker, and Lorenza Saitta. An abstraction-based machine learning approach to cartographic generalisation. In *International Symposium on Spatial Data Handling*, pages 50–63, Beijing, CHINA, 2000.

[Orvosh and Davis, 1993]D. Orvosh and L. Davis. Shall we repair ? Genetic algorithms, combinatorial optimization, and feasibility constraints. In *Proceedings of the Fifth International Conference on Genetic Algorithms*, page 650. Morgan Kaufmann, 1993.

[Pappas, 2000]Georges Pappas. Communication personnelle, July 2000.

[Pascal and Coquery, 1992]J.P. Pascal and G. Coquery. Les composants de forte puissance, le thyristor GTO. *Revue Générale de l'Electricité*, pages 14–21, Mai 1992.

[Paynter, 1968]H.M. Paynter. *Analysis and design of engineering systems*. M.I.T. Press, 1968.

[Piquet *et al.*, 2000]Hubert Piquet, Henri Foch, and Houssem Eddine Demni. Une méthode de conception en électronique de puissance, à l'aide d'éléments caractérisés. In *Proceedings Electronique de Puissance du Futur*, pages 377–382, Lille, Novembre 2000.

[Ramachandran, 1991]Vijaya Ramachandran. *Synthesis of parallel algorithms*, chapter Parallel open ear decomposition with applications to graph biconnectivity and triconnectivity, pages 275–340. Morgan Kaufman, San Mateo, 1991.

[Ratle and Sebag, 2000]Alain Ratle and Michèle Sebag. Genetic programming and domain knowledge : beyond the limitations of grammar-guided machine discovery. In M. Schoenauer and al., editors, *Proceedings of the 6th Conference on Parallel Problems Solving from Nature*, volume LNCS 1917, pages 211–221. Springer-Verlag, 2000.

[Raucent *et al.*, 1990]B. Raucent, P. Sente, H. Buyse, and J.C. Samin. Robot mobile à trois degrés de liberté. *Revue Générale de l'Electricité*, pages 35–43, Juin 1990.

[Robisson and Ganascia, 2000]Bruno Robisson and Jean-Gabriel Ganascia. Découverte scientifique en électronique de puissance : un algorithme de génération utilisant les graphes de liens. In Colin de La Higuera, editor, *Proceedings of Conférence d'Apprentissage*, pages 235–244, Saint-Etienne (France), June 2000. Hermes (Paris).

[Robisson and Ganascia, 2001]B. Robisson and Jean-Gabriel Ganascia. An algorithm for converting an electrical circuit to a bond graph : a formalization of the inspection method. In José J. Granda and Geneviève Dauphin-Tanguy, editors, *Proceedings of International Conference on Bond Graph Modeling*, volume 33 of *Simulation Series*, pages 199–203, Phoenix (USA), January 2001. The Society For Computer Simulation Conference.

[Sacerdoti, 1974]E. Sacerdoti. Planning in a hierarchy of abstraction spaces. *Artificial Intelligence*, 5 :115–135, 1974.

[Sadarnac, 1997]Daniel Sadarnac. Alimentations à découpage : principes. In *Proceedings Journées de l'enseignement de l'électrotechnique et de l'électronique industrielle*. Société des Electriciens et Electroniciens, 1997.

[Saitta and Zucker, 1998]Lorenza Saitta and Jean-Daniel Zucker. Semantic abstraction for concept representation and learning. In *Proceedings of Symposium on Abstraction, Reformulation and Approximation*, Pacific Grove, Californie, 1998.

[Struss, 1988]Peter Struss. Global filters for qualitative behaviors. In *Proceedings of AAAI*, pages 275–279, 1988.

[Swamy and Thulasiraman, 1981]M. Swamy and K. Thulasiraman. *Graphs, networks and algoritms*. Wiley-Interscience, New-York, 1981.

[Swanson, 1988]D.R. Swanson. Migraine and magnesium : eleven neglected connexions. *Perspective in Biology and Medicine*, 31 :526–557, 1988.

[Swanson, 1997]D. R. Swanson. An interactive system for finding complementary literatures : a stimulus to scientific discovery. *Artificial Intelligence*, 91 :183–203, 1997.

[Szabo *et al.*, 1998]A. Szabo, M Kansara, and E.S. Ward. A unified method for the small-signal modelling of multi-resonant and quasi-resonant converters. In *Proceedings IEEE International Symposium on Circuits and Systems, ISCAS'98*, pages 522–525, Monterey, USA, 1998.

[Tarjan, 1972]R. E. Tarjan. Depth-first search and linear graph algorithms. *SIAM Journal of Computing*, 1 :146–159, 1972.

[Tarjan, 1973]Robert Tarjan. Enumeration of the elementary circuits of a directed graph. *SIAM Journal of Computing*, 2(3) :211–216, 1973.

[Thoma, 1975]Jean Thoma. *Introduction to bond graphs and their applications*. Pergamon Press, 1975.

[Tsukiyama *et al.*, 1980]S. Tsukiyama, I. Shirakawa, H. Ozaki, and H. Ariyoshi. An algorithm to enumerate all cutsets of a graph in linear time per cutset. *Journal of the Association for computing machinery*, 27(4) :619–632, 1980.

[Turing, 1950]A. A. Turing. Computing machinery and intelligence. *Mind*, 59 :433–460, 1950.

[Valdés-Pérez, 1994]R.E. Valdés-Pérez. Conjecturing hidden entities by means of simplicity and conservation laws : machine discovery in chemistry. *Artificial Intelligence*, 65 :247–280, 1994.

[Valdés-Pérez, 1996]R.E. Valdés-Pérez. A new theorem in particle physics enabled by machine discovery. *Artificial Intelligence*, 82 :331–339, 1996.

[Valdés-Pérez, 1999]R.E. Valdés-Pérez. Principles of human-computer collaboration for knowledge discovery in science. *Artificial Intelligence*, 107 :335–346, 1999.

[Weld and de Kleer, 1990]D.S. Weld and J. de Kleer. *Readings in qualitative reasoning about physical systems*. Morgan Kaufman, 1990.

[Whitney, 1933]H. Whitney. 2-isomorphic graphs. *American Journal of Math.*, 55 :245–254, 1933.

Table des matières

Introduction **1**
Le domaine de cette thèse . . . 1
Le sujet . . . 2
Notre approche . . . 3
Plan . . . 4
Guide de lecture . . . 7

1 Rappels et problématique **9**
1.1 Théorie des graphes . . . 9
1.1.1 Graphes, sous-graphes . . . 10
1.1.2 Connexité . . . 11
1.1.3 Mailles, coupures et arbres . . . 11
1.2 Électronique de puissance . . . 12
1.2.1 Généralités . . . 12
1.2.2 Alimentations à découpage . . . 14
1.2.3 Conception . . . 20
1.3 Problématique . . . 23
1.3.1 Objectif . . . 23
1.3.2 Applications . . . 26
1.3.3 Hypothèses de travail . . . 26

2 Approche proposée **29**
2.1 Travaux antérieurs . . . 29
2.1.1 Algorithmes génétiques . . . 29
2.1.2 Systèmes experts . . . 31
2.1.3 Découverte scientifique . . . 32
2.2 Méthode . . . 35
2.2.1 Propriétés intrinsèques et outils d'analyse . . . 36
2.2.2 Conception . . . 38
2.2.3 Recherche des circuits optimaux . . . 39
2.3 Spécificités du générateur d'hypothèses . . . 39
2.3.1 Des contraintes globales… . . . 40
2.3.2 Locales… . . . 40

2.3.3 Et souples ! 40
2.3.4 Toutes les solutions. 41
2.3.5 Mais uniques ! 41

3 Architecture du module de génération 43
3.1 Étude préliminaire 44
3.1.1 Ensemble des possibles 44
3.1.2 Espace de recherche 45
3.1.3 Algorithmes d'exploration 46
3.1.4 Limitations 49
3.2 Abstraction 50
3.2.1 Principe 50
3.2.2 Algorithme de recherche utilisant un niveau d'abstraction 51
3.2.3 Hiérarchie d'abstractions 54
3.3 Construction de la hiérarchie 55
3.3.1 Classification des dipôles et hiérarchie 55
3.3.2 Hiérarchie d'abstractions des circuits 57
3.3.3 Précautions 58
3.4 Algorithme de génération 60
3.4.1 Description générale 60
3.4.2 Génération des abstractions au sommet de la hiérarchie 62
3.4.3 Génération des niveaux inférieurs 62
3.4.4 Intérêts 63

4 Vers une représentation fonctionnelle des circuits électriques 67
4.1 Représentation par graphes de liens 68
4.1.1 Terminologie 69
4.1.2 Formalisme 71
4.1.3 Causalité 72
4.2 Algorithmes de transformation 75
4.2.1 Algorithmes existants 75
4.2.2 Reformulation du problème 76
4.2.3 Algorithme proposé 77
4.2.4 Propriétés des graphes de liens obtenus 81

5 Électronique de puissance : cadre théorique 83
5.1 Mise en équations 84
5.1.1 Mailles et coupures fondamentales 84
5.1.2 Système d'équations associé à un circuit 85
5.1.3 Unicité de la solution 87
5.1.4 Équations d'état 88
5.2 Résolution à l'aide des formules topologiques 89
5.2.1 2-port passif 89
5.2.2 Formules topologiques 91

5.2.3 Cas des circuits possédant une seule source 94
5.2.4 Cas des circuits quelconques 95
5.3 Système hybride associé à une alimentation à découpage 97
5.3.1 Définition 97
5.3.2 Détermination du système hybride 98
5.3.3 Bi-simulation 105
5.3.4 Discussion 107

6 Nouveaux outils d'analyse **111**
6.1 Ensemble de connexions 112
6.1.1 Définition 112
6.1.2 Simplification des interrupteurs 114
6.1.3 Heuristiques associées 114
6.2 Graphe de connexions énergétiques 115
6.2.1 Définition 115
6.2.2 Test de connexion énergétique 117
6.2.3 Graphe de connexions énergétiques 118
6.2.4 Heuristiques associés 119
6.3 Analyse qualitative 120
6.3.1 Travaux antérieurs 120
6.3.2 Description qualitative des modes 122
6.3.3 Description qualitative des transitions 125
6.3.4 Heuristiques associés 127
6.4 Simulation qualitative 128
6.4.1 Système hybride qualitatif 128
6.4.2 Synthèse de commande 129
6.4.3 Exemple 129
6.4.4 Heuristiques associées 132

7 Expérimentations **135**
7.1 Protocole expérimental 135
7.1.1 Étude préliminaire 135
7.1.2 Espace de recherche 136
7.1.3 Heuristiques 136
7.2 Évaluation des performances 137
7.2.1 Suppression des doublons 137
7.2.2 Utilisation des abstractions 137
7.2.3 Statistiques 138
7.3 Conception automatique 141
7.3.1 Circuits fondamentaux 141
7.3.2 Hacheurs à thyristors 142
7.3.3 Hacheur à commutation naturelle 145
7.3.4 Bilan conception 147

Conclusion **149**
Contributions . . . 149
Discussion . . . 153
Perspectives . . . 155
Bilan . . . 157

A Classification des convertisseurs statiques **159**
A.1 Description . . . 159
A.1.1 Caractéristiques . . . 159
A.1.2 Compatibilité . . . 163
A.1.3 Fonctions . . . 164
A.2 Classification traditionnelle . . . 165
A.3 Classification proposée . . . 166

B Outils de combinatoire **169**
B.1 Définitions . . . 170
B.1.1 Graphes à sommets colorés . . . 170
B.1.2 Image par une permutation d'un graphe simple à sommets colorés . 170
B.1.3 Groupe d'automorphisme d'un graphe simple à sommets colorés . . 171
B.2 Algorithme . . . 172
B.2.1 Schémas . . . 172
B.2.2 Détermination des schémas . . . 172
B.2.3 Exemple . . . 173

C Circuits de référence **177**

D Ensemble de graphes simples initiaux **183**

Table des figures

1.1 Exemples de graphes. 10
1.2 Caractéristiques statiques et dynamiques des quatre interrupteurs principalement utilisés. 16
1.3 Schéma de principe du hacheur direct et formes d'onde associées. 17
1.4 Une réalisation pratique d'un hacheur direct : le hacheur à deux thyristors. 18
1.5 Les quatre phases de fonctionnement du hacheur à deux thyristors. 19
1.6 Les différentes étapes de la phase de conception. 22

2.1 Fonctionnement de MECHEM. 35
2.2 Approche globale. 36
2.3 Un circuit non viable. 37
2.4 Deux circuits possédant des composants inutiles. 38
2.5 Un circuit ne possédant pas de fonctionnement périodique. 38
2.6 Exemple de circuit possédant deux sous-circuits aux fonctionnements indépendants. 41

3.1 Un circuit et son graphe simple associé. 44
3.2 Un exemple d'arbre de recherche. 46
3.3 Algorithmes d'exploration de l'espace de recherche. 47
3.4 Deux circuits électriquement équivalents. 49
3.5 Utilisation des abstractions pour élaguer l'espace de recherche. 51
3.6 Algorithme d'exploration utilisant un niveau d'abstraction. 53
3.7 Hiérarchie d'abstractions des dipôles. 57
3.8 La hiérarchie des abstractions. 59
3.9 Processus global de recherche. 61

4.1 Deux circuits équivalents. 67
4.2 C_1 fournit de l'énergie à C_2 si e*f est positif. 71
4.3 Circuit et graphe de liens associé. 72
4.4 Convention de représentation de la causalité. 73
4.5 Graphe de liens causal et arbre normal couvrant. 74
4.6 Les deux principales étapes de l'algorithme proposé par Karnopp et Rosenberg. 76
4.7 Les circuits a) et b) de la Figure 4.1 sont 2-isomorphes. 77
4.8 Décomposition de Tutte du circuit a) de la Figure 4.1. 78

4.9 Deux circuits reconstruits à partir de la décomposition de Tutte de la Figure 4.8. 79
4.10 Trois exemples de transformation de graphes. 80
4.11 Graphe de liens représentant les circuits a) et b) de la Figure 4.1. 81

5.1 Mailles et coupures fondamentales. 85
5.2 Un circuit non 2-connecté peut être décomposé en deux circuits aux fonctionnements indépendants. 87
5.3 Convention de signe en entrée et sortie d'un 2-port. 90
5.4 Un 2-port et trois de ses 2-arbres. 92
5.5 Circuit et 2-ports associés pour utiliser les formules topologiques. 95
5.6 Les quatre modes du hacheur de la Figure 1.3. 99
5.7 Hacheur série quasi-résonnant. 102
5.8 Système hybride associé au hacheur série quasi-résonnant. 104
5.9 Initialisation du partitionnement de l'espace d'état et premier raffinement. 106
5.10 Bi-simulation du hacheur série quasi-résonnant. 106
5.11 Graphe associé à la bi-simulation du hacheur série quasi-résonnant. 107

6.1 Exemple d'abstraction et ensemble de connexions associé. 113
6.2 L'interrupteur I_0 est simplifiable. 114
6.3 Un schéma de principe possédant un interrupteur simplifiable. 115
6.4 Les dipôles I et R sont connectés mais n'échangent pas d'énergie. 116
6.5 Le graphe de connexions énergétiques du circuit de la Figure 6.4. 119
6.6 Description qualitative des quatre modes de fonctionnement du hacheur à deux thyristors. 125
6.7 Les quatre types d'ouverture des interrupteurs. 126
6.8 Le système hybride qualitatif associé au hacheur série quasi-résonnant. . . 131

7.1 Distribution des solutions en fonction du nombre d'arêtes du graphe simple à partir desquelles elles ont été engendrées. 139
7.2 Circuits engendrés possédant deux sources de tension et au plus un composant passif. 142
7.3 Deux circuits aux caractéristiques similaires au hacheur à deux thyristors de la Figure 1.4. 145
7.4 Deux hacheurs à commutation naturelle qui possèdent une phase de repos. 147
7.5 Première étape de l'algorithme de propagation de la causalité appliquée à deux graphes de liens distincts. 153
7.6 Formes d'ondes du hacheur de la Figure 6.8. 157

A.1 Différentes sources et formes d'ondes associées. 162
A.2 Compatibilité entre sources et charges. 163
A.3 Utilisation d'un circuit de l'électronique de puissance. 164
A.4 Classification traditionnelle des circuits de l'électronique de puissance. . . 165
A.5 Classification proposée des circuits. 167

B.1 Graphe simple et graphe à sommets colorés. 170
B.2 Image du graphe coloré de la Figure B.1 par la permutation γ_0. 171
B.3 Algorithme de calcul des classes d'équivalence. 173
B.4 Graphe à sommets colorés. 174
B.5 Les quatre colorations du graphe de la Figure B.4. 174

Liste des tableaux

3.1 Nombre de graphes simples 2-connectés non isomorphes en fonction du nombre d'arêtes. 62
3.2 Exemple de règles de réécriture. 64

4.1 Les variables d'effort, de flux, de déplacement et moment pour plusieurs domaines physiques. 69
4.2 Classification des composants physiques élémentaires. 71

5.1 Arbres et 2-arbres utilisés pour appliquer les formules topologiques. 94
5.2 Champs de vecteur et sous-espaces de définition pour les quatre modes du hacheur série quasi-résonnant. 103
5.3 Invariants et ensemble de garde pour les quatre modes du hacheur série quasi-résonnant. 104

6.1 Expression de la puissance dans un dipôle. 117
6.2 Commutations lors du fonctionnement classique du hacheur à deux thyristors. 127
6.3 Application des outils d'analyse pour les différentes abstractions. 133

7.1 Nombre de circuits en fonction du nombre d'interrupteurs i et de composants réactifs r qu'ils contiennent. 138
7.2 Classification des solutions en fonction du type de sources qu'elles relient. . 140
7.3 Règles de réécriture pour engendrer les hacheurs à thyristors. 144

B.1 Exemple de mise en œuvre de l'algorithme reporté sur la Figure B.3. . . . 174

C.1 Les 8 circuits fondamentaux de référence. 178
C.2 Les 14 hacheurs à thyristors de référence. 179
C.3 Les 14 hacheurs à thyristors de référence (suite). 180
C.4 Les 6 hacheurs à commutation naturelle de référence. 181

D.1 Les 15 graphes simples 2-connectés. 184

Résumé

Inventer des circuits de l'électronique de puissance est une activité intellectuelle qui met en jeu de nombreuses connaissances, requiert du savoir-faire et de la créativité. L'objectif de cette thèse est de concevoir un système informatique simulant cette activité. A cet effet, un système constitué de deux modules a été implanté.

Le premier propose les circuits qui ne présentent pas de grossier défaut de conception, au terme d'une recherche heuristique dans un espace organisé en hiérarchie d'abstractions. Cette organisation particulière des connaissances permet de focaliser, aussi tôt que possible, la recherche sur les circuits potentiellement intéressants. Pour éviter que ce module engendre des doublons, la représentation par graphes de liens a été utilisée. Cette mise en œuvre a donné lieu à un algorithme qui, contrairement à ceux qui ont été décrits dans la littérature, transforme un circuit en un graphe de liens parfaitement adapté au formalisme.

Le second module analyse qualitativement le fonctionnement des circuits ainsi engendrés. Il décrit notamment leur fonctionnement dans des termes identiques à ceux employés par les ingénieurs. Il permet ainsi d'exprimer intuitivement les critères imposés par un cahier des charges et de sélectionner les circuits qui le vérifient.

L'approche proposée est viable car le système a redécouvert les principaux représentants de classes importantes de circuits. Il a également proposé de circuits nouveaux aux performances a priori comparables à celles des circuits connus. Le système présenté dans cette thèse permet ainsi d'envisager une étude rationnelle des dispositifs de l'électronique de puissance. Plus généralement, il prouve l'efficacité des techniques d'intelligence artificielle sur un domaine concret et met en évidence l'intérêt de l'utilisation des abstractions pour la résolution de problème.

Mots-clés

Découverte scientifique, Abstractions, Recherche heuristique, Électronique de puissance, Simulation qualitative, Graphes de liens.

Abstract

The discovery of power electronic circuits is a task which involves large domain knowledge and which requires ability and creativity. This thesis aims to create a computer system which simulates this task. A system composed of two modules has been implemented.

The first module generates the circuits without rough design defect. This module realizes a heuristic search in a hierarchy of abstractions. This knowledge organization is used in order to focus, as soon as possible, the search towards the more interesting circuits. To generate circuits without redundancy, we have used the bond graph representation. We have also proposed a new algorithm which, contrary to existing ones, transforms a circuit into a bond graph fully adapted to the formalism.

The second module analyses qualitatively the functioning of the generated circuits. It describes this functioning in the same terms than those which are used by engineers. So, it can be used to express given specification easily and then to select the circuits which verify this specification.

This general approach is successful for discovering circuits because the system generated the representatives of important classes of circuits. It has proposed new circuits which seems to be as efficient as circuits that are already known. The proposed system is an original tool for the rational study of power electronics circuits. More generally, it proves the efficiency of artificial intelligence methods on a technical domain and points out the interest of abstraction for problem solving.

Key words

Scientific discovery, Abstractions, Heuristic search, Power electronics, Qualitative simulation, Bond graphs.